ΠΑΝΕΠΙΣΤΗΜΙΟ ΠΑΤΡΩΝ
ΠΟΛΥΤΕΧΝΙΚΗ ΣΧΟΛΗ
ΤΜΗΜΑ ΜΗΧΑΝΙΚΩΝ ΗΛΕΚΤΡΟΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ
ΚΑΙ ΠΛΗΡΟΦΟΡΙΚΗΣ

Τεχνικές ελέγχου ορθής λειτουργίας με
έμφαση στη χαμηλή κατανάλωση ισχύος

Διδακτορική Διατριβή

Μάτσειϊ Κ. Μπέλλος
Μηχανικός Ηλεκτρονικών Υπολογιστών και Πληροφορικής

Πάτρα, Απρίλιος 2005

στη Σοφία

Πρόλογος – Ευχαριστίες

Η παρούσα διδακτορική διατριβή σηματοδοτεί το τέλος της πολυετούς φοιτητικής μου πορείας στο Τμήμα Μηχανικών Ηλεκτρονικών Υπολογιστών και Πληροφορικής του Πανεπιστημίου Πατρών και αποτελεί το αποτέλεσμα ερευνητικής εργασίας τεσσάρων ετών. Όμως η ολοκλήρωσή της δεν θα ήταν δυνατή χωρίς τη βοήθεια και τη συμπαράσταση αρκετών ανθρώπων τους οποίους επιθυμώ να ευχαριστήσω.

Κατ' αρχάς θα ήθελα να ευχαριστήσω θερμά τον επιβλέποντα καθηγητή μου κ. Δημήτριο Νικολό. Χωρίς τη βοήθειά του, τις γνώσεις του και την καθοδήγησή του δεν θα ήταν δυνατή η επιτυχής έκβαση αυτού του δύσκολου εγχειρήματος. Επίσης θα ήθελα να ευχαριστήσω τα άλλα δύο μέλη της τριμελούς συμβουλευτικής επιτροπής καθηγητή κ. Γεώργιο Αλεξίου και επίκουρο καθηγητή κ. Χαρίδημο Βέργο για τη βοήθειά τους.

Θα ήθελα επίσης να ευχαριστήσω τον καθηγητή κ. Δημήτριο Κάγαρη για τη συνεργασία μας στα αρχικά στάδια αυτής της διατριβής, όπως επίσης τους κ.κ. Χρυσοβαλάντη Καβουσιανό, Λέκτορα του Πανεπιστημίου Ιωαννίνων, και Δημήτριο Μπακάλη, Λέκτορα του Πανεπιστημίου Πατρών, για τις πολύωρες συζητήσεις πάνω σε διάφορα θέματα που άπτονταν της ερευνητικής μου προσπάθειας. Θα ήταν σημαντική παράλειψη να μην ευχαριστήσω το συνάδελφο και φίλο κ. Εμμανουήλ Καλλίγερο, διδάκτορα του Πανεπιστημίου Πατρών, με τον οποίο μοιράστηκα τον ίδιο χώρο εργασίας τα τελευταία 5 χρόνια, για τις γόνιμες συζητήσεις αλλά και όλους όσους βοήθησαν με τις παρατηρήσεις τους στη συγγραφή της παρούσας διατριβής.

Πέρα από τη βοήθεια των παραπάνω ανθρώπων η επιτυχής κατάληξη της προσπάθειάς μου θα ήταν πολύ δύσκολη χωρίς τη σημαντικότερη οικονομική υποστήριξη του Κοινωφελούς Ιδρύματος «Αλέξανδρος Σ. Ωνάσης». Χάρη στην υποτροφία που έλαβα για τρία έτη στάθηκε δυνατή η ενασχόλησή μου με τη διατριβή χωρίς να αναλώσω χρόνο για εργασία εκτός του Πανεπιστημίου. Για αυτό το λόγο θα ήθελα να ευχαριστήσω θερμά τον Πρόεδρο και το Διοικητικό Συμβούλιο του Κοινωφελούς Ιδρύματος «Αλέξανδρος Σ. Ωνάσης».

Τέλος θα ήθελα να ευχαριστήσω θερμά την οικογένειά μου για την ηθική και οικονομική υποστήριξη που προσέφεραν απλόχερα καθώς επίσης και τη Σοφία που έδειξε κατανόηση στην προσπάθειά μου.

Μάτσειϊ Κ. Μπέλλος

Περιεχόμενα

1 Εισαγωγή	15
1.1 Έλεγχος ορθής λειτουργίας	15
1.2 Ελαττώματα – σφάλματα – λάθη.....	17
1.2.1 Ορισμοί	17
1.2.2 Μοντέλα σφαλμάτων – μοντέλο απλού σφάλματος μόνιμης τιμής.....	19
1.3 Ανίχνευση σφαλμάτων – Ποσοστό κάλυψης.....	20
1.4 Μέθοδοι παραγωγής διανυσμάτων δοκιμής	22
1.4.1 Εξαντλητικός έλεγχος	22
1.4.2 Ψευδοεξαντλητικός έλεγχος	22
1.4.3 Ψευδοτυχαίος έλεγχος.....	23
1.4.4 Ντετερμινιστικός έλεγχος	24
1.5 Τρόποι εφαρμογής ελέγχου ορθής λειτουργίας.....	24
1.5.1 Εξωτερικός έλεγχος	25
1.5.2 Ενσωματωμένος αυτοέλεγχος.....	26
1.5.3 Ενσωματωμένος έλεγχος με χρήση εξωτερικών ελεγκτών.....	29
1.6 Σειριακός – παράλληλος έλεγχος	30
1.7 Διάρθρωση της διατριβής	32
2 Το πρόβλημα της κατανάλωσης ενέργειας κατά τη διάρκεια του ελέγχου ορθής λειτουργίας.....	33
2.1 Μοντέλο κατανάλωσης ενέργειας και ισχύος	33
2.2 Προβλήματα λόγω υψηλής κατανάλωσης κατά τον έλεγχο ορθής λειτουργίας	36
2.3 Τεχνικές μείωσης κατανάλωσης σε περιβάλλον εξωτερικού και ενσωματωμένου ελέγχου.....	39
2.3.1 Εργαλεία αυτόματης παραγωγής διανυσμάτων	40
2.3.2 Μέθοδοι αναδιάταξης	40
2.3.3 Συμπύεση δεδομένων.....	41
2.4 Τεχνικές μείωσης κατανάλωσης σε περιβάλλον ενσωματωμένου αυτοελέγχου	42
2.5 Ανακεφαλαίωση	43
3 Χρήση ενσωματωμένων επεξεργαστών για τον έλεγχο ορθής λειτουργίας συστημάτων σε πυρίτιο	45
3.1 Βασική προσέγγιση συμπίεσης/αποσυμπίεσης δεδομένων ελέγχου	46
3.2 Προτεινόμενη μεθοδολογία.....	50
3.2.1 Αλγόριθμος συμπίεσης δεδομένων	50
3.2.2 Διάταξη διανυσμάτων	50
3.2.3 Αναδιάταξη στηλών δυαδικών ψηφίων	53
3.2.4 Ανάθεση τιμών στα αδιάφορα δυαδικά ψηφία	55

3.3 Αναδιάταξη φλιπ-φλοπ για τη μείωση της μέσης κατανάλωσης ισχύος.....	57
3.4 Αποτελέσματα	59
3.4.1 Πειραματικά αποτελέσματα ως προς τη συμπίεση δεδομένων	60
3.4.2 Πειραματικά αποτελέσματα ως προς την κατανάλωση ισχύος	63
3.5 Ανακεφαλαίωση	64
4 Τεχνικές εμφώλευσης διανυσμάτων δοκιμής με χαρακτηριστικά χαμηλής κατανάλωσης ισχύος.....	67
4.1 Στοιχεία θεωρίας ολισθητών γραμμικής ανάδρασης	68
4.1.1 Δομή γραμμικών κυκλωμάτων και περιγραφή ολισθητών γραμμικής ανάδρασης	68
4.1.2 Ιδιότητες ακολουθιών παραγόμενων από ολισθητές γραμμικής ανάδρασης	72
4.2 Εμφώλευση διανυσμάτων δοκιμής με χρήση ολισθητών φάσης.....	73
4.2.1 Βασική ιδέα	73
4.2.2 Αλγόριθμος εμφώλευσης διανυσμάτων δοκιμής.....	77
4.2.3 Βασικά σχήματα υλοποίησης	81
4.2.3.1 Σχήμα I - Εφαρμογή του συνόλου δοκιμής στη συχνότητα λειτουργίας του κυκλώματος.....	81
4.2.3.2 Σχήμα II - Μείωση του υλικού υλοποίησης	82
4.2.4 Σχήματα για μείωση μέσης και μέγιστης κατανάλωσης ισχύος.....	83
4.2.4.1 Βασική ιδέα μείωσης μέσης κατανάλωσης ισχύος.....	83
4.2.4.2 Σχήμα III – Μείωση μέσης κατανάλωσης ισχύος	84
4.2.4.3 Σχήμα IV – Μείωση μέγιστης κατανάλωσης ισχύος.....	86
4.2.5 Αποτελέσματα	88
4.2.5.1 Συμπεριφορά Σχημάτων I και II στα σύνολα δοκιμής για τα δύσκολα σφάλματα	88
4.2.5.2 Συμπεριφορά Σχημάτων I και II για πλήρη σύνολα δοκιμής	90
4.2.5.3 Μελέτη συμπεριφοράς Σχημάτων III και IV.....	92
4.3 Εμφώλευση διανυσμάτων δοκιμής με δίκτυα πυλών OR και διανύσματα διαφορών	95
4.3.1 Βασική Ιδέα.....	95
4.3.2 Αλγόριθμος προεπεξεργασίας συνόλου δοκιμής.....	97
4.3.3 Περιγραφή προπαρασκευαστικών βημάτων.....	97
4.3.4 Μηχανισμός Παραγωγής Διανυσμάτων Δοκιμής.....	100
4.3.5 Πειραματικά αποτελέσματα και συγκρίσεις.....	102
4.4 Ανακεφαλαίωση	107
5 Έλεγχος ορθής λειτουργίας αθροιστών αριθμητικού συστήματος υπολοίπων (RNS)	109
5.1 Αθροιστές αριθμητικού συστήματος υπολοίπου (Residue Number System Adders)	109

5.2 Βασικές έννοιες.....	111
5.3 Σύνολο δοκιμής κανονικής μορφής για RNS αθροιστές	113
5.3.1 Εξαγωγή συνόλου δοκιμής για inclusive-OR αθροιστές υπολοίπου 2^n	113
5.3.2 Εξαγωγή συνόλου δοκιμής για inclusive-OR αθροιστές υπολοίπου 2^n-1	117
5.3.3 Σύνολο δοκιμής κανονικής μορφής για έναν αθροιστή RNS	120
5.4 Προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου.....	121
5.5 Αξιολόγηση του σχήματος ενσωματωμένου αυτοελέγχου	124
5.6 Ανακεφαλαίωση	128
6 Αναδιάταξη συνόλου δοκιμής με σκοπό τη μείωση της κατανάλωσης.....	129
6.1 Βασικές έννοιες - Αλγόριθμος αναδιάταξης διανυσμάτων με επανάληψη διανυσμάτων	130
6.1.1 Βασικές έννοιες.....	130
6.1.2 Αλγόριθμος αναδιάταξης διανυσμάτων δοκιμής με επανάληψη διανυσμάτων	132
6.2 Μείωση μέσης κατανάλωσης ισχύος	135
6.2.1 Τροποποίηση των επαναλαμβανόμενων διανυσμάτων.....	135
6.2.2 Διάταξη μονοπατιών του ΕΓΔ και επιλογή ρίζας	139
6.2.3 Επιλογή τιμής για την παράμετρο κατώφλι	144
6.3 Μείωση μέγιστης κατανάλωσης ισχύος	146
6.3.1 Ανάλυση του προβλήματος μείωσης της μέγιστης κατανάλωσης ισχύος	146
6.3.2 Αλγόριθμος μείωσης της μέγιστης κατανάλωσης ισχύος.....	147
6.3.3 Τελεστής μετατροπής διανύσματος	150
6.3.4 Τελεστής αντιγραφής διανύσματος.....	152
6.3.5 Τελεστής διαγραφής διανύσματος	154
6.3.6 Αποτελέσματα.....	155
6.4 Ανακεφαλαίωση	159
7 Βιβλιογραφία	161

Λίστα Σχημάτων

Σχήμα 1-1. Γενικό σχήμα εφαρμογής ελέγχου ορθής λειτουργίας	16
Σχήμα 1-2. Ρυθμός βλαβών σε σχέση με τον κύκλο ζωής του κυκλώματος	18
Σχήμα 1-3. Κύκλωμα Παραδείγματος 1.1	18
Σχήμα 1-4. Παράδειγμα ενεργοποίησης και διάδοσης σφάλματος.....	21
Σχήμα 1-5. Τμηματοποίηση κυκλώματος	23
Σχήμα 1-6. Γενική δομή ενσωματωμένου αυτοελέγχου	27
Σχήμα 1-7. Ιεραρχική δομή ενσωματωμένου αυτοελέγχου	28
Σχήμα 1-8. Σειριακός έλεγχος.....	31
Σχήμα 3-1. Αρχιτεκτονική εφαρμογής διανυσμάτων.....	47
Σχήμα 3-2. Κατάτμηση διανύσματος δοκιμής	47
Σχήμα 3-3. Γενική ιδέα παραγωγής διανυσμάτων δοκιμής	48
Σχήμα 3-4. Κωδικοποίηση διανυσμάτων	48
Σχήμα 3-5. Λέξη αντικατάστασης	49
Σχήμα 3-6. Γράφος Παραδείγματος 3-2	52
Σχήμα 3-7. Παράδειγμα διάταξης διανυσμάτων δοκιμής	52
Σχήμα 3-8. Αναδιάταξη όλων των στηλών του T'	55
Σχήμα 3-9. Ανάθεση τιμών αδιάφορων δυαδικών ψηφίων.....	56
Σχήμα 4-1. Κυκλώματα ολισθητών	69
Σχήμα 4-2. Μορφές ολισθητών γραμμικής ανάδρασης	70
Σχήμα 4-3. Ολισθητής γραμμικής ανάδρασης Παραδείγματος 4-1	72
Σχήμα 4-4. Προτεινόμενη αρχιτεκτονική	73
Σχήμα 4-5. Ολισθητής γραμμικής ανάδρασης με χαρακτηριστικό πολυώνυμο $p(x) = x^4 + x + 1$.	74
Σχήμα 4-6. Ολισθητής φάσης για ολίσθηση της χαρακτηριστικής ακολουθίας κατά 7 θέσεις.....	74
Σχήμα 4-7. Αλγόριθμος καθορισμού συνόλου εισόδων του ολισθητή φάσης.....	76
Σχήμα 4-8. Ο τύπου II ολισθητής γραμμικής ανάδρασης του ολισθητή του Σχήματος 4-5	77
Σχήμα 4-9. Αλγόριθμος Εμφώλευσης Διανυσμάτων Δοκιμής	79
Σχήμα 4-10. Υλοποιήσεις ολισθητών φάσης για την παραγωγή μιας στήλης.....	81
Σχήμα 4-11. Σχήμα I	82
Σχήμα 4-12. Σχήμα II	83
Σχήμα 4-13. Πίνακας δοκιμής T μετά από τα βήματα προεπεξεργασίας	85
Σχήμα 4-14. Σειρά παραγωγής των διανυσμάτων του T με χρήση της τεχνικής διαφύλλωσης .	86
Σχήμα 4-15. Σχέση ρολογιών των ολισθητών γραμμικής ανάδρασης για το Σχήμα IV	86
Σχήμα 4-16. Ανάθεση ολισθητών φάσης σε κάθε ολισθητή γραμμικής ανάδρασης για το Σχήμα IV	87
Σχήμα 4-17. Συμπεριφορά μέσης κατανάλωσης ισχύος σε σχέση με τον αριθμό φάσεων.....	94

Σχήμα 4-18. Αλγόριθμος κατασκευής συνόλο δοκιμής T_{mod}	97
Σχήμα 4-19. Ανάθεση τιμών στα αδιάφορα δυαδικά ψηφία	98
Σχήμα 4-20. Προτεινόμενος μηχανισμός παραγωγής διανυσμάτων δοκιμής	100
Σχήμα 4-21. Παράδειγμα κατασκευής δέντρου OR	101
Σχήμα 4-22. Η επίπτωση του αριθμού των φάσεων στο υλικό υλοποίησης	104
Σχήμα 5-1. Προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου	121
Σχήμα 6-1. Ο αλγόριθμος TVO_VR	133
Σχήμα 6-2. Το ελάχιστο γεννητικό δέντρο (ΕΓΔ) του Παραδείγματος 6-1	135
Σχήμα 6-3. Παράδειγμα μεταβολής επαναλαμβανόμενων διανυσμάτων.....	136
Σχήμα 6-4. Η διαδικασία μεταβολής διανυσμάτων ModifyRepeatedVectors.....	136
Σχήμα 6-5. Σύνολα δοκιμής και κύκλωμα του Παραδείγματος 6-3	139
Σχήμα 6-6. Αλγόριθμος της μεθόδου αναδιάταξης μονοπατιών	140
Σχήμα 6-7. Δέντρα Παραδείγματος 6-4.....	142
Σχήμα 6-8. Η επίδραση της παραμέτρου κατώφλι στο κύκλωμα αναφοράς c5315	145
Σχήμα 6-9. Αλγόριθμος μείωσης μέγιστης κατανάλωσης ισχύος	150
Σχήμα 6-10. Μετατροπή διανύσματος j με χρήση του τελεστή MΔ	151
Σχήμα 6-11. Μείωση της απόστασης Hamming του j με τα i, k	151
Σχήμα 6-12. Ο τελεστής MΔ	152
Σχήμα 6-13. Αντιγραφή διανύσματος μέσω του τελεστή ΑΔ	154
Σχήμα 6-14. α) Διαγραφή ενός διανύσματος, β) διαγραφή ενός ζεύγους διανυσμάτων	155

Λίστα Πινάκων

Πίνακας 1-1. Μοντέλα σφαλμάτων	19
Πίνακας 3-1. Κέρδη στον όγκο δεδομένων που επιτυγχάνει η προτεινόμενη μέθοδος	60
Πίνακας 3-2. Σύγκριση με τον όγκο δεδομένων που επιτυγχάνει η μέθοδος Mintest	61
Πίνακας 3-3. Σύγκριση απαιτήσεων λέξεων αντικατάστασης	61
Πίνακας 3-4. Ποσοστά μείωσης λέξεων αντικατάστασης για την πολιτική Α	62
Πίνακας 3-5. Ποσοστά μείωσης λέξεων αντικατάστασης για την πολιτική Β	63
Πίνακας 3-6. Απαιτήσεις σε λέξεις αντικατάστασης και ποσοστά μείωσης για την πολιτική Γ	63
Πίνακας 3-7. Σύγκριση μέσης κατανάλωσης ισχύος	64
Πίνακας 4-1. Χαρακτηριστικά μεθόδων ενσωμάτωσης διανυσμάτων δοκιμής	68
Πίνακας 4-2. Καταστάσεις κυκλώματος του Σχήματος 4-1.α	69
Πίνακας 4-3. Κύκλοι ρολογιού για εμφώλευση συνόλων δοκιμής για τα δύσκολα σφάλματα	89
Πίνακας 4-4. Υλικό υλοποίησης για εμφώλευση συνόλων δοκιμής για τα δύσκολα σφάλματα	90
Πίνακας 4-5. Απαιτούμενοι κύκλοι ρολογιού για εμφώλευση	91
Πίνακας 4-6. Υλικό υλοποίησης για εμφώλευση συνόλων δοκιμής που ανιχνεύουν όλα τα σφάλματα	92
Πίνακας 4-7. Πρόσθετο υλικό υλοποίησης του Σχήματος IV σε σχέση με το Σχήμα III	93
Πίνακας 4-8. Συμπεριφορά μέσης κατανάλωσης ισχύος των Σχημάτων I και III	93
Πίνακας 4-9. Συμπεριφορά μέγιστης κατανάλωσης ισχύος για τα Σχήματα I, III και IV	95
Πίνακας 4-10. Μεγέθη πλήρως και μερικώς ορισμένων συνόλων δοκιμής	103
Πίνακας 4-11. Υλικό υλοποίησης για πλήρως ορισμένα σύνολα δοκιμής	105
Πίνακας 4-12. Υλικό υλοποίησης για μερικώς ορισμένα σύνολα δοκιμής	106
Πίνακας 4-13. Η επίδραση της χρήσης μερικώς ορισμένων συνόλων δοκιμής σε σχέση με πλήρως ορισμένα σύνολα δοκιμής στην προτεινόμενη μέθοδο	106
Πίνακας 5-1. Σύνολο δοκιμής για αθροιστή RNS βασισμένο στα υπόλοιπα (2^4 , 2^4-1 , 2^3-1) ..	121
Πίνακας 5-2. Παραγόμενη ακολουθία διανυσμάτων	123
Πίνακας 5-3. Παραγόμενα διανύσματα του Παραδείγματος 5-2	124
Πίνακας 5-4. Συγκρίσεις απαιτήσεων υλικού υλοποίησης	126
Πίνακας 5-5. Ποσοστό κάλυψης σφαλμάτων και χρόνος εφαρμογής διανυσμάτων δοκιμής ..	127
Πίνακας 6-1. Επίδραση της διαδικασίας MRV σε ενέργεια και μέση ισχύ (μετρική HAM)..	138
Πίνακας 6-2. Επίδραση της διαδικασίας MRV σε ενέργεια και μέση ισχύ (μετρική IAF)	138
Πίνακας 6-3. Επίδραση της διαδικασίας MRV σε ενέργεια και μέση ισχύ (μετρική TRANS) ..	138
Πίνακας 6-4. Επίδραση της αναδιάταξης διανυσμάτων στο μέγεθος της ακολουθίας	141
Πίνακας 6-5. Ποσοστά μείωσης ακολουθίας, ενέργειας και μέσης ισχύος μέσω της διαδικασίας BPO	143

Πίνακας 6-6. Ποσοστά μείωσης ακολουθίας, ενέργειας και μέσης ισχύος μέσω των BPO και MRV	143
Πίνακας 6-7. Μείωση της μέγιστης κατανάλωσης ισχύος	156
Πίνακας 6-8. Ποσοστά μείωσης ακολουθίας, ενέργειας και μέσης ισχύος.....	157
Πίνακας 6-9. Χρόνοι εκτέλεσης του αλγορίθμου PPR.....	158
Πίνακας 6-10. Συχνότητα εμφάνισης τελεστών	158

1 Εισαγωγή

1.1 Έλεγχος ορθής λειτουργίας

Οποιαδήποτε ανθρώπινη κατασκευή από την πιο απλή ως την πλέον πολυσύνθετη είναι δυνατόν να παρουσιάσει εσφαλμένη λειτουργία η οποία μπορεί να οφείλεται σε διάφορους παράγοντες. Κάποιες συσκευές παρουσιάζουν ελαττώματα που εισήχθησαν κατά τη διάρκεια της κατασκευαστικής διαδικασίας (manufacturing process) ενώ βλάβες (failure) μπορεί να παρουσιαστούν κατά τη διάρκεια χρήσης τους. Για να καθοριστεί αν μια συσκευή έχει κατασκευαστεί σωστά ή ότι συνεχίζει να λειτουργεί σύμφωνα με τον επιθυμητό τρόπο πρέπει να περάσει από μια διαδικασία επαλήθευσης της σωστής λειτουργίας της που ονομάζεται έλεγχος ορθής λειτουργίας. Ανάλογα με την πολυπλοκότητα της συσκευής ο έλεγχος ορθής λειτουργίας μπορεί να είναι πολύ απλός και γρήγορος ή μια χρονοβόρα διαδικασία επαλήθευσης ενός πολύπλοκου συστήματος ώστε να εξασφαλιστεί ότι το σύστημα πληροί τα διάφορα κριτήρια απόδοσης, αξιοπιστίας και ασφάλειας που έχουν τεθεί.

Τα ηλεκτρονικά κυκλώματα αποτελούν ίσως την πιο πολύπλοκη ανθρώπινη κατασκευή και επομένως η χρήση τους χωρίς την εξασφάλιση ότι αυτά δουλεύουν σωστά είναι επισφαλής καθώς μπορούν να δημιουργηθούν πολλά προβλήματα. Το ερώτημα μάλιστα δεν είναι αν πρέπει να γίνει έλεγχος ορθής λειτουργίας αλλά πόσο εξονυχιστικός πρέπει να είναι αυτός. Παλαιότερα η ανάγκη υψηλής αξιοπιστίας των ηλεκτρονικών κυκλωμάτων περιοριζόταν μόνο στους τομείς των στρατιωτικών και τραπεζικών εφαρμογών, όπου κάποια βλάβη μπορεί να είχε καταστροφικά αποτελέσματα. Καθώς όμως τα ηλεκτρονικά κυκλώματα παρουσιάζουν ευρεία εξάπλωση σε πολλούς τομείς της καθημερινής μας ζωής, όπως μεταξύ άλλων οι τηλεπικοινωνίες, οι υπολογιστές, η αυτοκινητοβιομηχανία, τα καταναλωτικά προϊόντα (consumer electronics) ενώ παράλληλα το μέγεθος της τεχνολογίας κατασκευής συρρικνώνεται ο έλεγχος ορθής λειτουργίας παίζει σημαντικό ρόλο στην εξασφάλιση της ποιότητας και της αξιοπιστίας.

Ο γενικός στόχος του ελέγχου ορθής λειτουργίας είναι να επιβεβαιωθεί η ορθή λειτουργία ενός κυκλώματος αφότου αυτό έχει κατασκευαστεί. Έχοντας λοιπόν ένα κύκλωμα, στο οποίο θα αναφερόμαστε ως *υπό δοκιμή κύκλωμα* (circuit under test – CUT), εφαρμόζουμε μια σειρά από διανύσματα εισόδου (stimuli) στις *κύριες εισόδους* (primary inputs) του κυκλώματος και μελετάμε την *απόκριση* (response) του κυκλώματος που εμφανίζεται στις *κύριες εξόδους* του (primary outputs), όπως φαίνεται στο Σχήμα 1-1. Αν γνωρίζουμε τις αναμενόμενες αποκρίσεις (expected response) του κυκλώματος στα αντίστοιχα διανύσματα εισόδου τότε συγκρίνοντάς τις με τις αποκρίσεις του υπό δοκιμή κυκλώματος μπορούμε να καταλήξουμε στο αν το τελευταίο είναι σωστό ή όχι.

Σχήμα 1-1. Γενικό σχήμα εφαρμογής ελέγχου ορθής λειτουργίας

Τα διανύσματα εισόδου που δίνονται ως είσοδοι στο κύκλωμα ονομάζονται *διανύσματα δοκιμής* (test patterns ή test vectors) και αποτελούν διατεταγμένες n -άδες (n -tuples) από δυαδικά ψηφία (bits). Κάθε δυαδικό ψηφίο της n -άδας αντιστοιχεί σε συγκεκριμένη είσοδο του υπό δοκιμή κυκλώματος. Η απόκριση του κυκλώματος συνήθως παρατηρείται στις εξόδους του υπό δοκιμή κυκλώματος, αν και υπάρχει η δυνατότητα παρατήρησης εσωτερικών σημείων του κυκλώματος που δεν είναι προσπελάσιμα κατά τη διάρκεια της κανονικής του λειτουργίας. Ένας *εξωτερικός ελεγκτής* (automated test equipment – ATE) λαμβάνει την απόκριση του κυκλώματος και τη συγκρίνει με την αναμενόμενη απόκριση. Η αναμενόμενη απόκριση μπορεί να εξαχθεί με δύο τρόπους. Στον πρώτο τρόπο εφαρμόζουμε τα διανύσματα δοκιμής σε ένα κύκλωμα που είναι γνωστό ότι δουλεύει σωστά. Στον δεύτερο αρχικά δημιουργούμε μια αναπαράσταση του κυκλώματος, είτε αυτή είναι *λογική* (logical) είτε ή έχει γίνει με βάση τις συναρτήσεις που εκφράζουν τη συμπεριφορά του (functional). Στη συνέχεια χρησιμοποιούμε ως εισόδους τα διανύσματα δοκιμής και μέσω *εξομοίωσης* (simulation) της αναπαράστασης καθορίζουμε την απόκριση του κυκλώματος. Αν η απόκριση του κυκλώματος είναι διαφορετική από την αναμενόμενη τότε έχει παρουσιαστεί ένα λάθος το οποίο είναι αποτέλεσμα ενός ελαττώματος του κυκλώματος.

Είναι προφανές ότι τα διανύσματα δοκιμής πρέπει να λαμβάνουν υπόψη τη φύση των ελαττωμάτων του κυκλώματος ώστε να μπορούν να τα ανιχνεύουν αποδοτικά. Πρέπει λοιπόν να αναπαρασταθεί με κάποιο τρόπο η επίδραση ενός ελαττώματος στη συμπεριφορά του κυκλώματος ώστε να εξαγονται διανύσματα που ανιχνεύουν τα υπό μελέτη ελαττώματα. Η αναπαράσταση αυτή γίνεται με τη χρήση των μοντέλων σφαλμάτων που θα παρουσιαστούν σε επόμενη ενότητα.

Αφού παραχθεί ένα διάνυσμα δοκιμής πρέπει να δούμε αν ανιχνεύει κάποιο σφάλμα που μπορεί να παρουσιαστεί μέσα στο κύκλωμα. Για να γίνει αυτό μετατρέπουμε την αναπαράσταση του κυκλώματος ώστε η συμπεριφορά του να είναι τέτοια σαν να υπήρχε το σφάλμα στο κύκλωμα. Στη συνέχεια εξομοιώνοντας το κύκλωμα και συγκρίνοντας την απόκρισή του με την αναμενόμενη μπορούμε να καταλήξουμε αν το συγκεκριμένο διάνυσμα ανιχνεύει την ύπαρξη του σφάλματος.

Με βάση την παραπάνω συζήτηση ο έλεγχος ορθής λειτουργίας αποτελείται από τα εξής τμήματα:

- *παραγωγή των διανυσμάτων δοκιμής* (test pattern generation),

- εξαγωγή της αναμενόμενης απόκρισης του κυκλώματος μέσω *λογικής εξομοίωσης* (logic simulation) και
- εκτίμηση της αποδοτικότητας των διανυσμάτων δοκιμής με βάση το χρησιμοποιούμενο μοντέλο σφαλμάτων μέσω της *εξομοίωσης σφαλμάτων* (fault simulation)

Τα τρία παραπάνω τμήματα συμπληρώνουν το ένα το άλλο. Αν για παράδειγμα έχουμε ένα σύνολο δοκιμής ικανό να διακρίνει αν ένα κύκλωμα είναι σωστό ή όχι τότε χωρίς τη λογική εξομοίωση δεν έχουμε δεδομένα για να κάνουμε τις απαραίτητες συγκρίσεις με τις αποκρίσεις του υπό δοκιμή κυκλώματος.

1.2 Ελαττώματα – σφάλματα – λάθη

1.2.1 Ορισμοί

Για την περιγραφή της εσφαλμένης λειτουργίας των κυκλωμάτων χρησιμοποιούνται οι έννοιες του *ελαττώματος* (defect), του *σφάλματος* (fault) και του *λάθους* (error).

Ορισμός 1.1. Ένα ελάττωμα είναι η ανεπιθύμητη διαφορά μεταξύ του κατασκευασμένου κυκλώματος και του σχεδιασμού του.

Τα ελαττώματα ανάλογα με την αιτία που τα προκαλεί διακρίνονται:

- στα ελαττώματα που παρουσιάζονται κατά την *κατασκευαστική διαδικασία* (process defects)
- στα ελαττώματα που οφείλονται στα υλικά κατασκευής (material defects)
- στα ελαττώματα που οφείλονται στη γήρανση του κυκλώματος (aging defects)
- στα ελαττώματα που προκαλούνται κατά τη διαδικασία συσκευασίας του κυκλώματος (package defects)

Με βάση την παραπάνω κατηγοριοποίηση των ελαττωμάτων ένα κύκλωμα μπορεί να πάψει να λειτουργεί σύμφωνα με τις προδιαγραφές σε διάφορα σημεία του κανονικού κύκλου ζωής του κυκλώματος. Ο *ρυθμός βλαβών* (failure rate) φαίνεται στο Σχήμα 1-2 και έχει τη γενική μορφή μιας μπανιέρας. Ο ρυθμός βλαβών είναι πολύ μεγάλος στις πρώτες 20 εβδομάδες χρήσης των κυκλωμάτων, οι οποίες ονομάζονται περίοδος παιδικής θνησιμότητας (infant mortality). Ο κύριος λόγος βλαβών σε αυτήν την περίοδο είναι ελαττώματα που διέφυγαν την ανίχνευσή τους κατά τη διάρκεια του ελέγχου ορθής λειτουργίας αμέσως μετά την παραγωγή του κυκλώματος. Μετά από αυτή τη χρονική περίοδο ο ρυθμός βλαβών παραμένει σταθερός για τα επόμενα 10-20 χρόνια (περίοδος χρήσης – working life span) και τελικά εξαιτίας της συνεχούς χρήσης των κυκλωμάτων και της επακόλουθης γήρανσης μπαίνουμε σε μια περίοδο φθοράς (wear out), όπου ο ρυθμός βλαβών αυξάνεται. Ένας λόγος που επιταχύνει τη είσοδο στην περίοδο φθοράς είναι η θερμική καταπόνηση την οποία υφίστανται τα κυκλώματα κατά τη διάρκεια χρήσης τους εξαιτίας της μεγάλης πυκνότητας ηλεκτρονικών στοιχείων στο κύκλωμα και της αυξημένης δραστηριότητας σε αυτά. Οι λόγοι της θερμικής καταπόνησης και τα προβλήματα που απορρέουν από αυτή θα παρουσιαστούν αναλυτικότερα στο Κεφάλαιο 2.

Σχήμα 1-2. Ρυθμός βλαβών σε σχέση με τον κύκλο ζωής του κυκλώματος

Ορισμός 1.2. Ως λάθος χαρακτηρίζεται η εσφαλμένη απόκριση ενός ελαττωματικού κυκλώματος σε επίπεδο πληροφορίας. Το λάθος είναι το αποτέλεσμα της παρουσίας κάποιου ελαττώματος.

Ορισμός 1.3. Η αναπαράσταση ενός ελαττώματος στο μοντέλο αναπαράστασης της λειτουργίας του κυκλώματος ονομάζεται σφάλμα. Ένα σφάλμα λοιπόν είναι ένα μοντέλο για το συγκεκριμένο ελάττωμα.

Η διαφορά μεταξύ του ελαττώματος και του σφάλματος είναι ότι αντίστοιχα αναπαριστούν ατέλειες στο επίπεδο του πραγματικού κυκλώματος (hardware) και στο επίπεδο της αναπαράστασης της λειτουργίας του, όποιο και να είναι αυτό.

Παράδειγμα 1.1. Έστω το πολύ απλό κύκλωμα του Σχήματος 1-3 με δύο εισόδους a , b και μία έξοδο c , που αποτελείται από μια πύλη AND. Οι δύο εισοδοί της συνδέονται στα a και b και η έξοδός της στο c . Έστω όμως ότι η σύνδεση της εισόδου b και της μίας εισόδου της πύλης δεν έχει γίνει σωστά με αποτέλεσμα το b να μένει ασύνδετο ενώ η είσοδος της πύλης είναι μόνιμα συνδεδεμένη με τη γείωση. Έτσι η συμπεριφορά του κυκλώματος είναι η $c = '0'$ και όχι η:

$$c = a \text{ AND } b$$

Για αυτό το κύκλωμα έχουμε τα εξής:

Ελάττωμα: το βραχυκύκλωμα με τη γείωση

Σφάλμα: το σήμα b έχει μόνιμη τιμή στο $'0'$

Λάθος: για $a = '1'$ και $b = '1'$ έχουμε $c = '0'$ ενώ θα έπρεπε $c = '1'$. Για οποιονδήποτε άλλο συνδυασμό εισόδων το κύκλωμα φαίνεται να λειτουργεί σωστά. ■

Σχήμα 1-3. Κύκλωμα Παραδείγματος 1.1

Το παραπάνω ελάττωμα δημιουργεί μια *μόνιμη βλάβη* (permanent failure) του κυκλώματος. Υπάρχουν όμως ελαττώματα που προκαλούν *προσωρινή βλάβη* του κυκλώματος (temporary failures) και τα οποία μπορούν να διαχωριστούν σε δύο κατηγορίες. Η *παροδική βλάβη* (transient failure) οφείλεται σε εξωτερικούς παράγοντες, όπως είναι η διακύμανση της

τροφοδοσίας, ο θόρυβος και η κοσμική ακτινοβολία ενώ η *διαλείπουσα βλάβη* (intermittent failure) οφείλεται σε υποβάθμιση των παραμέτρων του κυκλώματος και η οποία νομοτελειακά θα οδηγήσει σε μόνιμη βλάβη του κυκλώματος.

1.2.2 Μοντέλα σφαλμάτων – μοντέλο απλού σφάλματος μόνιμης τιμής

Όπως έχουμε αναφέρει το σφάλμα είναι η αναπαράσταση ενός ελαττώματος στη συμπεριφορά του κυκλώματος και εμφανίζεται με τη μορφή λανθασμένων τιμών στις εξόδους του κυκλώματος. Ένα μοντέλο σφαλμάτων μπορεί να αναπαριστά έναν αριθμό από ελαττώματα όπως και κάποιο ελάττωμα μπορεί να αναπαρίσταται από διάφορα μοντέλα σφαλμάτων. Ο Πίνακας 1-1 περιέχει τα πιο συχνά χρησιμοποιούμενα μοντέλα σφαλμάτων.

Πίνακας 1-1. Μοντέλα σφαλμάτων

Μοντέλο Σφάλματος	Περιγραφή
Απλά σφάλματα μόνιμης τιμής (single stuck at faults)	Μια γραμμή λαμβάνει συνεχώς ως τιμή είτε το '0' ή το '1'
Πολλαπλά σφάλματα μόνιμης τιμής (multiple stuck at faults)	Δύο ή περισσότερες γραμμές έχουν μια σταθερή τιμή ('0' ή '1') όχι όμως απαραίτητα την ίδια
Βραχυκυκλώματα (bridging faults)	Δύο ή περισσότερες γραμμές που θα έπρεπε να είναι ανεξάρτητες, συνδέονται μεταξύ τους
Σφάλμα ανοιχτού τρανζίστορ (stuck open faults)	Ένα pull-up ή pull-down τρανζίστορ σε λογική CMOS δεν άγει ποτέ με αποτέλεσμα η λογική να συμπεριφέρεται ως στοιχείο μνήμης
Σφάλμα μόνιμα άγοντος τρανζίστορ (stuck-on faults)	Ένα τρανζίστορ άγει μόνιμα
Σφάλματα καθυστέρησης διάδοσης (delay faults)	Καθυστέρηση διάδοσης του σήματος σε ένα ή περισσότερα μονοπάτια του κυκλώματος
Διαλείποντα σφάλματα (intermittent faults)	Προκαλούνται από εσωτερική φθορά του κυκλώματος. Λάθος αποκρίσεις συμβαίνουν σε κάποιες καταστάσεις του κυκλώματος. Η φθορά είναι προοδευτική μέχρι τη μόνιμη βλάβη του κυκλώματος
Παροδικά σφάλματα (transient faults)	Λάθος αποκρίσεις από εξωγενείς παράγοντες όπως θόρυβος, διακύμανση στην τροφοδοσία, κοσμική ακτινοβολία

Τα μοντέλα σφαλμάτων αποτελούν μια πιο βολική αναπαράσταση των φυσικών ελαττωμάτων. Ένα μοντέλο σφάλματος, όπως και κάθε μοντέλο, δεν είναι απαραίτητο να δίνει μια ακριβή αναπαράσταση των ελαττωμάτων αλλά πρέπει να μπορεί να χρησιμοποιείται αποδοτικά για την ανίχνευση ελαττωμάτων.

Ένα από τα πιο συχνά χρησιμοποιούμενα μοντέλα σφαλμάτων είναι το μοντέλο *απλού σφάλματος μόνιμης τιμής* (single stuck at fault – SSAF), το οποίο συναντάται και με τις ονομασίες *κλασσικό* (classical) ή *καθιερωμένο* (standard) μοντέλο [Abramovici 90].

Ορισμός 1.4. Απλό σφάλμα μόνιμης τιμής: Ένα απλό σφάλμα μόνιμης τιμής έχει τις εξής ιδιότητες [Bushnell 00]:

1. Μόνο μια γραμμή του κυκλώματος παρουσιάζει το σφάλμα
2. Η γραμμή αυτή έχει ως μόνιμη τιμή μία εκ των '0', '1'

3. Το σφάλμα μπορεί να παρουσιαστεί μόνο στην είσοδο ή στην έξοδο μιας πύλης και όχι εσωτερικά σε αυτή

Από εδώ και στο εξής όταν θα χρησιμοποιούμε τον όρο σφάλμα θα αναφερόμαστε αποκλειστικά σε απλό σφάλμα μόνιμης τιμής, εκτός και αν ρητά δηλώνεται κάτι διαφορετικό.

Με βάση τα παραπάνω ο αριθμός των πιθανών σφαλμάτων απλής μόνιμης τιμής εξαρτάται από τον αριθμό των γραμμών του κυκλώματος. Αν υπάρχουν n γραμμές στο κύκλωμα, οι οποίες περιλαμβάνουν τις γραμμές που προέρχονται από διακλαδώσεις (fan-out branches) λόγω του ότι οι εξοδοί των πυλών μπορεί να οδηγούν περισσότερες της μιας πύλες, τότε ο αριθμός των σφαλμάτων είναι ίσος με $2 \cdot n$. Ο αριθμός αυτός μπορεί να μειωθεί αν χρησιμοποιηθούν οι έννοιες της *ισοδυναμίας σφαλμάτων* (fault equivalence) και της *επικράτησης σφαλμάτων* (fault dominance), όπως αυτές περιγράφονται στα [Abramovici 90] και [Bushnell 00].

Παρά το γεγονός ότι η ισχύς του μοντέλου απλού σφάλματος μόνιμης τιμής δεν είναι καθολική η χρησιμότητά του πηγάζει από τα παρακάτω χαρακτηριστικά:

- αναπαριστά πολλά φυσικά ελαττώματα
- είναι ανεξάρτητο από την τεχνολογία υλοποίησης καθώς η έννοια κάποιας γραμμής να είναι μόνιμα σε κάποια τιμή μπορεί να χρησιμοποιηθεί σε ένα οποιοδήποτε *δομικό μοντέλο* αναπαράστασης του κυκλώματος (structural model)
- πειραματικά αποτελέσματα έχουν δείξει ότι τα σύνολα δοκιμής που ανιχνεύουν τα απλά σφάλματα μόνιμης τιμής ανιχνεύουν και αρκετά άλλα σφάλματα
- σε σύγκριση με άλλα μοντέλα σφαλμάτων ο αριθμός των σφαλμάτων που είναι δυνατό να υπάρξουν στο κύκλωμα είναι πολύ μικρός ($2 \cdot n$) και μπορεί να μειωθεί περαιτέρω
- τα απλά σφάλματα μόνιμης τιμής μπορεί να αναπαραστήσουν άλλους τύπους σφαλμάτων

1.3 Ανίχνευση σφαλμάτων – Ποσοστό κάλυψης

Όπως φάνηκε από το Παράδειγμα 1.1 η παρουσία ενός σφάλματος δεν είναι πάντα παρατηρήσιμη. Στη συγκεκριμένη περίπτωση αν έστω και μία είσοδος πάρει την τιμή '0' τότε η αναμενόμενη έξοδος του κυκλώματος θα έχει την τιμή '0', η οποία είναι ίση με την έξοδο του κυκλώματος παρουσία του σφάλματος, με αποτέλεσμα να παρουσιάζεται το φαινόμενο της *απόκρυψης σφαλμάτων* (fault masking). Ένα διάνυσμα δοκιμής πρέπει λοιπόν να δημιουργεί τέτοιες συνθήκες στο κύκλωμα ώστε η τιμή μιας υπό εξέταση γραμμής σε συνθήκες ορθής λειτουργίας να είναι διαφορετική από την τιμή που λαμβάνει η γραμμή σε περίπτωση παρουσίας ενός σφάλματος σε αυτή. Πρέπει δηλαδή το διάνυσμα δοκιμής να *ενεργοποιεί* το σφάλμα (fault activation).

Η ενεργοποίηση όμως ενός σφάλματος από μόνη της δεν είναι αρκετή. Θεωρήστε το κύκλωμα του Σχήματος 1-4 όπου η γραμμή d είναι μόνιμα στο '0' (d stuck-at 0, d s/0 ή $d/0$). Η ενεργοποίηση του σφάλματος απαιτεί $a = b = '1'$. Θεωρείστε ότι η είσοδος c έχει την τιμή '1'. Με αυτές τις συνθήκες εισόδου η έξοδος e θα λάβει την τιμή '1', που είναι η αναμενόμενη απόκριση του κυκλώματος, ανεξάρτητα της τιμής της γραμμής d , είτε αυτή παρουσιάζει κάποιο

σφάλμα ή όχι, όπως φαίνεται στο αριστερό μέρος του Σχήματος 1-4. Αν όμως η είσοδος c έχει την τιμή '0' τότε αν το κύκλωμα έχει σφάλμα στη γραμμή d η τιμή της εξόδου είναι στο '0' που είναι διαφορετική από την αναμενόμενη απόκριση του κυκλώματος, ανιχνεύοντας έτσι την παρουσία του σφάλματος, όπως φαίνεται στο δεξί μέρος του Σχήματος 1-4. Θέτοντας τη γραμμή c στο '0' καταφέρνουμε να διαδώσουμε το αποτέλεσμα της παρουσίας του σφάλματος στην έξοδο του κυκλώματος. Επομένως ένα διάνυσμα εκτός από την ενεργοποίηση ενός σφάλματος πρέπει να παράγει τις κατάλληλες συνθήκες για τη διάδοση του αποτελέσματος της παρουσίας του σφάλματος στις εξόδους του κυκλώματος (fault propagation).

Σχήμα 1-4. Παράδειγμα ενεργοποίησης και διάδοσης σφάλματος

Έστω ότι για το κύκλωμα του Σχήματος 1.4 μας δίνονται δύο διανύσματα, τα $v_1 = \{1, 1, 0\}$ και $v_2 = \{0, 1, 1\}$. Κάθε διάνυσμα είναι δυνατό να ανιχνεύει περισσότερα από ένα σφάλματα. Στη συγκεκριμένη περίπτωση το διάνυσμα v_1 εκτός από το σφάλμα $d/0$ ανιχνεύει και τα σφάλματα $a/0$, $b/0$ και $e/0$. Παρόμοια το διάνυσμα v_2 ανιχνεύει τα σφάλματα $c/0$ και $e/0$. Τα δύο λοιπόν δοσμένα διανύσματα ανιχνεύουν συνολικά 5 από τα 10 πιθανά σφάλματα που υπάρχουν στο κύκλωμα (5 γραμμές κυκλώματος με 2 δυνατά σφάλματα σε καθεμία) και άρα το ποσοστό κάλυψης σφαλμάτων που επιτυγχάνει το σύνολο δοκιμής είναι $5/10 = 0,5$ ή 50%.

Ορισμός 1.5. Ως ποσοστό κάλυψης σφαλμάτων (fault coverage – FC) ορίζεται ο αριθμός των σφαλμάτων που ανιχνεύονται από την εφαρμογή ενός συνόλου δοκιμής προς το σύνολο των δυνατών σφαλμάτων που υπάρχουν σε ένα κύκλωμα με βάση κάποιο μοντέλο σφαλμάτων:

$$FC = \frac{\text{πλήθος ανιχνευμένων σφαλμάτων}}{\text{πλήθος σφαλμάτων κυκλώματος}}$$

Καθώς όμως υπάρχουν σφάλματα που δεν είναι δυνατό να ανιχνευτούν (untestable faults), όπως αυτά που οφείλονται στην ύπαρξη *πλεονάζουσας λογικής* (redundant logic), το ποσοστό κάλυψης σφαλμάτων υπολογίζεται ως εξής:

$$FC = \frac{\text{πλήθος ανιχνευμένων σφαλμάτων}}{\text{πλήθος ανιχνεύσιμων σφαλμάτων}}$$

όπου

$$\text{πλήθος ανιχνεύσιμων σφαλμάτων} = \text{πλήθος σφαλμάτων} - \text{πλήθος μη ανιχνεύσιμων σφαλμάτων}$$

Το ποσοστό κάλυψης σφαλμάτων εκφράζει την αποδοτικότητα ενός συνόλου δοκιμής και αποτελεί βασικό εργαλείο στις μεθόδους παραγωγής διανυσμάτων που βασίζονται σε εξομοίωση σφαλμάτων. Στο κύκλωμα του Σχήματος 1-4 για να δούμε ποια σφάλματα ανιχνεύει το κάθε διάνυσμα πρέπει να κάνουμε εξομοίωση σφαλμάτων για κάθε δυνατό σφάλμα. Στη συγκεκριμένη περίπτωση, χωρίς να χρησιμοποιήσουμε τις έννοιες της ισοδυναμίας και

επικράτησης σφαλμάτων, το καθένα από τα δύο διανύσματα εξομοιώνεται για 10 διαφορετικά σφάλματα και το αποτέλεσμα της κάθε εξομοίωσης συγκρίνεται με την αναμενόμενη απόκριση.

Ο έλεγχος ενός πραγματικού κυκλώματος με τη χρησιμοποίηση ενός συνόλου διανυσμάτων που παρέχει ποσοστό κάλυψης σφαλμάτων 100% δεν σημαίνει ότι το υπό δοκιμή κύκλωμα δεν παρουσιάζει κανένα ελάττωμα. Αυτό οφείλεται στο ότι το μοντέλο απλού σφάλματος μόνιμης τιμής, όπως και εν γένει όλα τα μοντέλα, δεν αναπαριστά όλα τα πιθανά ελαττώματα. Αποτελεί όμως ισχυρή ένδειξη ότι το κύκλωμα λειτουργεί σύμφωνα με τις προδιαγραφές που έχει κατασκευαστεί.

1.4 Μέθοδοι παραγωγής διανυσμάτων δοκιμής

Η διαδικασία του ελέγχου ορθής λειτουργίας μπορεί να ταξινομηθεί ανάλογα με τη μέθοδο που χρησιμοποιείται για την παραγωγή των διανυσμάτων δοκιμής.

1.4.1 Εξαντλητικός έλεγχος

Καθώς ένα διάνυσμα αποτελεί ένα συνδυασμό τιμών που εφαρμόζονται στις κύριες εισόδους του κυκλώματος τότε θα μπορούσε κανείς να παράγει όλους τους δυνατούς συνδυασμούς, κατασκευάζοντας ένα εξαντλητικό (exhaustive) σύνολο δοκιμής και να το εφαρμόσει στο κύκλωμα. Προφανώς η κατασκευή ενός τέτοιου συνόλου δοκιμής είναι πολύ εύκολη και έχει παράλληλα το πλεονέκτημα ότι εξασφαλίζει 100% ποσοστό κάλυψης σφαλμάτων.

Η μέθοδος όμως έχει κάποια σοβαρά μειονεκτήματα. Μπορεί να εφαρμοστεί μόνο σε αμιγώς *συνδυαστικά* (combinational) κυκλώματα και όχι σε *ακολουθιακά* (sequential), όπου η ακολουθία των εφαρμοζόμενων διανυσμάτων παίζει σημαντικό ρόλο στην ανίχνευση των σφαλμάτων. Ένα άλλο σημαντικό μειονέκτημα είναι ότι το μέγεθος του συνόλου δοκιμής και άρα ο χρόνος εφαρμογής του στο υπό δοκιμή κύκλωμα αυξάνεται εκθετικά με το πλήθος των εισόδων του. Για παράδειγμα αν χρησιμοποιήσουμε έναν εξωτερικό ελεγκτή ταχύτητας 1 GHz για την εφαρμογή εξαντλητικού ελέγχου σε ένα κύκλωμα 500 εισόδων θα απαιτηθούν περίπου 10^{134} χρόνια για την ολοκλήρωσή του.

1.4.2 Ψευδοεξαντλητικός έλεγχος

Ο ψευδοεξαντλητικός (pseudoexhaustive) έλεγχος προτάθηκε στην εργασία [McCluskey 81] ως μια εναλλακτική λύση στον εξαντλητικό έλεγχο. Η βασική ιδέα είναι να ελέγξουμε εξαντλητικά τα τμήματα του κυκλώματος χωρίς όμως να εφαρμόσουμε εξαντλητικό έλεγχο σε ολόκληρο το κύκλωμα. Η χρήση ενός παραδείγματος θα βοηθήσει στην κατανόηση της μεθόδου αυτής. Έστω το κύκλωμα του Σχήματος 1-5. Ο εξαντλητικός έλεγχος απαιτεί την εφαρμογή 256 διανυσμάτων δοκιμής. Για την εφαρμογή του ψευδοεξαντλητικού ελέγχου το κύκλωμα χωρίζεται στα τρία υποκυκλώματα α, β, γ. Κάθε τέτοιο υποκύκλωμα μπορεί να ελεγχθεί εξαντλητικά με σημαντικά λιγότερο αριθμό διανυσμάτων. Έτσι το υποκύκλωμα α απαιτεί 4 διανύσματα και για να μπορούμε να βλέπουμε τα αποτελέσματα του ελέγχου στις εξόδους του κυκλώματος, συγκεκριμένα στην έξοδο της πύλης OR3, πρέπει η έξοδος της πύλης

NAND2 (γραμμή j) να είναι στο '0'. Αντίστοιχα το υποκύκλωμα γ θέλει 8 διανύσματα δοκιμής για εξαντλητικό έλεγχο με την προϋπόθεση ότι η έξοδος της πύλης NAND2 είναι στο '1'. Τέλος το υποκύκλωμα β ελέγχεται με 8 διανύσματα αλλά για να παρατηρήσουμε τα αποτελέσματα του ελέγχου πρέπει να ισχύει τουλάχιστον ένα από τα παρακάτω:

- η πύλη AND1 να παράγει '0'
- η πύλη OR2 να παράγει '1'

Με αυτήν την τμηματοποίηση του κυκλώματος απαιτούνται μόλις 20 διανύσματα δοκιμής αντί για 256.

Σχήμα 1-5. Τμηματοποίηση κυκλώματος

Μια άλλη περίπτωση ψευδοεξαντλητικού ελέγχου είναι ο έλεγχος επαλήθευσης (verification testing) [McCluskey 84], ο οποίος εφαρμόζεται μόνο στην περίπτωση που κάθε έξοδος του κυκλώματος είναι συνάρτηση ενός υποσυνόλου εισόδων. Στο παραπάνω παράδειγμα η έξοδος της πύλης OR3 είναι συνάρτηση των εισόδων a, b, c, d, e και η έξοδος της πύλης AND3 είναι συνάρτηση των εισόδων c, d, e, f, g, h. Για τον εξαντλητικό έλεγχο των συναρτήσεων απαιτούνται 32 και 64 διανύσματα αντίστοιχα, που και πάλι είναι σημαντικά λιγότερα από τα διανύσματα που απαιτούνται για εξαντλητικό έλεγχο.

1.4.3 Ψευδοτυχαίος έλεγχος

Μπορούμε να παράγουμε διανύσματα με τυχαία σειρά με πολύ μικρό κόστος. Μια τέτοια περίπτωση είναι τα ψευδοτυχαία (pseudorandom) διανύσματα δοκιμής, όπου κάθε δυαδικό ψηφίο λαμβάνει την τιμή '0' ή '1' με πιθανότητα 0,5. Καθώς δεν έχουμε γνώση της αποδοτικότητας του παραγόμενου συνόλου δοκιμής πρέπει να χρησιμοποιηθεί εξομοίωση σφαλμάτων. Το πλεονέκτημα όμως του ψευδοτυχαίου ελέγχου είναι ότι ανιχνεύει ένα αρκετά μεγάλο ποσοστό σφαλμάτων (περίπου 85%) με σχετικά μικρό αριθμό διανυσμάτων δοκιμής. Πολλά εργαλεία αυτόματης παραγωγής διανυσμάτων (automatic test pattern generation – ATPG) εκμεταλλεύονται αυτή την ιδιότητα και χρησιμοποιούν ψευδοτυχαία διανύσματα δοκιμής για να παράγουν διανύσματα που ανιχνεύουν τα περισσότερα σφάλματα πριν εφαρμόσουν συγκεκριμένες τεχνικές για να παράγουν τα διανύσματα που ανιχνεύουν τα υπόλοιπα σφάλματα.

που ονομάζονται *δύσκολο να ανιχνευτούν σφάλματα* (hard to detect faults) ή πιο απλά *δύσκολα σφάλματα* (hard faults). Η παραγωγή ψευδοτυχαίων διανυσμάτων μπορεί να γίνει με χρήση κάποιου προγράμματος ή κυκλωμάτων όπως είναι οι ολισθητές γραμμικής ανάδρασης (linear feedback shift registers – LFSR) χαρακτηριστικά των οποίων θα παρουσιαστούν στο Κεφάλαιο 4, κυψελικά αυτόματα (cellular automata) ή μετρητές (counters).

Τα ψευδοτυχαία διανύσματα δοκιμής απαντούν ευρεία χρήση στον ενσωματωμένο αυτοέλεγχο που θα παρουσιαστεί παρακάτω.

1.4.4 Ντετερμινιστικός έλεγχος

Τα ντετερμινιστικά διανύσματα δοκιμής είναι διανύσματα που στοχεύουν σε συγκεκριμένα σφάλματα και έχουν παραχθεί από ένα εργαλείο αυτόματης παραγωγής διανυσμάτων με βάση κάποιο μοντέλο σφαλμάτων. Τα σύνολα δοκιμής που προκύπτουν προσφέρουν 100% ποσοστό κάλυψης σφαλμάτων αλλά η εξαγωγή τους είναι μια αρκετά δύσκολη διαδικασία καθώς το συγκεκριμένο πρόβλημα είναι NP-complete. Για την επίλυση του προβλήματος αυτού χρησιμοποιούνται ευρετικές μέθοδοι (heuristics). Οι κυριότεροι αλγόριθμοι που χρησιμοποιούνται για την εξαγωγή διανυσμάτων δοκιμής είναι ο D, ο PODEM και ο FAN.

1.5 Τρόποι εφαρμογής ελέγχου ορθής λειτουργίας

Μέχρι στιγμής δεν έχουν αναφερθεί οι τρόποι εκτέλεσης του ελέγχου ορθής λειτουργίας εκτός από μια επιγραμματική αναφορά στον έλεγχο με χρήση εξωτερικών ελεγκτών. Αρχικά ο έλεγχος ορθής λειτουργίας πρέπει να διαχωριστεί σε δύο κατηγορίες ανάλογα με την κατάσταση του κυκλώματος τη στιγμή που εφαρμόζεται ο έλεγχος. Στην πρώτη κατηγορία η οποία δεν αποτελεί αντικείμενο μελέτης της παρούσας διατριβής, ο έλεγχος ορθής λειτουργίας μπορεί να εκτελεστεί κατά τη διάρκεια *κανονικής λειτουργίας* του κυκλώματος (on-line testing). Σε αυτήν την περίπτωση χρησιμοποιούνται ειδικές τεχνικές, όπως κυκλώματα πλεονασμού ή κώδικες, επιτυγχάνοντας υψηλή αξιοπιστία καθώς είναι δυνατή η ανίχνευση παροδικών σφαλμάτων, ενώ δεν υπάρχει η ανάγκη ύπαρξης εξωτερικού ελεγκτή. Στη δεύτερη κατηγορία ο έλεγχος γίνεται *εκτός λειτουργίας* του κυκλώματος (off-line testing).

Η κατηγορία του ελέγχου εκτός λειτουργίας του κυκλώματος μπορεί να διαχωριστεί σε τρεις κατηγορίες ανάλογα με το βαθμό συμμετοχής του εξωτερικού ελεγκτή στην όλη διαδικασία. Έτσι έχουμε τον εξωτερικό έλεγχο (off-chip), όπου ο εξωτερικός ελεγκτής αναλαμβάνει εξολοκλήρου τη διαδικασία, τον ενσωματωμένο αυτοέλεγχο (Built-In Self-Test, BIST) όπου η συμμετοχή του εξωτερικού ελεγκτή είναι η ελάχιστη δυνατή και τον ενσωματωμένο (embedded) έλεγχο όπου υπάρχει συνδυασμός χρήσης εξωτερικών ελεγκτών και ενσωματωμένων στο κύκλωμα δομών ελέγχου.

Οι παραπάνω μεθοδολογίες μπορούν να εφαρμοστούν για τους διάφορους τύπους ελέγχου ορθής λειτουργίας, μερικοί από τους οποίους είναι οι εξής:

- ο έλεγχος αν το κύκλωμα είναι λειτουργικό ή όχι όταν βρίσκεται πάνω στο δίσκο πυριτίου (wafer sort) ή όταν έχει κοπεί και τοποθετηθεί σε κάποια συσκευασία (package test ή fabrication test)
- ο έλεγχος αποδοχής (acceptance test), όπου διαπιστώνεται η συμμόρφωση με τις απαιτήσεις του αγοραστή
- ο έλεγχος κάτω από ακραίες συνθήκες θερμοκρασίας, κραδασμών και άλλων παραγόντων για να βρεθούν τα κυκλώματα με μικρό κύκλο ζωής (burn-in test)
- ο έλεγχος για να εξακριβωθεί ποιο σφάλμα οφείλεται για τη μη λειτουργία του κυκλώματος (diagnostic test).

Στην παρούσα διατριβή ασχολούμαστε με το πρόβλημα του ελέγχου ορθής λειτουργίας αφού το κύκλωμα έχει τοποθετηθεί σε κάποια συσκευασία, προτείνοντας μεθοδολογίες και για τους τρεις τρόπους εφαρμογής ελέγχου εκτός λειτουργίας του κυκλώματος.

1.5.1 Εξωτερικός έλεγχος

Στον εξωτερικό έλεγχο ένας εξωτερικός ελεγκτής αναλαμβάνει τη διαδικασία ελέγχου ορθής λειτουργίας, εφαρμόζει τα διανύσματα στο κύκλωμα, αποθηκεύει τις αποκρίσεις του και αφού τις συγκρίνει με τις αναμενόμενες αποφασίζει αν το υπό δοκιμή κύκλωμα είναι σωστό ή όχι. Ένας εξωτερικός ελεγκτής είναι ένα σύστημα που αποτελείται από *υλικό* (hardware) και *λογισμικό* (software) και συνοδεύεται από έναν αριθμό *κεφαλών* (heads). Η κάθε κεφαλή έχει *ακίδες* (pins) που συνδέονται στις κύριες εισόδους/εξόδους του κυκλώματος. Η κάθε ακίδα έχει συγκεκριμένη λογική ώστε να μπορεί να οδηγεί την είσοδο του κυκλώματος στην οποία έχει συνδεθεί, να δειγματοληπτεί τις εξόδους και να μετρά τις τιμές των σημάτων που εμφανίζονται ή να συμπεριφέρεται ως χωρητικό φορτίο (capacitive load). Οι ακίδες της κεφαλής συνδέονται με το σύστημα μετρήσεων του ελεγκτή μέσω ενός πολύπλοκου συστήματος καλωδιώσεων. Το υλικό του ελεγκτή αποτελείται από κάποιον υπολογιστή με αρκετά μεγάλη μνήμη ώστε να μπορούν να αποθηκευτούν τα διανύσματα δοκιμής και οι αντίστοιχες αποκρίσεις, ενώ το λογισμικό αποτελείται από προγράμματα εκφρασμένα σε μια γλώσσα προγραμματισμού ελεγκτών (standard test interface language), τα οποία περιγράφουν τη διαδικασία του ελέγχου ορθής λειτουργίας.

Οι εξωτερικοί ελεγκτές κατηγοριοποιούνται ανάλογα με το είδος των κυκλωμάτων που καλούνται να ελέγξουν. Έτσι υπάρχουν ελεγκτές για αναλογικά κυκλώματα, ελεγκτές μνημών και ελεγκτές ψηφιακής λογικής, καθώς κάθε κατηγορία κυκλωμάτων έχει διαφορετικούς τρόπους ελέγχου και διαφορετικά χαρακτηριστικά και ιδιαιτερότητες που πρέπει να ληφθούν υπόψη. Για παράδειγμα οι ακίδες των ελεγκτών των αναλογικών κυκλωμάτων, λόγω του μεγαλύτερου εύρους τιμών που καλούνται να χειριστούν, συνοδεύονται από πιο πολύπλοκη ηλεκτρονική λογική. Τα κυκλώματα μνημών μπορούν να ελεγχθούν παράλληλα ενώ πρέπει να δίνεται ιδιαίτερη προσοχή στο φαινόμενο της ηλεκτρομαγνητικής παρεμβολής μεταξύ γειτονικών γραμμών του κυκλώματος (crosstalk) που εμφανίζεται λόγω της κανονικής μορφής κατασκευής των μνημών.

Από τα σημαντικά μειονεκτήματα του εξωτερικού ελέγχου είναι ο δύσκολος έλεγχος συστημάτων σε πυρίτιο, δηλαδή ολοκληρωμένων κυκλωμάτων που ενσωματώνουν διάφορους πυρήνες (cores), όπως επεξεργαστές, μνήμες, επεξεργαστές ψηφιακού σήματος, αναλογικά κυκλώματα, διασυνδεδεμένους μεταξύ τους με κάποια λογική (user defined logic). Αυτό οφείλεται κυρίως σε δύο παράγοντες: (α) στον πολύ μεγάλο όγκο δεδομένων που πρέπει να αποσταλούν στο ολοκληρωμένο και (β) στο ότι είναι δύσκολη η πρόσβαση στους πυρήνες που είναι τοποθετημένοι «βαθιά» στο ολοκληρωμένο. Ο μεγάλος όγκος δεδομένων καθυστερεί σημαντικά τη διαδικασία ελέγχου καθώς ο έλεγχος πρέπει να σταματάει ώστε ο εξωτερικός ελεγκτής να φορτώνει δεδομένα στην κεντρική του μνήμη από κάποια σημαντικά αργότερη περιφερειακή μνήμη όπως είναι ένας σκληρός δίσκος. Επίσης ένα σύστημα σε πυρίτιο που περιέχει πυρήνες μνήμης, ψηφιακής λογικής και αναλογικής λογικής πρέπει να ελεγχθεί από τρεις διαφορετικούς ελεγκτές επιμηκύνοντας έτσι το χρόνο ελέγχου. Τέλος, καθώς απαιτείται ο έλεγχος ορθής λειτουργίας κυκλωμάτων τεχνολογίας αιχμής με χρήση τρέχουσας τεχνολογίας η διενέργεια *ελέγχου σε συχνότητα ίση με τη συχνότητα λειτουργίας* του υπό δοκιμή κυκλώματος (at-speed testing), ο οποίος εντοπίζει τα σφάλματα καθυστέρησης διάδοσης, είναι αρκετά δύσκολη με χρήση εξωτερικών ελεγκτών. Στα παραπάνω μειονεκτήματα πρέπει να προστεθεί το κόστος του ελεγκτή που εξαρτάται άμεσα από το πλήθος των ακίδων εισόδου/εξόδου των κυκλωμάτων που προορίζεται να ελεγχθούν. Έτσι για να διατηρείται το κόστος ελέγχου ορθής λειτουργίας σε χαμηλά επίπεδα πρέπει να διαμοιράζεται το κόστος κτήσης του εξωτερικού ελεγκτή σε όσο το δυνατόν μεγαλύτερο αριθμό κυκλωμάτων, που σημαίνει ότι ο χρόνος ολοκλήρωσης του ελέγχου πρέπει να γίνει όσο το δυνατόν μικρότερος.

Η επίλυση των παραπάνω προβλημάτων μπορεί να επιτευχθεί με τη μείωση της ενεργού συμμετοχής του ελεγκτή στη διαδικασία ελέγχου με τους τρόπους που προτείνονται στις επόμενες δύο ενότητες.

1.5.2 Ενσωματωμένος αυτοέλεγχος

Ο ενσωματωμένος αυτοέλεγχος αποτελεί μια τεχνική σχεδίασης για *αυξημένη δοκιμασιμότητα* (design for testability – DFT), στην οποία ο έλεγχος επιτυγχάνεται με υλικό που ενσωματώνεται στο κύκλωμα που θέλουμε να ελέγξουμε. Συγκεκριμένα, όπως φαίνεται από το Σχήμα 1-6, το υλικό που απαιτείται είναι: (α) ένας μηχανισμός παραγωγής διανυσμάτων (test pattern generation mechanism) που αναλαμβάνει την παραγωγή των απαιτούμενων διανυσμάτων δοκιμής, (β) ένα κύκλωμα ανάλυσης των αποκρίσεων εξόδου (response analyzer), το οποίο αναλύει τις αποκρίσεις του κυκλώματος κατά την εφαρμογή των διανυσμάτων και τις συγκρίνει με τις αναμενόμενες αποκρίσεις και (γ) ένας ελεγκτής (test controller), που καθοδηγεί την όλη διαδικασία ελέγχου. Γενικά η εφαρμογή μιας προσέγγισης ενσωματωμένου αυτοελέγχου απαιτεί την εισαγωγή λογικής ανάμεσα στο υπό δοκιμή κύκλωμα και τα κυκλώματα παραγωγής διανυσμάτων και ανάλυσης αποκρίσεων, όπως φαίνεται από τη γραμμοσκιασμένη επιφάνεια του Σχήματος 1-6.

Σχήμα 1-6. Γενική δομή ενσωματωμένου αυτοελέγχου

Ο μηχανισμός παραγωγής διανυσμάτων δοκιμής χαρακτηρίζει το είδος του ενσωματωμένου αυτοελέγχου ανάλογα με το είδος των διανυσμάτων που παράγει. Κατά αναλογία με την Ενότητα 1.4 υπάρχουν τα παρακάτω σχήματα ενσωματωμένου αυτοελέγχου:

- εξαντλητικά και ψευδοεξαντλητικά, όπου ο μηχανισμός παραγωγής διανυσμάτων κατασκευάζεται από μετρητές και ολισθητές γραμμικής ανάδρασης,
- ψευδοτυχαία, όπου χρησιμοποιείται μια ψευδοτυχαία γεννήτρια παραγωγής διανυσμάτων, όπως είναι οι ολισθητές γραμμικής ανάδρασης και τα κυψελικά αυτόματα,
- ντετερμινιστικά, όπου τα διανύσματα παράγονται μεταξύ άλλων με μνήμη ROM και μετρητές.

Το κύκλωμα ανάλυσης αποκρίσεων εξόδου χρησιμεύει για τη συμπίεση των αποκρίσεων σε μια μικρή ακολουθία δυαδικών ψηφίων που ονομάζεται *υπογραφή* (signature). Με αυτόν τον τρόπο δεν χρειάζεται να αποθηκευτούν οι αποκρίσεις του υπό δοκιμή κυκλώματος στο ίδιο το κύκλωμα αλλά μόνο ένα μικρό ποσό πληροφορίας, το οποίο είναι η υπογραφή του κυκλώματος όταν αυτό λειτουργεί σωστά. Όταν παραχθεί η υπογραφή του υπό δοκιμή κυκλώματος γίνεται σύγκριση αυτής με την αποθηκευμένη υπογραφή και αν είναι ίδιες τότε το κύκλωμα είναι σωστό. Καθώς όμως η συμπίεση είναι *απωλεστική* (lossy) υπάρχει η πιθανότητα ένα ελαττωματικό κύκλωμα, που παρουσιάζει διαφορετικές αποκρίσεις σε σχέση με το σωστό κύκλωμα, να έχει την ίδια υπογραφή με το σωστό κύκλωμα και επομένως να μην είναι δυνατό να διακρίνουμε αν το υπό δοκιμή κύκλωμα λειτουργεί σωστά. Το φαινόμενο αυτό ονομάζεται *ψευδώνυμο* (aliasing) και οδηγεί στη μείωση του ποσοστού κάλυψης σφαλμάτων που επιτυγχάνει το σχήμα ενσωματωμένου αυτοελέγχου. Έτσι ενώ το σύνολο δοκιμής επιτυγχάνει 100% κάλυψη σφαλμάτων πριν τη διαδικασία της συμπίεσης (pre compaction fault coverage), το ποσοστό κάλυψης σφαλμάτων που προκύπτει μετά τη συμπίεση των αποκρίσεων (post-compaction fault coverage, PCFC) ενδέχεται να είναι μικρότερο.

Για την κατασκευή των κυκλωμάτων ανάλυσης αποκρίσεων εξόδου χρησιμοποιούνται κυρίως ολισθητές πολλών εισόδων (Multiple-Input Shift registers, MISR), που αποτελούν παραλλαγή της δομής του ολισθητή γραμμικής ανάδρασης και συσσωρευτές (accumulators).

Η αποδοτικότητα του ενσωματωμένου αυτοελέγχου εξαρτάται από διάφορους παράγοντες:

- (α) το ποσοστό κάλυψης σφαλμάτων που επιτυγχάνει, που είναι δυνατό να φτάσει το 100%,
- (β) το χρόνο που απαιτείται για την εφαρμογή όλων των διανυσμάτων δοκιμής,
- (γ) το επιπλέον υλικό που απαιτείται για την υλοποίηση των επιμέρους τμημάτων του σχήματος ενσωματωμένου αυτοελέγχου,
- (δ) την πιθανή μείωση της απόδοσης του συστήματος (performance degradation) λόγω της εισαγωγής λογικής στο χρονικά κρίσιμο μονοπάτι (critical path) του υπό δοκιμή κυκλώματος και
- (ε) την κατανάλωση ενέργειας και ισχύος που παρουσιάζεται κατά τον έλεγχο. Η σημασία του συγκεκριμένου παράγοντα θα μελετηθεί στο Κεφάλαιο 2.

Σχήμα 1-7. Ιεραρχική δομή ενσωματωμένου αυτοελέγχου

Ο ενσωματωμένος αυτοέλεγχος μπορεί να εφαρμοστεί ιεραρχικά σε όλα τα επίπεδα ενός συστήματος, όπως φαίνεται στο Σχήμα 1-7. Ας υποθέσουμε ότι έχουμε ένα σύστημα αποτελούμενο από έναν αριθμό από πλακέτες (printed circuit boards, PCBs). Κάθε πλακέτα μπορεί να περιλαμβάνει έναν αριθμό από ολοκληρωμένα κυκλώματα, τα οποία μπορεί να είναι συστήματα σε πυρίτιο και επομένως να αποτελούνται από περισσότερους του ενός πυρήνες. Στο επίπεδο συστήματος λοιπόν υπάρχει ένας ελεγκτής που ως βασική του λειτουργία είναι η ενεργοποίηση της διαδικασίας αυτοελέγχου στο αμέσως χαμηλότερο επίπεδο, που είναι το επίπεδο πλακέτας. Αντίστοιχα κάθε πλακέτα είναι εφοδιασμένη με δικό της ελεγκτή ο οποίος λαμβάνοντας το σήμα από το αμέσως πιο πάνω επίπεδο ενεργοποιεί τη διαδικασία ελέγχου στα ολοκληρωμένα κυκλώματα της πλακέτας. Φτάνοντας τελικά στο επίπεδο πυρήνα ενεργοποιείται ο ελεγκτής του πυρήνα ο οποίος με το πέρας της διαδικασίας ελέγχου αποστέλλει στο αμέσως πιο πάνω επίπεδο το αποτέλεσμα του ελέγχου, αν δηλαδή ο πυρήνας είναι λειτουργικός ή όχι. Ο ελεγκτής κάθε επιπέδου συγκεντρώνει τα αποτελέσματα από τους

ελεγκτές του αμέσως χαμηλότερου επιπέδου και τα προωθεί στο αμέσως υψηλότερο επίπεδο. Με τη συγκέντρωση των αποτελεσμάτων ο ελεγκτής συστήματος αποκτά πλήρη εικόνα της ορθής λειτουργίας του συστήματος και μπορεί να απομονώσει τα μη λειτουργικά κομμάτια, εφαρμόζοντας κατά κάποιο τρόπο μια μορφή διαγνωστικού ελέγχου.

Όπως είναι φανερό από τα παραπάνω δεν είναι απαραίτητη η παρουσία κάποιου εξωτερικού ελεγκτή στο περιβάλλον λειτουργίας του συστήματος, καθώς το σύστημα μπορεί αυτόματα να εκκινεί έλεγχο ορθής λειτουργίας ανά τακτά χρονικά διαστήματα, μειώνοντας έτσι το κόστος ελέγχου. Επίσης μειώνεται και το κόστος συντήρησης του συστήματος καθώς είναι γρήγορη η αντικατάσταση τυχόν ελαττωματικού τμήματος. Στην περίπτωση που ο έλεγχος ορθής λειτουργίας γίνεται αμέσως μετά την παραγωγή του ολοκληρωμένου ο εξωτερικός ελεγκτής το μόνο που χρειάζεται είναι να παράγει το σήμα έναρξης ελέγχου και να συγκεντρώσει τα αποτελέσματα. Για το σκοπό αυτό απαιτείται πολύ μικρός αριθμός καναλιών του εξωτερικού ελεγκτή ενώ δεν υπάρχουν μεγάλες απαιτήσεις μνήμης καθώς η παραγωγή των διανυσμάτων γίνεται στο ολοκληρωμένο (on chip).

Η προσέγγιση του ενσωματωμένου αυτοελέγχου λύνει το πρόβλημα της μεταφοράς δεδομένων από τον ελεγκτή στο ολοκληρωμένο το οποίο γίνεται ιδιαίτερα οξύ για τα συστήματα σε πυρίτιο που απαιτούν τεράστιο όγκο δεδομένων για τον έλεγχο τους. Επίσης επιλύεται το πρόβλημα της πρόσβασης στις κύριες εισόδους/εξόδους των πυρήνων που είναι τοποθετημένοι «βαθιά» στο ολοκληρωμένο, ενώ απλουστεύεται η διαδικασία ελέγχου συστημάτων σε πυρίτιο που έχουν πυρήνες με διάφορες απαιτήσεις από τους εξωτερικούς ελεγκτές, όπως μνήμες ή αναλογικά κυκλώματα, καθώς υπάρχει ένα εξειδικευμένο για κάθε πυρήνα κύκλωμα ενσωματωμένου αυτοελέγχου. Τέλος, μια δομή ενσωματωμένου ελέγχου επιτρέπει τη διενέργεια του ελέγχου σε συχνότητα ίση με τη συχνότητα λειτουργίας του υπό δοκιμή κυκλώματος (at-speed testing).

1.5.3 Ενσωματωμένος έλεγχος με χρήση εξωτερικών ελεγκτών

Όπως αναφέρθηκε στην προηγούμενη ενότητα ο ενσωματωμένος αυτοέλεγχος απαιτεί ένα πολύ μικρό ποσοστό των δυνατοτήτων ενός εξωτερικού ελεγκτή. Επομένως η χρήση ήδη υπαρχόντων εξωτερικών ελεγκτών σε συνδυασμό με τον ενσωματωμένο αυτοέλεγχο δεν είναι αποδοτική από οικονομικής άποψης, καθώς αφενός έχουμε επενδύσει ήδη σε ένα ακριβό εξωτερικό ελεγκτή, του οποίου οι δυνατότητες δεν αξιοποιούνται πλήρως, και αφετέρου έχει αφιερωθεί σημαντικός σχεδιαστικός χρόνος και επιφάνεια πυριτίου για την υλοποίηση του ενσωματωμένου αυτοελέγχου, ο οποίος είναι αρκετά ανεξάρτητος από τον εξωτερικό ελεγκτή. Συγκεκριμένα κατά τη διάρκεια του ελέγχου ο εξωτερικός ελεγκτής περιμένει την απάντηση του ελεγκτή ενσωματωμένου αυτοελέγχου χωρίς να μπορεί να κάνει καμία άλλη διεργασία, δηλαδή υπολειτουργεί. Τα σχήματα ενσωματωμένου αυτοελέγχου συνήθως παράγουν μεγάλο αριθμό από ψευδοτυχαία διανύσματα για την ολοκλήρωση του ελέγχου, τα οποία είναι σαφώς περισσότερα από τα ντετερμινιστικά διανύσματα που έχουν παραχθεί από κάποιο εργαλείο αυτόματης παραγωγής διανυσμάτων και που αποθηκεύονται στη μνήμη του εξωτερικού

ελεγκτή. Παρά το γεγονός αυτό ο έλεγχος ορθής λειτουργίας είναι ταχύτερος από ότι αν μεταφέρονταν τα ντετερμινιστικά διανύσματα από τον εξωτερικό ελεγκτή στο κύκλωμα, εξαιτίας της πιθανής επαναφόρτωσης δεδομένων στην πεπερασμένη μνήμη του εξωτερικού ελεγκτή από κάποια πολύ αργή δευτερεύουσα μνήμη και του σχετικά μικρού ρυθμού μεταφοράς δεδομένων των καναλιών εισόδου/εξόδου του ελεγκτή.

Μια λύση στο παραπάνω πρόβλημα θα μπορούσε να είναι η κατασκευή υπεραπλουστευμένων ελεγκτών. Όμως η μη αυτοματοποίηση της διαδικασίας κατασκευής δομών ενσωματωμένου αυτοελέγχου μέσω των εργαλείων σχεδιασμού των κυκλωμάτων παρατείνει την ανάγκη ύπαρξης πολύπλοκων και άρα ακριβών εξωτερικών ελεγκτών.

Ο εξωτερικός έλεγχος και ο ενσωματωμένος αυτοέλεγχος μπορούν να θεωρηθούν ως εκ διαμέτρου αντίθετες προσεγγίσεις. Μια λύση που βοηθά στην εκμετάλλευση των ήδη υπαρχόντων ελεγκτών χωρίς όμως να εμφανίζονται τα μειονεκτήματα που απορρέουν από τις πεπερασμένες δυνατότητές τους είναι ο συγκερασμός των δύο προσεγγίσεων. Συγκεκριμένα στη μνήμη του εξωτερικού ελεγκτή αποθηκεύονται συμπιεσμένα δεδομένα δοκιμής. Ο εξωτερικός ελεγκτής αναλαμβάνει να τα αποστείλει μέσω των καναλιών εισόδου/εξόδου στο υπό δοκιμή κύκλωμα, όπου καταλήγουν σε ένα κύκλωμα αποσυμπίεσης δεδομένων (decompression circuit). Το κύκλωμα αποσυμπίεσης δεδομένων λειτουργεί ως μηχανισμός παραγωγής διανυσμάτων εφαρμόζοντας διανύσματα με τον ίδιο τρόπο που θα γινόταν σε περιβάλλον ενσωματωμένου αυτοελέγχου. Η προσέγγιση αυτή ονομάζεται *ενσωματωμένος έλεγχος* (embedded test).

Η συμπίεση των δεδομένων μειώνει τον αριθμό των χρονοβόρων επαναφορτώσεων της μνήμης του εξωτερικού ελεγκτή με νέα δεδομένα ενώ ταυτόχρονα αποτρέπει τη συμφόρηση των καναλιών εισόδου/εξόδου καθώς η μικρότερη ποσότητα δεδομένων δεν είναι απαραίτητο να αποσταλεί με ρυθμό μετάδοσης που καθορίζεται από τη συχνότητα λειτουργίας του κυκλώματος. Ο ρυθμός μετάδοσης καθορίζεται από την ταχύτητα αποσυμπίεσης των δεδομένων μέσα στο ολοκληρωμένο κύκλωμα. Επίσης διατηρούνται τα πλεονεκτήματα του ενσωματωμένου αυτοελέγχου που είναι η δυνατότητα πρόσβασης στις κύριες εισόδους/εξόδους των πυρήνων, η εφαρμογή του ελέγχου σε συχνότητα ίση με τη συχνότητα λειτουργίας του κυκλώματος ενώ η ύπαρξη πυρήνων με διαφορετικές απαιτήσεις από τον εξωτερικό ελεγκτή δεν επηρεάζει το χρόνο ελέγχου καθώς κάθε πυρήνας μπορεί να έχει το δικό του κύκλωμα αποσυμπίεσης δεδομένων.

1.6 Σειριακός – παράλληλος έλεγχος

Ο έλεγχος επηρεάζεται σημαντικά από τη φύση των κυκλωμάτων. Αν για παράδειγμα ένα κύκλωμα είναι *συνδυαστικό* (combinational) τότε με την προϋπόθεση ότι έχουμε πρόσβαση σε όλες τις κύριες εισόδους και όλες τις κύριες εξόδους μπορούμε να εφαρμόσουμε ένα διάνυσμα σε κάθε κύκλο ρολογιού εφαρμόζοντας στην ουσία παράλληλο έλεγχο (test-per-clock). Είναι προφανές ότι μια τέτοια προσέγγιση απαιτεί το μικρότερο χρόνο εφαρμογής των διανυσμάτων

δοκιμής ενώ είναι δυνατό να εφαρμόζονται ζεύγη διανυσμάτων για την ανίχνευση σφαλμάτων που υπακούν σε συγκεκριμένα μοντέλα, όπως το σφάλμα ανοιχτού τρανζίστορ.

Όμως στα συστήματα σε πυρίτιο η πλειονότητα των πυρήνων είναι *ακολουθιακοί* (sequential) με αποτέλεσμα η παράλληλη εφαρμογή διανυσμάτων να πρέπει να λαμβάνει υπόψη την εσωτερική κατάσταση του πυρήνα ενώ η παραγωγή διανυσμάτων δοκιμής για ακολουθιακά κυκλώματα είναι σημαντικά πιο δύσκολη από ότι για τα αμιγώς συνδυαστικά κυκλώματα. Επίσης δεν είναι δυνατή η απευθείας πρόσβαση στις κύριες εισόδους και κύριες εξόδους του εκάστοτε πυρήνα. Με βάση τα παραπάνω δεν είναι δυνατός ο παράλληλος έλεγχος των πυρήνων των συστημάτων σε πυρίτιο.

Για την επίλυση του προβλήματος χρησιμοποιείται ο σειριακός έλεγχος (test-per-scan) κατά τον οποίο τα στοιχεία μνήμης (φλιπ-φλοπ) του κυκλώματος αλλά και οι καταχωρητές εισόδου/εξόδου συνδέονται με τέτοιο τρόπο ώστε να δημιουργούν ένα μεγάλο ολισθητή που ονομάζεται *μονοπάτι ανίχνευσης* (scan path). Το μονοπάτι ανίχνευσης στην ουσία περιβάλλει το υπό δοκιμή κύκλωμα, όπως φαίνεται στο Σχήμα 1-8, και προσφέρει πρόσβαση σε πολλούς εσωτερικούς του κόμβους. Επίσης μετατρέπει το κύκλωμα από ακολουθιακό σε συνδυαστικό καθώς τα φλιπ-φλοπ που πριν δεν ήταν προσβάσιμα, τώρα μέσω του μονοπατιού ανίχνευσης μπορούν να τεθούν σε οποιαδήποτε τιμή είναι επιθυμητό. Σε περίπτωση που χρησιμοποιούσαμε σειριακό έλεγχο σε μια δομή ενσωματωμένου αυτοελέγχου τότε η γραμμοσκιασμένη περιοχή του Σχήματος 1-6 αφορά το επιπλέον υλικό που απαιτείται για τη μετατροπή κατά τη διάρκεια του ελέγχου ορθής λειτουργίας των στοιχείων μνήμης στο μονοπάτι ανίχνευσης του Σχήματος 1-8. Στο Σχήμα 1-8 η είσοδος του μονοπατιού ανίχνευσης μπορεί να οδηγείται από διάφορες πηγές όπως είναι ένας εξωτερικός ελεγκτής ή ένας μηχανισμός παραγωγής διανυσμάτων δοκιμής σε περιβάλλον ενσωματωμένου αυτοελέγχου. Αντίστοιχα η έξοδος του μονοπατιού ανίχνευσης μπορεί να τροφοδοτεί απευθείας ένα κανάλι εξόδου του εξωτερικού ελεγκτή ή ένα κύκλωμα ανάλυσης αποκρίσεων όπως είναι ένας ολισθητής γραμμικής ανάδρασης μιας εισόδου (Single Input Shift Register, SISR).

Σχήμα 1-8. Σειριακός έλεγχος

Τα διανύσματα δοκιμής εισάγονται με ρυθμό ένα δυαδικό ψηφίο σε κάθε κύκλο ρολογιού. Μετά την ολοκλήρωση της εισαγωγής του διανύσματος εφαρμόζεται ένας ακόμη κύκλος

ρολογιού για να παραχθεί η απόκριση του κυκλώματος στο διάνυσμα και να αποθηκευτεί στο μονοπάτι ανίχνευσης. Η έξοδος της απόκρισης γίνεται κατά τη διάρκεια εισαγωγής του επόμενου διανύσματος.

Είναι προφανές ότι ο σειριακός έλεγχος απαιτεί πολύ μεγαλύτερο χρόνο ελέγχου από τον παράλληλο έλεγχο για να εφαρμόσει τον ίδιο αριθμό διανυσμάτων δοκιμής. Για παράδειγμα, όταν ο σειριακός έλεγχος εφαρμόζεται σε ένα κύκλωμα με 200 στοιχεία μνήμης τα οποία δημιουργούν ένα μονοπάτι ανίχνευσης, τότε απαιτούνται 201 κύκλοι ρολογιού για την εφαρμογή ενός διανύσματος δοκιμής και την ανάλυση των αποκρίσεων εξόδου του προηγούμενου διανύσματος, δηλαδή ο έλεγχος γίνεται περίπου 200 φορές πιο αργά από ότι στην περίπτωση του παράλληλου ελέγχου. Επίσης ο σειριακός έλεγχος δεν μπορεί να χρησιμοποιηθεί αποδοτικά για σφάλματα που απαιτούν ζεύγη διανυσμάτων για την ανίχνευσή τους.

1.7 Διάρθρωση της διατριβής

Οι τεχνικές έλεγχου ορθής λειτουργίας που παρουσιάζονται σε αυτή τη διατριβή λαμβάνουν υπόψη τους και τον παράγοντα της κατανάλωσης ενέργειας και ισχύος. Επομένως στο Κεφάλαιο 2 παρουσιάζουμε βασικές έννοιες που έχουν σχέση με το πρόβλημα της αυξημένης κατανάλωσης ενέργειας και ισχύος κατά τον έλεγχο ορθής λειτουργίας και κάνουμε μια συνοπτική αναφορά σε ήδη υπάρχουσες τεχνικές. Στη συνέχεια στο Κεφάλαιο 3 προτείνουμε μια μέθοδο συμπίεσης δεδομένων που χρησιμοποιείται σε περιβάλλον ενσωματωμένου ελέγχου. Η μέθοδος βασίζεται στην αναδιάταξη των διανυσμάτων δοκιμής και των φλιπ-φλοπ των μονοπατιών ανίχνευσης για την επίτευξη υψηλού λόγου συμπίεσης δεδομένων. Τα δεδομένα στη συνέχεια μεταφέρονται από έναν εξωτερικό ελεγκτή σε ένα σύστημα σε πυρίτιο, όπου ένας ενσωματωμένος επεξεργαστής αναλαμβάνει την αποσυμπίεση των δεδομένων και την εφαρμογή τους στους πυρήνες. Στο Κεφάλαιο 4 πραγματευόμαστε την κατασκευή μηχανισμών ενσωματωμένου αυτοελέγχου που αντιμετωπίζουν το πρόβλημα της εμφώλευσης διανυσμάτων δοκιμής. Οι προτεινόμενες προσεγγίσεις βασίζονται σε ολισθητές φάσης και σε διανύσματα διαφορών και μπορούν να χρησιμοποιηθούν έχοντας ως είσοδο σύνολα δοκιμής διαφόρων μορφών χωρίς να είναι απαραίτητη η γνώση της δομής του κυκλώματος, ενώ παράλληλα λαμβάνεται υπόψη η κατανάλωση ισχύος κατά τη διάρκεια παραγωγής των διανυσμάτων δοκιμής. Το Κεφάλαιο 5 πραγματεύεται την εξαγωγή διανυσμάτων για κυκλώματα αθροιστών υπολοίπου, τα οποία είναι κυκλώματα κανονικής μορφής. Επίσης παρουσιάζεται ένας αποδοτικός μηχανισμός παραγωγής διανυσμάτων που εκμεταλλεύεται την κανονικότητα των κυκλωμάτων αυτών. Τέλος στο Κεφάλαιο 6 αντιμετωπίζεται το πρόβλημα της κατανάλωσης ενέργειας και ισχύος στην περίπτωση εφαρμογής διανυσμάτων δοκιμής με χρήση εξωτερικών ελεγκτών. Οι προτεινόμενες μέθοδοι βασίζονται σε τεχνικές αναδιάταξης διανυσμάτων με επανάληψη διανυσμάτων και στοχεύουν στη μείωση της κατανάλωσης ενέργειας και ισχύος μέσω της επανάληψης όσο το δυνατόν λιγότερων διανυσμάτων και μέσω της τροποποίησης αυτών.

2 Το πρόβλημα της κατανάλωσης ενέργειας κατά τη διάρκεια του ελέγχου ορθής λειτουργίας

Όπως αναφέρθηκε σε διάφορα σημεία του προηγούμενου κεφαλαίου, ο έλεγχος ορθής λειτουργίας πρέπει να λαμβάνει υπόψη του και την κατανάλωση ενέργειας και ισχύος. Σε αυτό το κεφάλαιο θα αναφερθούμε στα προβλήματα που προκαλούνται από την υψηλή κατανάλωση ενέργειας κατά τη διάρκεια του ελέγχου ενώ θα παρουσιάσουμε επιγραμματικά διάφορες τεχνικές ελαχιστοποίησης των παραπάνω μεγεθών που έχουν χρησιμοποιηθεί στις περιπτώσεις του εξωτερικού ελέγχου και των δομών ενσωματωμένου αυτοελέγχου.

Παραδοσιακά οι μηχανικοί ελέγχου εκτιμούσαν την απόδοση των διαφόρων τεχνικών για αυξημένη δοκιμαστικότητα μέσω διαφόρων παραμέτρων όπως είναι το ποσοστό κάλυψης που επιτυγχάνεται, ο χρόνος εφαρμογής του ελέγχου, το επιπλέον υλικό υλοποίησης που απαιτείται και η σχεδιαστική προσπάθεια που απαιτείται για την υλοποίηση του ελέγχου ορθής λειτουργίας. Η εξάπλωση όμως πολύπλοκων συσκευών υψηλών επιδόσεων και συνάμα χαμηλής κατανάλωσης, υλοποιημένων σε μεγάλη κλίμακα ολοκλήρωσης οδήγησε στην κατασκευή συστημάτων, όπως φορητοί υπολογιστές, κινητά τηλέφωνα, φορητές συσκευές ψυχαγωγίας όπου η διαχείριση ενέργειας παίζει σημαίνοντα ρόλο στην αξιοπιστία, στην αυτονομία και στην διατήρηση του κόστους παραγωγής και χρήσης σε χαμηλά επίπεδα. Έτσι οι μηχανικοί ελέγχου πρέπει κατά την απόφαση της μεθόδου ελέγχου που θα χρησιμοποιηθεί να λαμβάνουν υπόψη τους και την κατανάλωση ενέργειας κατά τη διάρκεια του ελέγχου, που έχει αποδειχτεί ότι είναι πολλές φορές μεγαλύτερη από ότι όταν το κύκλωμα βρίσκεται σε κανονική λειτουργία [Zorian 93] [Wang 97b] [Wang 02]. Η μεγάλη κατανάλωση ισχύος μπορεί να προκαλέσει σημαντικά προβλήματα αξιοπιστίας και είναι πιθανόν να οδηγήσει σε καταστροφή του υπό δοκιμή κυκλώματος.

2.1 Μοντέλο κατανάλωσης ενέργειας και ισχύος

Η κατανάλωση ενέργειας ενός κυκλώματος μπορεί να χωριστεί σε *στατική* (static) και *δυναμική* (dynamic). Η στατική κατανάλωση οφείλεται κυρίως στα *ρεύματα διαρροής* (leakage currents) και στο ρεύμα που διοχετεύεται συνεχώς από την τροφοδοσία του κυκλώματος. Η δυναμική κατανάλωση παρουσιάζεται κατά τη διάρκεια αλλαγής κατάστασης, ή πιο απλά μετάβασης, της κάθε πύλης και οφείλεται στα *ρεύματα βραχυκυκλωμάτων* (short-circuit current) και στην *φόρτιση* (charge) και *αποφόρτιση* (discharge) των *χωρητικότητων* (capacitive load) των γραμμών στις οποίες συμβαίνουν οι μεταβάσεις. Οι αλλαγές κατάστασης στις γραμμές του κυκλώματος αναφέρονται και ως *δραστηριότητα* στις γραμμές του κυκλώματος (switching activity). Στη CMOS τεχνολογία που χρησιμοποιείται σήμερα η κατανάλωση ενέργειας

οφείλεται κυρίως στη δυναμική κατανάλωση. Η κατάσταση όμως αυτή μπορεί να αλλάξει στο μέλλον καθώς μεγαλώνει η κλίμακα ολοκλήρωσης [Williams 96].

Τα βασικά μεγέθη τα οποία λαμβάνονται υπόψη κατά το σχεδιασμό της μεθοδολογίας ελέγχου που θα χρησιμοποιηθεί είναι η *συνολική κατανάλωση ενέργειας* (total energy dissipation), η *μέση κατανάλωση ισχύος* (average power dissipation) και η *μέγιστη κατανάλωση ισχύος* (peak power dissipation).

Ορισμός 2.1. Ως συνολική κατανάλωση ενέργειας, ή καταναλισκόμενη ενέργεια E , ορίζεται η ενέργεια που καταναλώνεται κατά τη διάρκεια εφαρμογής κάποιου αριθμού διανυσμάτων και είναι ευθέως ανάλογη με τον αριθμό των αλλαγών κατάστασης που προκαλούνται στις γραμμές του κυκλώματος. Στην περίπτωση περιοδικών ελέγχων ορθής λειτουργίας ενός τροφοδοτούμενου από μπαταρία συστήματος (battery powered system) η συνολική κατανάλωση ενέργειας καθορίζει την αυτονομία της μπαταρίας.

Ορισμός 2.2. Η μέση κατανάλωση ισχύος P είναι ο λόγος της συνολικής κατανάλωσης ενέργειας προς το χρόνο εφαρμογής των διανυσμάτων, είτε αυτά εφαρμόζονται παράλληλα είτε σειριακά. Σε περίπτωση που η μέση κατανάλωση ισχύος είναι συνέχεια υψηλή για κάποιο χρονικό διάστημα τότε αν δεν υπάρχει επαρκής ψύξη του κυκλώματος είναι δυνατό να δημιουργηθούν προβλήματα αξιοπιστίας σε αυτό.

Ορισμός 2.3. Στιγμιαία κατανάλωση ισχύος (instantaneous power dissipation) είναι το ποσό ενέργειας που καταναλώνεται σε μία δεδομένη στιγμή. Συνήθως όμως ορίζεται ως η ενέργεια που καταναλώνεται αμέσως μετά την εφαρμογή κάποιου σήματος χρονισμού, όπως ένα ρολόι.

Ορισμός 2.4. Η μέγιστη κατανάλωση ορίζεται ως συνάρτηση της στιγμιαίας κατανάλωσης ισχύος και συγκεκριμένα είναι η μέγιστη τιμή της στιγμιαίας κατανάλωσης ισχύος και αντιστοιχεί στο μέγιστο πλήθος αλλαγών κατάστασης που συμβαίνει μετά την εφαρμογή ενός παλμού ρολογιού. Η μέγιστη κατανάλωση ισχύος καθορίζει τα ηλεκτρικά και θερμικά όρια του κυκλώματος καθώς και τις απαιτήσεις που πρέπει να έχει η συσκευασία ώστε να απάγει επαρκώς την θερμότητα που παράγεται.

Οι παραπάνω ορισμοί δεν κάνουν διάκριση ως προς το είδος των διανυσμάτων που χρησιμοποιούνται, είτε αυτά αφορούν τιμές που παρουσιάζονται κατά τη διάρκεια κανονικής λειτουργία του κυκλώματος ή διανύσματα δοκιμής που εφαρμόζονται κατά τη διάρκεια του ελέγχου ορθής λειτουργίας.

Καθώς ο κυρίαρχος παράγοντας που καθορίζει το ποσό της καταναλισκόμενης ενέργειας είναι η δυναμική κατανάλωση το μοντέλο που χρησιμοποιούμε για τον υπολογισμό της λαμβάνει υπόψη τον αριθμό των αλλαγών κατάστασης που συμβαίνουν στις γραμμές του κυκλώματος. Η μέση ενέργεια που καταναλώνεται σε έναν κόμβο i του κυκλώματος είναι $\frac{1}{2}C_i V_{DD}^2$, όπου C_i είναι η χωρητικότητα του κόμβου i και V_{DD} είναι τάση τροφοδοσίας του κυκλώματος [Cirit 97]. Έτσι αν s_i είναι ο αριθμός των αλλαγών κατάστασης σε ένα χρονικό διάστημα, ο οποίος προκαλείται εξαιτίας της εφαρμογής ενός διανύσματος V_k μετά από το διάνυσμα V_{k-1} , ή πιο απλά μετά την εφαρμογή του ζεύγους (V_{k-1}, V_k) , τότε μια καλή προσέγγιση

για την ενέργεια που καταναλώθηκε στον κόμβο i σε αυτό το διάστημα είναι $\frac{1}{2}C_i s_i V_{DD}^2$. Με δεδομένο ότι υπάρχουν κόμβοι που συνδέονται με περισσότερες από μία πύλες η χωρητικότητα C_i είναι ανάλογη του πλήθους αυτών των πυλών (fan-out) και το οποίο συμβολίζεται ως F_i [Wang 96]. Με βάση τα παραπάνω μεγέθη, η ενέργεια E_i που θα καταναλωθεί στον κόμβο i δίνεται προσεγγιστικά από την παρακάτω σχέση:

$$E_i = \frac{1}{2}F_i c_0 s_i V_{DD}^2 \quad (2-1)$$

όπου c_0 είναι η ελάχιστη χωρητικότητα του κυκλώματος. Οι άγνωστες παράμετροι της παραπάνω σχέσης είναι το F_i και το s_i . Η πρώτη παράμετρος μπορεί να υπολογιστεί εύκολα από την τοπολογία του κυκλώματος. Ο αριθμός των αλλαγών κατάστασης μπορεί να καθοριστεί με λογική εξομοίωση του κυκλώματος, η οποία πρέπει να υπολογίσει όλες τις αλλαγές κατάστασης που θα συμβούν μέχρι τη σταθεροποίηση του κόμβου σε μία τιμή.

Η παραπάνω σχέση αφορά την ενέργεια που καταναλώνεται σε έναν κόμβο i όταν μεταβαίνουμε από το διάνυσμα V_{k-1} στο V_k μέσα σε κάποιο χρονικό διάστημα. Η ενέργεια E_{V_k} λοιπόν που καταναλώνεται σε όλους του κόμβους του κυκλώματος δίνεται από τη σχέση:

$$E_{V_k} = \frac{1}{2}c_0 V_{DD}^2 \sum_i s(i,k) F_i \quad (2-2)$$

όπου το άθροισμα αφορά όλους τους κόμβους του κυκλώματος και ο όρος $s(i,k)$ εκφράζει τον αριθμό των αλλαγών κατάστασης που προκαλούνται στον κόμβο i από την εφαρμογή του διανύσματος V_k .

Προφανώς αν εφαρμοστούν l διανύσματα δοκιμής, όπου το l είναι τέτοιο ώστε να εξασφαλίζεται το ποσοστό κάλυψης σφαλμάτων που έχει τεθεί, τότε η συνολική ενέργεια που θα καταναλωθεί στο κύκλωμα είναι:

$$E = \frac{1}{2}c_0 V_{DD}^2 \sum_k \sum_i s(i,k) F_i \quad (2-3)$$

Με βάση τον Ορισμό 2.3 η στιγμιαία κατανάλωση ισχύος είναι το ποσό ενέργειας που καταναλώνεται σε μία περίοδο ρολογιού. Αν τα διανύσματα εφαρμόζονται με ένα ρολόι περιόδου T τότε η στιγμιαία κατανάλωση που προκύπτει από την εφαρμογή του ζεύγους δίνεται από τη σχέση:

$$P_{inst}(V_k) = E_{V_k}/T \quad (2-4)$$

Η τελευταία σχέση χρησιμοποιείται για τον υπολογισμό της μέγιστης κατανάλωσης ισχύος, η οποία είναι η μέγιστη μεταξύ των τιμών της στιγμιαίας κατανάλωσης ισχύος για όλα τα διανύσματα V_k , δηλαδή:

$$\begin{aligned} P_{peak} &= \max_k P_{inst}(V_k) = \\ &= \max_k \left(\frac{E_{V_k}}{T} \right) = \frac{\max_k E_{V_k}}{T} = \\ &= \frac{\max_k \left(\frac{1}{2}c_0 V_{DD}^2 \sum_i s(i,k) F_i \right)}{T} \Leftrightarrow \end{aligned}$$

$$P_{peak} = \frac{1/2 c_0 V_{DD}^2}{T} \max_k \left(\sum_i s(i, k) F_i \right) \quad (2-5)$$

Τέλος η μέση κατανάλωση ισχύος P είναι ο λόγος της καταναλισκόμενης ενέργειας E προς το συνολικό χρόνο εφαρμογής των διανυσμάτων δοκιμής. Αν θεωρήσουμε ότι τα διανύσματα εφαρμόζονται παράλληλα στις εισόδους του κυκλώματος τότε ο χρόνος αυτός είναι ίσος με $l \cdot T$ και η μέση κατανάλωση ισχύος είναι:

$$P = \frac{E}{l \cdot T} \quad (2-6)$$

Αν παρατηρήσουμε τις σχέσεις (2-3), (2-5) και (2-6) είναι φανερό ότι για μια δεδομένη τεχνολογία CMOS με συγκεκριμένη τάση τροφοδοσίας και τα τρία μεγέθη εξαρτώνται από τον αριθμό των αλλαγών κατάστασης s_i που συμβαίνουν σε κάθε κόμβο του κυκλώματος. Η περίοδος του σήματος ρολογιού με την οποία εφαρμόζονται τα διανύσματα δοκιμής επηρεάζει τη μέση και τη μέγιστη κατανάλωση ισχύος. Τέλος, το μέγεθος l του συνόλου δοκιμής επηρεάζει μόνο την καταναλισκόμενη ενέργεια. Επομένως, όταν μελετάται κάποια λύση για τη μείωση της κατανάλωσης ενέργειας ή ισχύος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας πρέπει να λαμβάνονται υπόψη οι διάφορες αλληλεπιδράσεις μεταξύ των μεγεθών αυτών.

2.2 Προβλήματα λόγω υψηλής κατανάλωσης κατά τον έλεγχο ορθής λειτουργίας

Ο κύριος λόγος για να ληφθεί υπόψη η κατανάλωση ενέργειας και ισχύος κατά τον έλεγχο ορθής λειτουργίας είναι, όπως έχει ήδη αναφερθεί, ότι αυτά τα μεγέθη είναι πολλές φορές μεγαλύτερα κατά τη διάρκεια του ελέγχου από ότι όταν το κύκλωμα βρίσκεται σε κανονική λειτουργία. Οι λόγοι που προκαλούν αυτό το φαινόμενο είναι (α) η μικρή συσχέτιση (correlation) των διανυσμάτων δοκιμής σε αντίθεση με τη μεγάλη συσχέτιση των δεδομένων εισόδου κατά την κανονική λειτουργία του κυκλώματος και (β) ο έλεγχος πολλών πυρήνων ταυτόχρονα ώστε να μειωθεί ο χρόνος ελέγχου ορθής λειτουργίας ενός συστήματος σε πυρίτιο, ενώ σε κανονική λειτουργία κάποιοι πυρήνες μένουν ανενεργοί.

Τα διανύσματα δοκιμής που παράγονται από ένα εργαλείο αυτόματης παραγωγής διανυσμάτων στην περίπτωση του εξωτερικού ελέγχου έχουν μικρή συσχέτιση μεταξύ τους καθώς κάθε διάνυσμα δοκιμής παράγεται στοχεύοντας της ανίχνευση συγκεκριμένων σφαλμάτων χωρίς να λαμβάνει υπόψη του το διάνυσμα που παρήχθη προηγουμένως. Αντίστοιχα στην περίπτωση ψευδοτυχαίου ενσωματωμένου αυτοελέγχου, έχει αποδειχθεί ότι διαδοχικά διανύσματα μιας ακολουθίας που παράγεται από έναν ολισθητή γραμμικής ανάδρασης έχουν μικρή συσχέτιση μεταξύ τους. Αυτή η μικρή συσχέτιση των διανυσμάτων δοκιμής μπορεί να οδηγήσει σε αυξημένο αριθμό αλλαγών κατάστασης στις γραμμές του κυκλώματος με αποτέλεσμα αυξημένη κατανάλωση ενέργειας. Αντίθετα τα δεδομένα εισόδου κατά την κανονική λειτουργία του κυκλώματος παρουσιάζουν μεγάλη συσχέτιση με αποτέλεσμα σε λίγα τμήματα του κυκλώματος να υπάρχει δραστηριότητα στις γραμμές του και έτσι η κατανάλωση ενέργειας να είναι σημαντικά μικρότερη. Για παράδειγμα σε ένα κύκλωμα

επεξεργασίας φωνής η είσοδος συμπεριφέρεται με προβλέψιμο τρόπο και έτσι στα διανύσματα εισόδου είναι πιο πιθανό να αλλάξουν τα λιγότερο σημαντικά τους ψηφία παρά τα περισσότερα σημαντικά. Το ίδιο συμβαίνει σε συστήματα επεξεργασίας ψηφιακού ήχου και εικόνας όπου οι εισοδοί τους αλλάζουν πολύ πιο αργά σε σχέση με τη συχνότητα λειτουργίας τους. Τέτοιου είδους ιδιότητες των σημάτων εισόδου λαμβάνονται υπόψη στον καθορισμό των θερμικών και ηλεκτρικών ορίων των συστημάτων χαμηλής κατανάλωσης καθώς και των απαιτήσεων συσκευασίας τους.

Τα συστήματα σε πυρίτιο αποτελούνται από διάφορους πυρήνες οι οποίοι απαιτούν μεγάλο όγκο δεδομένων για τον έλεγχο ορθής λειτουργίας. Μια κοινή πρακτική στην περίπτωση του ενσωματωμένου αυτοελέγχου είναι η έναρξη του ελέγχου σε όλους τους πυρήνες ταυτόχρονα ώστε να μειωθεί ο χρόνος ελέγχου. Αυτή η προσέγγιση έχει ως αποτέλεσμα τη μεγάλη κατανάλωση ενέργειας. Επίσης κατά τη διάρκεια κανονικής λειτουργίας το υλικό που χρησιμοποιείται για την υλοποίηση του σχεδιασμού για αυξημένη δοκιμαστικότητα παραμένει συνήθως ανενεργό ενώ κατά τον έλεγχο μπορεί να χρησιμοποιείται έντονα καταναλώνοντας σημαντική ποσότητα ενέργειας σε εκείνο το σημείο του κυκλώματος.

Έτσι λοιπόν ο έλεγχος ορθής λειτουργίας πρέπει να ικανοποιεί όλους τους θερμικούς περιορισμούς του κυκλώματος που έχουν καθοριστεί στη φάση σχεδιασμού του κυκλώματος, δηλαδή να μην είναι καταστροφικός (non destructive test). Πέρα όμως από αυτή την απαίτηση πρέπει να λαμβάνονται και άλλοι παράγοντες υπόψη, όπως είναι το κόστος, η αυτονομία των φορητών συστημάτων, η αξιοπιστία των υπό δοκιμή συστημάτων.

Για διατήρηση του κόστους σε χαμηλά επίπεδα τα ολοκληρωμένα που προορίζονται για τη μαζική αγορά (consumer electronics) τυπικά χρησιμοποιούν πλαστική συσκευασία αντί για κεραμική. Αυτό επιβάλλει σημαντικούς περιορισμούς στην κατανάλωση ενέργειας. Όμως κατά τη διάρκεια του ελέγχου παρατηρείται σημαντική δραστηριότητα στο κύκλωμα που οδηγεί στην αύξηση των ρευμάτων που διατρέχουν το κύκλωμα με αποτέλεσμα να είναι απαραίτητη η χρήση μιας πιο ακριβής συσκευασίας που θα επιτρέπει την απομάκρυνση της θερμότητας που δημιουργείται.

Η μεγάλη τιμή του ρεύματος σε συνδυασμό με την αυξημένη θερμοκρασία εντείνουν το φαινόμενο της ηλεκτρομετανάστευσης (electromigration), το οποίο διαβρώνει τους αγωγούς του κυκλώματος. Η διάβρωση αυτή των αγωγών οδηγεί στη βλάβη του κυκλώματος μετά από χρονικό διάστημα μικρότερο από την περίοδο χρήσης του όπως αυτή ορίστηκε στο Κεφάλαιο 1, μειώνοντας έτσι την αξιοπιστία του. Το φαινόμενο αυτό είναι πιο σοβαρό σε κυκλώματα που χρησιμοποιούν δομές ενσωματωμένου αυτοελέγχου, καθώς το κύκλωμα ελέγχεται ανά τακτά χρονικά διαστήματα. Η αυξημένη ενέργεια που καταναλώνεται στο υλικό του ενσωματωμένου αυτοελέγχου δημιουργεί *θερμά σημεία* (hot spots), τα οποία καταπονούνται σημαντικά με αρνητικά αποτελέσματα για την αξιοπιστία του κυκλώματος.

Πέρα από την αξιοπιστία του κυκλώματος η αυξημένη κατανάλωση μειώνει σημαντικά την αυτονομία φορητών συστημάτων και συστημάτων που βασίζονται σε χρήση μπαταρίας. Τα

συστήματα αυτά συνήθως βρίσκονται σε κατάσταση αναμονής (stand by) με ελάχιστη κατανάλωση ενέργειας και διακόπτονται περιοδικά για τον έλεγχο ορθής λειτουργίας. Άρα αν επιτυγχάνεται ελάττωση της κατανάλωσης ενέργειας κατά τη διάρκεια του ελέγχου τέτοιων συστημάτων αυξάνεται σημαντικά η διάρκεια ζωής της μπαταρίας.

Δυο ακόμη παράμετροι που κάνουν επιτακτική την μείωση της κατανάλωσης είναι η συνεχής σμίκρυνση των συσκευών και η ανάγκη για την εφαρμογή ελέγχου σε συχνότητα ίδια με τη συχνότητα λειτουργίας του κυκλώματος ώστε να βρεθούν τα ολοκληρωμένα που δεν πληρούν τις απαιτήσεις ταχύτητας. Η συνεχής μείωση του μεγέθους των συσκευών δεν επιτρέπει τη χρήση ειδικών διατάξεων απομάκρυνσης της θερμότητας που παρουσιάζεται κατά τη διάρκεια του ελέγχου. Η δεύτερη παράμετρος δεν επιτρέπει τον έλεγχο σε μειωμένη συχνότητα, ο οποίος παλαιότερα ήταν μια βασική προσέγγιση μείωσης της κατανάλωσης ισχύος.

Όπως αναφέρθηκε στο Κεφάλαιο 1, έλεγχος ορθής λειτουργίας μπορεί να γίνει πριν το ολοκληρωμένο κύκλωμα τοποθετηθεί σε κάποια συσκευασία. Σε αυτήν την περίπτωση το κύκλωμα δεν διαθέτει επαρκή μέσα απαγωγής θερμότητας και άρα ο έλεγχος ορθής λειτουργίας πρέπει να γίνει προσεκτικά ώστε να μην οδηγηθούμε σε καταστροφή του ολοκληρωμένου και επομένως σε μείωση της *απόδοσης* (yield) της γραμμής παραγωγής και αύξηση του κόστους. Επίσης καθώς ο έλεγχος γίνεται μέσω ειδικών *ακροδεκτών* (probes), οι οποίοι παρουσιάζουν μεγαλύτερη επαγωγή από τους ακροδέκτες της συσκευασίας του κυκλώματος, είναι δυνατό να εμφανίζεται μεγάλος θόρυβος στις γραμμές τροφοδοσίας εξαιτίας της αυξημένης δραστηριότητας στο κύκλωμα. Ο θόρυβος μπορεί να αλλάξει τις τιμές κάποιων γραμμών του κυκλώματος και έτσι κάποια υπό δοκιμή κυκλώματα να χαρακτηριστούν ως ελαττωματικά, ενώ στην πραγματικότητα δεν είναι. Έτσι μειώνεται ακούσια η απόδοση της γραμμής παραγωγής που μετακυλύεται σε αυξημένο κόστος παραγωγής των ολοκληρωμένων.

Η μεγάλη κλίμακα ολοκλήρωσης και η κατασκευή συστημάτων σε πυρίτιο κάνουν πολύ δύσκολη την εφαρμογή εξωτερικού ελέγχου με αποτέλεσμα οι δομές ενσωματωμένου αυτοελέγχου να χρησιμοποιούνται όλο και περισσότερο. Δυστυχώς όμως οι δομές ενσωματωμένου αυτοελέγχου βασίζονται στη χρήση γεννητριών ψευδοτυχαίων διανυσμάτων, με αποτέλεσμα να απαιτούνται σχετικά μεγάλου μήκους ακολουθίες διανυσμάτων για να επιτευχθεί το επιθυμητό ποσοστό κάλυψης σφαλμάτων. Είναι προφανές ότι έτσι αυξάνεται η απαιτούμενη ενέργεια για την ολοκλήρωση του ελέγχου που έχει σοβαρό αντίκτυπο στην αυτονομία ενός συστήματος που χρησιμοποιεί μπαταρία. Επιπλέον τα διανύσματα που παράγονται έχουν μικρή συσχέτιση μεταξύ τους, γεγονός που, όπως αναφέρθηκε παραπάνω, προκαλεί αυξημένη δραστηριότητα στις γραμμές του κυκλώματος και άρα μεγαλύτερη κατανάλωση ενέργειας και ισχύος σε σχέση με τα αντίστοιχα μεγέθη που παρουσιάζονται σε κανονική λειτουργία. Έτσι θα πρέπει να χρησιμοποιηθεί πιο ακριβή συσκευασία του κυκλώματος για να περιορίζει τη θερμική καταπόνηση του κυκλώματος μέσα στα αποδεκτά από το σχεδιασμό όρια. Το παραπάνω πρόβλημα εντείνεται από την ύπαρξη μονοπατιών

ανίχνευσης, που είναι δημοφιλής στις δομές ενσωματωμένου αυτοελέγχου, καθώς έχουν μικρή επίδραση στην απόδοση του κυκλώματος και μικρό κόστος υλοποίησης [Hertwig 98]. Τα μονοπάτια ανίχνευσης όμως οδηγούν σε μεγάλη κατανάλωση ενέργειας καθώς η εφαρμογή κάθε διανύσματος δοκιμής απαιτεί την ολίσθησή του στο μονοπάτι κατά ένα δυαδικό ψηφίο ανά κύκλο ρολογιού.

Το πρόβλημα της μεγάλης κατανάλωσης δεν είχε απασχολήσει μέχρι πρόσφατα την ακαδημαϊκή κοινότητα και τη βιομηχανία για διάφορους λόγους. Ο κύριος λόγος είναι ότι ο έλεγχος ορθής λειτουργίας γινόταν σε συχνότητες πολύ μικρότερες από τη συχνότητα λειτουργίας του κυκλώματος ενώ ο κύριος στόχος των διανυσμάτων δοκιμής ήταν η ανίχνευση των απλών σφαλμάτων μόνιμης τιμής. Η αύξηση όμως της κλίμακας ολοκλήρωσης και η κλιμάκωση της συχνότητας λειτουργίας απαίτησε την εφαρμογή ελέγχων που ανιχνεύουν σφάλματα καθυστέρησης με αποτέλεσμα να είναι επιθυμητός ο έλεγχος στη συχνότητα λειτουργίας του κυκλώματος, που είχε ως φυσικό επακόλουθο τη ραγδαία αύξηση της κατανάλωσης ενέργειας και ισχύος στο υπό δοκιμή κύκλωμα. Ενώ λοιπόν η ακαδημαϊκή κοινότητα διεξήγαγε έρευνα στον τομέα των κυκλωμάτων χαμηλής κατανάλωσης ανεξάρτητα από την έρευνα στον τομέα ελέγχου ορθής λειτουργίας, η βιομηχανία κατέφυγε σε πρακτικές λύσεις, όπως είναι:

- η προσαρμογή της τροφοδοσίας, της συσκευασίας και της μεθόδου ψύξης για να αντιμετωπιστεί η αυξημένη κατανάλωση,
- η διακοπή του ελέγχου για μικρές χρονικές περιόδους (breaks) ώστε να αντιμετωπιστεί η παρουσία επικίνδυνα υψηλών στιγμιαίων καταναλώσεων,
- η εκτέλεση του ελέγχου σε χαμηλότερη συχνότητα και
- ο χωρισμός του κυκλώματος σε μικρότερα τμήματα και η προσεκτική δρομολόγηση της διαδικασίας ελέγχου ορθής λειτουργίας.

Από τις παραπάνω λύσεις η πρώτη οδηγεί στην αύξηση του κόστους του ολοκληρωμένου ενώ οι δύο επόμενες αυξάνουν το χρόνο ελέγχου με την τρίτη να μην μπορεί να ανιχνεύσει τα δυναμικά σφάλματα. Τέλος η τέταρτη λύση οδηγεί στην ανίχνευση των δυναμικών σφαλμάτων αλλά αυξάνει το κόστος υλοποίησης του κυκλώματος καθώς επίσης το χρόνο ελέγχου.

Για την αντιμετώπιση των παραπάνω προβλημάτων προτάθηκαν διάφορες τεχνικές που οδηγούν σε μείωση της κατανάλωσης κατά τη διάρκεια του ελέγχου. Οι τεχνικές αυτές εφαρμόζονται σε όλους τους τρόπους εφαρμογής ελέγχου που παρουσιάστηκαν στο Κεφάλαιο 1.

2.3 Τεχνικές μείωσης κατανάλωσης σε περιβάλλον εξωτερικού και ενσωματωμένου ελέγχου

Ο πιο εύκολος τρόπος μείωσης της κατανάλωσης είναι η επιλογή των κατάλληλων διανυσμάτων ή η διάταξή τους με έναν κατάλληλο τρόπο ώστε να μειωθεί το πλήθος των μεταβάσεων που θα συμβούν στο κύκλωμα. Οι τεχνικές που προτείνονται αφορούν τα εργαλεία αυτόματης παραγωγής διανυσμάτων, τη διάταξη των διανυσμάτων και των φλιπ-φλοπ και τη

συμπίεση των δεδομένων δοκιμής, η οποία εφαρμόζεται σε περιβάλλον ενσωματωμένου ελέγχου.

2.3.1 Εργαλεία αυτόματης παραγωγής διανυσμάτων

Οι τεχνικές αυτής της κατηγορίας προτείνουν νέους αλγορίθμους για την αυτόματη παραγωγή διανυσμάτων οι οποίοι πέρα από την εξασφάλιση του απαιτούμενου ποσοστού κάλυψης σφαλμάτων επιτυγχάνουν μείωση της κατανάλωσης κατά τον έλεγχο. Μια λύση είναι η μετατροπή του αλγορίθμου PODEM ώστε τα αδιάφορα δυαδικά ψηφία να λαμβάνουν τέτοιες τιμές ώστε να μειώνεται το πλήθος των αλλαγών κατάστασης που προκαλούνται στο κύκλωμα κατά την εφαρμογή δύο διαδοχικών διανυσμάτων [Wang 94]. Με αυτόν τον τρόπο μειώνονται τόσο η μέση όσο και η στιγμιαία κατανάλωση ισχύος. Η συγκεκριμένη τεχνική επεκτάθηκε και για την περίπτωση ακολουθιακών κυκλωμάτων που έχουν πλήρη μονοπάτια ανίχνευσης (full scan path) [Wang 97a]. Συγκεκριμένα η τεχνική εκμεταλλεύεται τα αδιάφορα δυαδικά ψηφία που παρουσιάζονται κατά τις φάσεις ολίσθησης του διανύσματος δοκιμής, εφαρμογής του στο κύκλωμα και ολίσθησης των αποκρίσεων του κυκλώματος, ώστε να μειώσει το πλήθος των αλλαγών κατάστασης.

Η τεχνική που προτείνεται στην εργασία [Corno 98] απευθύνεται επίσης σε ακολουθιακά κυκλώματα και εκμεταλλεύεται τον πλεονασμό που εισάγεται κατά τη φάση της παραγωγής των διανυσμάτων δοκιμής. Ο πλεονασμός έγκειται στο γεγονός ότι ένα σφάλμα αφαιρείται από τη λίστα σφαλμάτων του εργαλείου μόνο όταν έχουν παραχθεί M διανύσματα που το ανιχνεύουν, όπου M είναι ο βαθμός πλεονασμού. Από το σύνολο διανυσμάτων που προκύπτει επιλέγεται ένα υποσύνολο με γνώμονα τη μείωση της κατανάλωσης χωρίς όμως να έχει αρνητική επίδραση στο ποσοστό κάλυψης σφαλμάτων.

2.3.2 Μέθοδοι αναδιάταξης

Στη δεύτερη κατηγορία ανήκουν τεχνικές διάταξης διανυσμάτων δοκιμής όπου στόχος είναι η επιλογή της κατάλληλης σειράς τους ώστε να μειωθεί η κατανάλωση. Εκτός από τη χρήση εξωτερικών ελεγκτών οι τεχνικές μπορεί να εφαρμοστούν και σε ντετερμινιστικές δομές ενσωματωμένου αυτοελέγχου καθώς και εκεί υπάρχει η δυνατότητα αναδιάταξης των διανυσμάτων.

Οι τεχνικές αναδιάταξης που παρουσιάστηκαν στις εργασίες [Chakravarty 94] και [Dabholkar 98] βασίζονται στη χρήση ενός πλήρους γράφου, όπου κάθε κόμβος του αντιστοιχεί σε ένα διάνυσμα και κάθε ακμή συμβολίζει το πλήθος των αλλαγών κατάστασης που προκαλούνται στο κύκλωμα μετά την εφαρμογή των διανυσμάτων που η ακμή συνδέει. Με χρήση ενός αλγορίθμου απληστίας (greedy algorithm) κατασκευάζεται ένα μονοπάτι Hamilton ελάχιστου κόστους, το οποίο αντιστοιχεί σε μια ακολουθία διανυσμάτων μικρής κατανάλωσης.

Το μειονέκτημα των παραπάνω τεχνικών είναι ο πολύ μεγάλος αριθμός λογικών εξομοιώσεων, ανάλογος του τετραγώνου του πλήθους των διανυσμάτων, που απαιτούνται για την κατασκευή του γράφου. Αν ένα σύνολο δοκιμής είναι αρκετά μεγάλο τότε αυτές οι μέθοδοι

δεν είναι αποδοτικές. Για την αντιμετώπιση αυτού του προβλήματος προτάθηκε η χρήση της απόστασης Hamming μεταξύ δύο διανυσμάτων ως προσέγγιση του πλήθους των αλλαγών κατάστασης που θα συμβούν στο κύκλωμα [Girard 98b]. Καθώς ο υπολογισμός της απόστασης Hamming είναι πολύ εύκολος, η υπολογιστική πολυπλοκότητα του αλγορίθμου γίνεται αρκετά μικρή.

Μια άλλη προσέγγιση είναι η μείωση των αλλαγών κατάστασης στο κύκλωμα μέσω της μείωσης των αλλαγών τιμής στις εισόδους εκείνες του κυκλώματος που επηρεάζουν περισσότερο την κατανάλωση [Girard 99a]. Η τεχνική αυτή λαμβάνει υπόψη τη δομή του κυκλώματος για να αναδιατάξει κατάλληλα τα διανύσματα δοκιμής και επιτυγχάνει καλύτερα αποτελέσματα σε σχέση με την τεχνική του [Girard 98b].

Πρόσφατα στην εργασία [Kavousianos 04] προτάθηκε μια μέθοδος κατασκευής του γράφου που επιτυγχάνει παρόμοια ακρίβεια στην κατασκευή του γράφου σε σχέση με τις [Chakravarty 94] και [Dabholkar 98] αλλά απαιτεί σημαντικά λιγότερο υπολογιστικό χρόνο. Η μέθοδος βασίζεται στην αποθήκευση των καταστάσεων ενός υποσυνόλου των γραμμών του κυκλώματος και στην επεξεργασία αυτών ώστε να προσεγγιστεί η κατανάλωση ισχύος μεταξύ δύο οποιονδήποτε διανυσμάτων του συνόλου δοκιμής.

Στην περίπτωση που εκτελείται έλεγχος ορθής λειτουργίας μέσω μονοπατιών ανίχνευσης τότε είναι δυνατή η μείωση της κατανάλωσης μέσω της αναδιάταξης των φλιπ-φλοπ που απαρτίζουν το μονοπάτι. Στην εργασία [Dabholkar 98] προτάθηκαν δύο ευρετικές μέθοδοι αναδιάταξης, όπου η πρώτη βασίζεται σε τυχαία επιλογή και η δεύτερη σε χρήση του αλγορίθμου simulated annealing. Η αναδιάταξη των φλιπ-φλοπ μπορεί να γίνει με βάση τη συχνότητα των αλλαγών κατάστασης που συμβαίνει σε γειτονικά φλιπ-φλοπ εξαιτίας της ολίσθησης διανυσμάτων δοκιμής και των αποκρίσεων του κυκλώματος σε αυτά, όπως παρουσιάστηκε στις εργασίες [Sinanoglu 02] και [Bonhomme 02]. Οι προτεινόμενες τεχνικές απαιτούν λιγότερο χρόνο εκτέλεσης σε σχέση με τις μεθόδους της εργασίας [Dabholkar 98] ενώ επιτυγχάνουν σημαντικά κέρδη στην κατανάλωση.

2.3.3 Συμπίεση δεδομένων

Στον ενσωματωμένο έλεγχο στόχος είναι η όσο το δυνατόν μεγαλύτερη συμπίεση των δεδομένων που πρέπει να μεταφερθούν στο υπό δοκιμή κύκλωμα. Οι μέθοδοι συμπίεσης όμως μπορούν να προσαρμοστούν κατάλληλα ώστε να μειώνεται παράλληλα η κατανάλωση. Στην εργασία [Sankaralingam 00] προτείνεται μια στατική μέθοδος σύμπτυξης (static compaction) διανυσμάτων όπου μέσω προσεκτικής επιλογής των ζευγών των κύβων δοκιμής (test cubes) επιτυγχάνεται μείωση της μέσης και μέγιστης κατανάλωσης ισχύος. Συμπίεση δεδομένων επιτυγχάνεται και με τη χρήση κάποιας κωδικοποίησης. Στην εργασία [Chandra 01b] χρησιμοποιείται κωδικοποίηση Golomb με κατάλληλη ανάθεση τιμών στα αδιάφορα δυαδικά ψηφία, επιτυγχάνοντας σημαντική μείωση στην κατανάλωση. Τέλος στην εργασία [Rosinger 01] προτείνεται η χρησιμοποίηση μια παραλλαγής της κωδικοποίησης Golomb η οποία σε συνδυασμό με ανάθεση των αδιάφορων δυαδικών ψηφίων σε τιμές που μειώνουν τον αριθμό

των αλλαγών τιμής μεταξύ γειτονικών δυαδικών ψηφίων του διανύσματος επιτυγχάνει σημαντική μείωση στον όγκο δεδομένων αλλά και στην κατανάλωση κατά τη διάρκεια του ελέγχου.

2.4 Τεχνικές μείωσης κατανάλωσης σε περιβάλλον ενσωματωμένου αυτοελέγχου

Καθώς το πρόβλημα της κατανάλωσης σε περιβάλλοντα ενσωματωμένου αυτοελέγχου οξύνεται συνεχώς, τα τελευταία χρόνια έχει προταθεί ένας αριθμός από τεχνικές που αφορούν μεταξύ άλλων το χρονοπρογραμματισμό του ελέγχου, την κατασκευή χαμηλής κατανάλωσης μηχανισμών παραγωγής διανυσμάτων δοκιμής και την απαγόρευση εφαρμογής των διανυσμάτων δοκιμής που δεν προσφέρουν στο ποσοστό κάλυψης σφαλμάτων.

Η πρώτη από τις τεχνικές που προτάθηκε αφορούσε τον έλεγχο ορθής λειτουργίας συστημάτων σε πυρίτιο. Συγκεκριμένα στην εργασία [Zorian 93] προτάθηκε ο χρονοπρογραμματισμός του ελέγχου των πυρήνων του ολοκληρωμένου ώστε η κατανάλωση του συστήματος να παραμένει στα προβλεπόμενα όρια. Η ενέργεια αυτή μειώνει την κατανάλωση ισχύος χωρίς όμως να μειώνει τη συνολική κατανάλωση ενέργειας. Οι συγγραφείς της [Chou 94] προτείνουν μια παρόμοια τεχνική που μειώνει τη μέση κατανάλωση ισχύος διατηρώντας την κατανάλωση ενέργειας στα ίδια επίπεδα.

Σημαντική έρευνα έχει γίνει στον τομέα της κατασκευής χαμηλής κατανάλωσης μηχανισμών παραγωγής διανυσμάτων δοκιμής. Στην εργασία [Wang 97b] προτείνεται η χρήση δύο ολισθητών γραμμικής ανάδρασης που τροφοδοτούνται από σήματα χρονισμού διαφορετικών συχνοτήτων. Ο ολισθητής με τη χαμηλότερη συχνότητα συνδέεται στις εισόδους του κυκλώματος που επηρεάζουν περισσότερο την κατανάλωση μειώνοντας έτσι τον αριθμό των αλλαγών κατάστασης που συμβαίνουν στο κύκλωμα. Η χρήση κατάλληλων κυψελικών αυτόματων προτάθηκε στην εργασία [Corno 00]. Όταν χρησιμοποιούνται μονοπάτια ανίχνευσης μια προσέγγιση είναι η προσθήκη συνόλων βαρών σε έναν ολισθητή γραμμικής ανάδρασης ώστε να αλλάξουν οι πιθανότητες εμφάνισης των δυαδικών ψηφίων της ψευδοτυχαίας ακολουθίας μειώνοντας την κατανάλωση ενέργειας και αυξάνοντας το ποσοστό κάλυψης σφαλμάτων [Zhang 99]. Στο [Wang 99] παρουσιάζεται μια τεχνική για την παραγωγή τυχαίων διανυσμάτων δοκιμής με μειωμένο πλήθος μεταβάσεων στο μονοπάτι ανίχνευσης. Η τεχνική αυτή χρησιμοποιεί μία λογική πύλη AND k εισόδων και ένα T φλιπ-φλοπ ώστε να παράγει υψηλή συσχέτιση μεταξύ γειτονικών δυαδικών ψηφίων στο μονοπάτι ανίχνευσης μειώνοντας το πλήθος των αλλαγών κατάστασης στο κύκλωμα και επομένως τη μέση κατανάλωση ισχύος.

Στα πλαίσια μηχανισμών παραγωγής διανυσμάτων που χρησιμοποιούν ολισθητή γραμμικής ανάδρασης μελετήθηκε η επίδραση διαφόρων χαρακτηριστικών του ολισθητή γραμμικής ανάδρασης στο μέγεθος της ακολουθίας [Girard 99b]. Στόχος είναι η μείωση του πλήθους των διανυσμάτων της ακολουθίας χωρίς να υπάρχει αρνητική επίδραση στο ποσοστό κάλυψης σφαλμάτων. Στην αρχή αναλύεται η επίδραση του χαρακτηριστικού πολωνύμου του ολισθητή

γραμμικής ανάδρασης στην κατανάλωση του κυκλώματος κατά τον έλεγχο ορθής λειτουργίας και με πειραματικές μετρήσεις δείχνεται ότι η επιλογή του πολυωνύμου δεν επηρεάζει την κατανάλωση ενέργειας. Στη συνέχεια μελετάται η επίδραση της αρχικής κατάστασης του ολισθητή, η οποία αποδεικνύεται σημαντικός παράγοντας, τόσο για την κατανάλωση ενέργειας, όσο και για το πλήθος των διανυσμάτων δοκιμής που απαιτούνται για την επίτευξη του επιθυμητού ποσοστού κάλυψης σφαλμάτων. Για την επιλογή λοιπόν της κατάλληλης αρχικής κατάστασης του ολισθητή προτείνεται μια μέθοδος που βασίζεται στον αλγόριθμο simulated annealing [Girard 98a].

Όπως έχει αναφερθεί στο Κεφάλαιο 1 ο ψευδοτυχαίος έλεγχος χρησιμοποιεί μεγάλου μήκους ακολουθίες οι οποίες περιέχουν διανύσματα που δεν ανιχνεύουν κανένα επιπλέον σφάλμα. Υπάρχουν τεχνικές που προσπαθούν να απαγορεύσουν την εφαρμογή τέτοιων διανυσμάτων στο κύκλωμα.

Στην εργασία [Girard 99c] προτείνεται η χρήση ενός κυκλώματος αποκωδικοποίησης το οποίο αποθηκεύει το πρώτο και το τελευταίο διάνυσμα ενός τμήματος της ακολουθίας που παράγει ο ολισθητής γραμμικής ανάδρασης το οποίο δεν ανιχνεύει επιπλέον σφάλματα. Το κύκλωμα αποκωδικοποίησης οδηγεί ένα T φλιπ-φλοπ που επιτρέπει ή όχι την εφαρμογή των εξόδων του ολισθητή γραμμικής ανάδρασης στις εισόδους του υπό έλεγχο κυκλώματος. Μια επέκταση αυτής της τεχνικής παρουσιάστηκε στην εργασία [Manich 00] όπου δεν επιτρέπεται η εφαρμογή περισσοτέρων του ενός τέτοιων τμημάτων της ακολουθίας διανυσμάτων δοκιμής. Το κύριο μειονέκτημα που εμφανίζουν οι τεχνικές αυτές είναι ότι δεν μπορούν να μειώσουν το χρόνο ελέγχου, ενώ το κόστος υλοποίησης της δομής ενσωματωμένου αυτοελέγχου όταν εμποδίζεται η εφαρμογή πολλών τμημάτων της ακολουθίας διανυσμάτων δοκιμής μπορεί να γίνει πολύ μεγάλο.

Μια λίγο διαφορετική προσέγγιση ακολουθείται στις εργασίες [Corno 99a] και [Corno 99b]. Αντί να απαγορευτούν ολόκληρα τμήματα της ακολουθίας προτείνεται η απαγόρευση μεμονωμένων διανυσμάτων δοκιμής. Για να επιτευχθεί αυτό πρέπει να γίνει σωστή επιλογή του υποσυνόλου των διανυσμάτων δοκιμής που θα εφαρμοστούν στο υπό δοκιμή κύκλωμα και στη συνέχεια να κατασκευαστεί το κύκλωμα που θα εμποδίζει την εφαρμογή όλων των υπολοίπων διανυσμάτων. Η τεχνική αυτή μπορεί να χρησιμοποιηθεί τόσο σε συνδυαστικά κυκλώματα, όσο και σε ακολουθιακά κυκλώματα με πλήρη μονοπάτια ανίχνευσης.

Ένα σημαντικό ποσοστό της κατανάλωσης ενέργειας οφείλεται στην ολίσθηση των διανυσμάτων στο μονοπάτι ανίχνευσης. Στην εργασία [Hertwig 98] προτάθηκε η τροποποίηση του μονοπατιού ανίχνευσης έτσι ώστε να μην αλλάζουν τα περιεχόμενά του κατά τη διάρκεια ολίσθησης των διανυσμάτων. Η ιδέα αυτή συνδυασμένη με την απαγόρευση εφαρμογής διανυσμάτων παρουσιάστηκε στην εργασία [Gerstendorfer 00].

2.5 Ανακεφαλαίωση

Το πρόβλημα της κατανάλωσης κατά τον έλεγχο ορθής λειτουργίας δεν αποτελούσε αντικείμενο μελέτης μέχρι πρόσφατα εξαιτίας του ότι ο έλεγχος ορθής λειτουργίας γινόταν σε

συχνότητες αρκετά μικρότερες από τη συχνότητα λειτουργίας του κυκλώματος. Η απαίτηση όμως ελέγχου στη συχνότητα λειτουργίας του κυκλώματος, η μεγάλη κλίμακα ολοκλήρωσης και η αυξημένη δραστηριότητα στις γραμμές του κυκλώματος κατά τη διάρκεια του ελέγχου είχαν ως αποτέλεσμα την πολύ μεγάλη κατανάλωση ενέργειας και ισχύος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας.

Οι παράμετροι που χρησιμοποιούνται για την αξιολόγηση της κατανάλωσης που παρουσιάζεται σε ένα κύκλωμα κατά τον έλεγχο ορθής λειτουργίας είναι: (α) η συνολική κατανάλωση ενέργειας που είναι ανάλογη με τον αριθμό των αλλαγών κατάστασης που παρουσιάζονται στο κύκλωμα, (β) η μέση κατανάλωση ισχύος που ορίζεται ως ο λόγος της συνολικής κατανάλωσης ενέργειας προς το χρόνο ολοκλήρωσης της διαδικασίας ελέγχου και (γ) η μέγιστη στιγμιαία κατανάλωση ισχύος η οποία αντιστοιχεί στο μέγιστο αριθμό αλλαγών κατάστασης που μπορεί να παρουσιαστεί κατά τη διάρκεια ενός κύκλου ρολογιού στο υπό δοκιμή κύκλωμα.

Το βασικότερο πρόβλημα που προκαλεί η αυξημένη κατανάλωση ενέργειας και ισχύος είναι η πιθανή καταστροφή του υπό δοκιμή κυκλώματος. Όμως υπάρχουν και άλλοι παράγοντες που επηρεάζονται αρνητικά από την αυξημένη κατανάλωση όπως είναι η αξιοπιστία, η αυτονομία και το κόστος. Ο σχεδιασμός της μεθοδολογίας ελέγχου πρέπει λοιπόν εκτός από το να πληροί τις βασικές παραμέτρους, όπως η κάλυψη σφαλμάτων και το υλικό που απαιτείται για την υλοποίησή του, να μειώνει και την κατανάλωση ενέργεια και ισχύος.

Οι τεχνικές που έχουν προταθεί τα τελευταία χρόνια αφορούν όλα τα επίπεδα της διαδικασίας ελέγχου ορθής λειτουργίας, από τη διαδικασία παραγωγής διανυσμάτων μέχρι τις δομές ενσωματωμένου αυτοελέγχου. Στην περίπτωση που ο έλεγχος γίνεται με τη βοήθεια εξωτερικών ελεγκτών, έχουν προταθεί διάφορες τροποποιήσεις των εργαλείων αυτόματης παραγωγής διανυσμάτων δοκιμής, ώστε αυτά να παράγουν διανύσματα δοκιμής που να μειώνουν την κατανάλωση κατά τον έλεγχο ορθής λειτουργίας. Επίσης έχουν προταθεί διάφορες τεχνικές για την αναδιάταξη των διανυσμάτων ενός συνόλου δοκιμής αλλά και για την αναδιάταξη των φλιπ-φλοπ των μονοπατιών ανίχνευσης. Στην περίπτωση του ελέγχου των κυκλωμάτων μέσω δομών ενσωματωμένου αυτοελέγχου, έχουν προταθεί διάφορα κυκλώματα παραγωγής διανυσμάτων δοκιμής, βασισμένα σε ολισθητές γραμμικής ανάδρασης ή κυψελικά αυτόματα, τα οποία μειώνουν την κατανάλωση ενέργειας και ισχύος κατά τον έλεγχο ορθής λειτουργίας. Επίσης έχουν προταθεί τεχνικές απαγόρευσης εφαρμογής διανυσμάτων δοκιμής οι οποίες μειώνουν την κατανάλωση εμποδίζοντας την εφαρμογή στο κύκλωμα ψευδοτυχαίων διανυσμάτων δοκιμής που δεν ανιχνεύουν κανένα επιπλέον σφάλμα.

3 Χρήση ενσωματωμένων επεξεργαστών για τον έλεγχο ορθής λειτουργίας συστημάτων σε πυρίτιο

Τα σύγχρονα συστήματα σε πυρίτιο (System-on-Chip, SoC) αποτελούνται από μια ποικιλία πυρήνων (cores), όπως είναι μνήμες, επεξεργαστές ψηφιακού σήματος, ελεγκτές εισόδου/εξόδου και μικροεπεξεργαστές. Η ποικιλία των πυρήνων αυτών αλλά κυρίως το μέγεθος τέτοιων συστημάτων έχει επιφέρει σημαντικές δυσκολίες στον έλεγχο της ορθής τους λειτουργίας με χρήση εξωτερικών ελεγκτών (ATE) καθώς οι δυνατότητές τους αποδεικνύονται ανεπαρκείς για το χειρισμό του μεγάλου όγκου δεδομένων ελέγχου αλλά και του αυξημένου εύρους μεταφοράς δεδομένων που πρέπει να έχουν τα κανάλια εισόδου/εξόδου του ελεγκτή ώστε ο έλεγχος ορθής λειτουργίας να γίνεται απρόσκοπτα στη συχνότητα λειτουργίας του συστήματος.

Για την αντιμετώπιση του προβλήματος του μεγάλου όγκου δεδομένων προτάθηκαν διάφορες μέθοδοι για τη συμπίεση των δεδομένων που πρέπει να μεταφερθούν στο υπό έλεγχο σύστημα. Συγκεκριμένα, στην περίπτωση που τα δεδομένα είναι πλήρως ορισμένα χωρίς την παρουσία αδιάφορων όρων η συμπίεση γίνεται με τη χρήση διαφόρων κωδικοποιήσεων όπως είναι τα: statistical coding [Iyengar 99] [Jas 99], run-length coding [Jas 98], Golomb coding [Chandra 00] [Chandra 01a], Huffman coding [Jas 03] [Gonciari 02], frequency directed coding [Chandra 03]. Όταν τα δεδομένα ελέγχου περιέχουν αδιάφορους όρους η συμπίεση μπορεί να επιτευχθεί με statistical coding συνδυασμένο με επαναφόρτωση αρχικών καταστάσεων σε έναν ολισθητή γραμμικής ανάδρασης (LFSR reseeding) [Krishna 02], δίκτυα αποσυμπίεσης που υλοποιούνται με γραμμικές εξισώσεις [Bayraktaroglu 03] ή με ring generators και ολισθητές φάσης (phase shifters) [Rajski 04]. Στη συνέχεια τα δεδομένα μεταφέρονται στον υπό δοκιμή πυρήνα μέσω ενός εξωτερικού ελεγκτή και ένα κύκλωμα αποκωδικοποίησης αναλαμβάνει την παραγωγή των διανυσμάτων δοκιμής. Με αυτόν τον τρόπο τα δεδομένα ελέγχου έχουν μικρότερο μέγεθος και μπορούν να αποθηκευτούν στη μνήμη του εξωτερικού ελεγκτή ενώ η χωρητικότητα των καναλιών εισόδου/εξόδου μπορεί να είναι επαρκής για τη μεταφορά των δεδομένων ελέγχου στο σύστημα χωρίς να καθυστερεί ο έλεγχος ορθής λειτουργίας. Μια άλλη προσέγγιση που μπορεί να εφαρμοστεί είναι η εκμετάλλευση της ήδη υπάρχουσας υπολογιστικής ισχύος που υπάρχει σε ένα σύστημα σε πυρίτιο. Ένας ενσωματωμένος επεξεργαστής είναι δυνατό να χρησιμοποιηθεί για τον έλεγχο ορθής λειτουργίας των πυρήνων του συστήματος αναλαμβάνοντας τις λειτουργίες του συντονισμού του ελέγχου ορθής λειτουργίας, της παραγωγής των διανυσμάτων δοκιμής και της ανάλυσης των αποκρίσεων κάθε πυρήνα. Αυτή η προσέγγιση χρησιμοποιήθηκε στις εργασίες [Saxena 98] και [Rajsuman 99], όπου προτάθηκαν τεχνικές ελέγχου ενσωματωμένων μνημών ενώ στο [Hellebrand 96]

προτάθηκε η εφαρμογή ψευδοτυχαίου ελέγχου στους πυρήνες ενός συστήματος σε πυρίτιο, όπου εξομοιώνεται ένας ολισθητής γραμμικής ανάδρασης πολλαπλών πολωνύμων και πολλαπλών αρχικών καταστάσεων, για να ανιχνευτούν τα περισσότερα σφάλματα και μετά εφαρμόζονται ντετερμινιστικά διανύσματα δοκιμής. Η βασική προσέγγιση του ελέγχου ορθής λειτουργίας ενός ολοκληρωμένου συστήματος παρουσιάστηκε στο [Papachristou 99]. Μέσω ενός εξωτερικού ελεγκτή αποθηκεύονται δεδομένα στη μνήμη του συστήματος σε πυρίτιο και ο ενσωματωμένος επεξεργαστής αναλαμβάνει τη διεκπεραίωση του ελέγχου ορθής λειτουργίας του ολοκληρωμένου συστήματος. Συγκεκριμένα έχει υπό την εποπτεία του την αποθήκευση των δεδομένων που έρχονται από τον εξωτερικό ελεγκτή, την επιλογή του κατάλληλου πυρήνα που θα ελεγχθεί και την εφαρμογή των απαραίτητων διανυσμάτων δοκιμής σε αυτόν.

3.1 Βασική προσέγγιση συμπίεσης/αποσυμπίεσης δεδομένων ελέγχου

Οι συγγραφείς του [Jas 02] παρουσιάζουν ένα συγκεκριμένο αλγόριθμο συμπίεσης/αποσυμπίεσης δεδομένων, ο οποίος παρέχει καλά αποτελέσματα και δείχνουν πως πρέπει να χρησιμοποιηθεί ο ενσωματωμένος επεξεργαστής για την αποσυμπίεση και εφαρμογή των διανυσμάτων δοκιμής στους πυρήνες του συστήματος. Ένας εξωτερικός ελεγκτής φορτώνει ένα πρόγραμμα μαζί με τα συμπίεσμένα δεδομένα στη μνήμη του συστήματος σε πυρίτιο. Ο επεξεργαστής εκτελεί το πρόγραμμα, το οποίο αποσυμπιέζει τα δεδομένα και εφαρμόζει τα παραγόμενα διανύσματα δοκιμής στα μονοπάτια ανίχνευσης (scan path) των πυρήνων του ολοκληρωμένου συστήματος. Η φύση του αλγορίθμου συμπίεσης δεδομένων που προτάθηκε επιτρέπει τη δημιουργία ενός προγράμματος αποσυμπίεσης που απαιτεί την εκτέλεση πολύ λίγων και απλών εντολών από τον επεξεργαστή με αποτέλεσμα ο χρόνος αποσυμπίεσης να είναι πολύ μικρός. Η μέθοδος αυτή προφανώς μειώνει το μέγεθος των δεδομένων που πρέπει να αποθηκευτούν στη μνήμη του εξωτερικού ελεγκτή και παράλληλα μειώνει το χρόνο διεκπεραίωσης του ελέγχου ορθής λειτουργίας του συστήματος. Επίσης είναι δυνατή η χρήση εξωτερικών ελεγκτών μικρότερης ταχύτητας και άρα μικρότερου κόστους για τη μεταφορά των δεδομένων στη μνήμη που μπορεί να προσπελάσει ο επεξεργαστής και παράλληλα να επιτυγχάνεται η εφαρμογή των διανυσμάτων σε συχνότητα ίδια με τη συχνότητα λειτουργίας του συστήματος αφού την εφαρμογή των διανυσμάτων αναλαμβάνει ο ενσωματωμένος επεξεργαστής.

Η γενική αρχιτεκτονική που προτείνεται στο [Jas 02] φαίνεται στο Σχήμα 3-1. Ο επεξεργαστής χρησιμοποιείται για να φορτώνει παράλληλα το μονοπάτι ή τα μονοπάτια ανίχνευσης με διανύσματα δοκιμής. Αρχικά ο εξωτερικός ελεγκτής, μέσω του ελεγκτή μνήμης, φορτώνει στη μνήμη του συστήματος το πρόγραμμα που θα χρησιμοποιήσει ο επεξεργαστής για την αποσυμπίεση των δεδομένων. Στη συνέχεια ένα τμήμα της μνήμης δεσμεύεται για χρήση από τον εξωτερικό ελεγκτή και στο οποίο θα αποθηκεύονται τα δεδομένα που θα αποστέλλονται. Ο επεξεργαστής συνεχώς διαβάζει από τη μνήμη τα δεδομένα, τα αποσυμπιέζει δημιουργώντας έτσι τα διανύσματα δοκιμής και τα προωθεί στα μονοπάτια ανίχνευσης μέσω των κυκλωμάτων serializer. Μόλις ένα μονοπάτι ανίχνευσης φορτωθεί με το κατάλληλο

διάνυσμα δοκιμής τότε αυτό εφαρμόζεται στον πυρήνα και η απόκριση αφού φορτωθεί στο μονοπάτι ανίχνευσης ολισθαίνει προς το κύκλωμα ανάλυσης αποκρίσεων που είναι ένα MISR. Με το πέρας του ελέγχου ο επεξεργαστής διαβάζει τα περιεχόμενα του MISR και αποφασίζει αν το σύστημα είναι σωστό ή όχι.

Σχήμα 3-1. Αρχιτεκτονική εφαρμογής διανυσμάτων

Η βασική ιδέα στην οποία στηρίζονται οι συγγραφείς του [Jas 02] για τη συμπίεση των διανυσμάτων δοκιμής είναι η παραγωγή του τρέχοντος διανύσματος από το προηγούμενο με βάση τις διαφορές που αυτά τα δύο διανύσματα παρουσιάζουν μεταξύ τους. Προφανώς τα δύο διανύσματα διαφέρουν σε συγκεκριμένα δυαδικά ψηφία και η αναπαράσταση των διαφορών τους με βάση τις θέσεις των δυαδικών ψηφίων στα οποία διαφέρουν θα οδηγούσε σε μεγάλο όγκο πληροφορίας που θα ξεπερνούσε τα κέρδη που επιτυγχάνονται από την ύπαρξη κοινών δυαδικών ψηφίων. Για την αντιμετώπιση αυτού του προβλήματος το διάνυσμα δοκιμής των w δυαδικών ψηφίων χωρίζεται σε τμήματα σταθερού μεγέθους b , όπως φαίνεται στο Σχήμα 3-2. Σε κάθε τμήμα μεγέθους b αντιστοιχεί μια διεύθυνση και τμήματα της ίδιας διεύθυνσης που ανήκουν σε διαφορετικά διανύσματα δοκιμής αντιστοιχούν στις ίδιες θέσεις δυαδικών ψηφίων των διανυσμάτων. Με αυτό τον τρόπο χρειάζεται μόνο να γνωρίζουμε ποια τμήματα του επόμενου διανύσματος δοκιμής είναι διαφορετικά από το προηγούμενο και επομένως η παραγωγή του γίνεται εύκολα με την αντικατάσταση μόνο των διαφορετικών τμημάτων, όπως φαίνεται στο Σχήμα 3-3. Για την παραγωγή του διανύσματος $n+1$ χρειάζεται να αντικατασταθούν τα τμήματα του διανύσματος n που έχουν διευθύνσεις 0, 3 και 5 και τα οποία συμβολίζονται με γκρίζο χρώμα. Αυτά τα τμήματα είναι που αποστέλλονται στη μνήμη από τον εξωτερικό ελεγκτή και ο ενσωματωμένος επεξεργαστής αναλαμβάνει την τοποθέτησή τους στα κατάλληλα σημεία του προηγούμενου διανύσματος ώστε να παράγει το επόμενο. Προφανώς ο επεξεργαστής πρέπει να λάβει αυτούσιο το πρώτο διάνυσμα ώστε να μπορεί να αρχίζει να παράγει τα επόμενα από αυτό.

Διεύθυνση τμήματος:	0	1	2	3	4	5
Διάνυσμα δοκιμής:	10...00	00...10	11...01	00...01	01...01	11...00

Σχήμα 3-2. Κατάτμηση διανύσματος δοκιμής

Σχήμα 3-3. Γενική ιδέα παραγωγής διανυσμάτων δοκιμής

Για την επίτευξη μεγάλου λόγου συμπίεσης πρέπει τα γειτονικά διανύσματα να διαφέρουν στο λιγότερο δυνατό αριθμό τμημάτων. Οι συγγραφείς του [Jas 02] εκμεταλλεύονται το γεγονός ότι τα σφάλματα σε ένα κύκλωμα είναι δομικά αλληλοσχετιζόμενα και επομένως τα διανύσματα δοκιμής που ανιχνεύουν τέτοια σφάλματα έχουν πολύ λίγες διαφορές μεταξύ τους. Συγκεκριμένα προτείνουν τη διάταξη των διανυσμάτων δοκιμής με τέτοιο τρόπο ώστε συνεχόμενα διανύσματα να διαφέρουν σε σχετικά μικρό αριθμό τμημάτων. Η διάταξη του συνόλου δοκιμής μπορεί να μειώσει τον αριθμό των τμημάτων που απαιτούνται για την παραγωγή ενός διανύσματος από το προηγούμενό του και έτσι να επιτύχει σημαντική μείωση στον όγκο δεδομένων που πρέπει να αποθηκευτούν ώστε να αναπαραχθεί το αρχικό σύνολο δοκιμής. Για τη διάταξη του συνόλου δοκιμής χρησιμοποιείται ο αλγόριθμος του *Πλησιέστερου Γείτονα* (Nearest Neighbor) όπου το επόμενο διάνυσμα που θα επιλεγεί είναι αυτό που είναι πιο κοντά στο προηγούμενα επιλεγμένο διάνυσμα με βάση κάποιο κριτήριο. Στη συγκεκριμένη περίπτωση το κριτήριο επιλογής είναι ο αριθμός των τμημάτων στον οποίο διαφέρουν τα δύο διανύσματα. Μετά τη διάταξη του συνόλου δοκιμής η πληροφορία που χρειάζεται να αποθηκευτεί στον εξωτερικό ελεγκτή και επομένως και στη μνήμη του συστήματος σε πυρίτιο αποτελείται μόνο από τα τμήματα του πρώτου διανύσματος και τα τμήματα στα οποία διαφέρουν όλα τα συνεχόμενα ζεύγη διανυσμάτων.

Παράδειγμα 3-1. Έστω ότι έχουμε ένα σύνολο δοκιμής 5 διανυσμάτων χωρισμένων σε 6 τμήματα το καθένα, όπως φαίνεται στο Σχήμα 3-4. Προφανώς χρειαζόμαστε όλα τα τμήματα του πρώτου διανύσματος. Στη συνέχεια το δεύτερο διάνυσμα διαφέρει από το πρώτο στα τμήματα με διευθύνσεις 0 και 4, το τρίτο με το δεύτερο στο τμήμα διεύθυνσης 2 κοκ. Έτσι συνολικά χρειαζόμαστε 13 διαφορετικά τμήματα για να αναπαράγουμε το αρχικό σύνολο δοκιμής. ■

Σχήμα 3-4. Κωδικοποίηση διανυσμάτων

Καθώς τα τμήματα που απαιτούνται για την αναπαραγωγή του συνόλου δοκιμής θα χρησιμοποιηθούν από τον ενσωματωμένο επεξεργαστή πρέπει να συνοδεύονται από κάποια πληροφορία σχετικά με το σε ποιο διάνυσμα ανήκουν και σε ποια θέση πρέπει να

τοποθετηθούν. Κάθε λοιπόν τμήμα όταν αποστέλλεται στον ενσωματωμένο επεξεργαστή συνοδεύεται από δύο πεδία. Το πρώτο, που ονομάζεται *last flag*, είναι μεγέθους ενός δυαδικού ψηφίου και σκοπό έχει να σηματοδοτήσει αν το τμήμα που στάλθηκε είναι το τελευταίο τμήμα που απαιτείται για την παραγωγή του επόμενου διανύσματος. Στο παράδειγμα του Σχήματος 3-4 το πεδίο αυτό είναι 1 για τα τμήματα διεύθυνσης 5, 4, 2, 3, και 5 των διανυσμάτων 1, 2, 3, 4 και 5 αντίστοιχα. Το δεύτερο πεδίο περιέχει τη διεύθυνση του τμήματος στην οποία πρέπει να τοποθετηθεί μέσα στο διάνυσμα. Αν ένα διάνυσμα έχει χωριστεί σε N τμήματα τότε απαιτούνται $\lceil \log_2 N \rceil$ δυαδικά ψηφία για την αναπαράσταση της διεύθυνσης, όπου το $\lceil x \rceil$ συμβολίζει το άνω ακέραιο μέρος του αριθμού x . Με βάση το παράδειγμα του Σχήματος 3-4, το μέγεθος του πεδίου διεύθυνσης είναι ίσο με $\lceil \log_2 6 \rceil = 3$ δυαδικά ψηφία. Το κάθε τμήμα του διανύσματος μαζί με τα δύο πεδία συμβολίζεται ως *λέξη αντικατάστασης (replacement word)* ή ΛΑ (Σχήμα 3-5) και αποτελεί τη μονάδα που επεξεργάζεται ο ενσωματωμένος επεξεργαστής ώστε να παράγει τα διανύσματα. Ο συνολικός όγκος δεδομένων που απαιτείται για την αναπαράσταση του αρχικού συνόλου δοκιμής είναι ίσος με τον αριθμό των λέξεων αντικατάστασης επί το μέγεθός της. Για το παράδειγμα του Σχήματος 3-4 με δεδομένο ότι το κάθε διάνυσμα αποτελείται από 48 δυαδικά ψηφία το μέγεθος της λέξης αντικατάστασης είναι:

$$M = (\text{μέγεθος τμήματος}) + (\text{διεύθυνση τμήματος}) + (\text{last flag}) = 8 + 3 + 1 = 12$$

Άρα καθώς απαιτούνται 13 τμήματα για την αναπαράσταση του αρχικού συνόλου δοκιμής ο όγκος δεδομένων είναι ίσος με $13 \cdot M = 13 \cdot 12 = 156$ δυαδικά ψηφία σε αντίθεση με τα $5 \cdot 48 = 240$ δυαδικά ψηφία που θα απαιτούσε η μεταφορά όλων των διανυσμάτων στην αρχική τους μορφή.

Σχήμα 3-5. Λέξη αντικατάστασης

Ο συνολικός αριθμός των λέξεων αντικατάστασης πιθανόν θα είναι αρκετά μεγάλος και έτσι δεν είναι δυνατή η αποθήκευσή του μέσα στο σύστημα σε πυρίτιο με τη χρήση κάποιας μνήμης ROM. Όμως είναι δυνατόν να αποθηκεύσουμε έναν αριθμό από λέξεις αντικατάστασης στη μνήμη RAM, οι οποίες θα υποστούν επεξεργασία μετά από κάποιο χρονικό διάστημα. Όπως έχει ήδη αναφερθεί ένας εξωτερικός ελεγκτής αναλαμβάνει την αποθήκευση των δεδομένων, συγκεκριμένα των λέξεων αντικατάστασης, στη μνήμη RAM. Καθώς το μέγεθος της μνήμης αυτής είναι περιορισμένο η μεταφορά δεδομένων σε αυτή πρέπει να γίνει προσεκτικά και με τέτοιο ρυθμό έτσι ώστε ο ενσωματωμένος επεξεργαστής να προλαβαίνει την επεξεργασία τους για την παραγωγή των διανυσμάτων.

3.2 Προτεινόμενη μεθοδολογία

3.2.1 Αλγόριθμος συμπίεσης δεδομένων

Ο προτεινόμενος αλγόριθμος συμπίεσης δεδομένων βασίζεται στη μετατροπή του συνόλου δοκιμής σε μια συγκεκριμένη μορφή μέσω κάποιων βημάτων και στη χρήση ενός ενσωματωμένου επεξεργαστή για την αποσυμπίεση των δεδομένων με τον τρόπο που περιγράφεται στο [Jas 02]. Ο στόχος είναι η μείωση του όγκου των δεδομένων που πρέπει να μεταφέρει ο εξωτερικός ελεγκτής στη μνήμη του συστήματος. Το σύνολο δοκιμής αναπαρίσταται ως ένας διδιάστατος πίνακας T από n γραμμές και w στήλες όπου η κάθε γραμμή αντιστοιχεί σε ένα διάνυσμα και η κάθε στήλη σε ένα συγκεκριμένο δυαδικό του ψηφίο. Προφανώς κάθε στήλη του πίνακα αντιστοιχεί σε συγκεκριμένη είσοδο του κυκλώματος και επομένως και σε συγκεκριμένο φλιπ-φλοπ του μονοπατιού ανίχνευσης που οδηγεί το υπό δοκιμή κύκλωμα. Η μετατροπή του πίνακα T αποσκοπεί στη δημιουργία ενός νέου πίνακα ο οποίος μπορεί να αναπαρασταθεί αποδοτικά από τη μέθοδο συμπίεσης δεδομένων του [Jas 02]. Ο αλγόριθμος που προτείνεται αποτελείται από τα 3 παρακάτω βήματα:

1. Διάταξη διανυσμάτων δοκιμής, που είναι ισοδύναμο με το πρόβλημα του Πλανόδιου Πωλητή (Travelling Salesman Problem – TSP). Το πρόβλημα αυτό είναι NP-complete και για αυτό το λόγο χρησιμοποιούμε έναν αλγόριθμο απληστίας (Greedy algorithm) για την επίλυσή του.
2. Αναδιάταξη των στηλών του πίνακα δοκιμής που εφεξής θα αναφέρονται ως στήλες δυαδικών ψηφίων.
3. Κατάλληλη ανάθεση τιμών στα αδιάφορα δυαδικά ψηφία του πίνακα δοκιμής.

Τα διανύσματα του νέου πίνακα T , που προκύπτει από την εκτέλεση των τριών βημάτων με την παραπάνω σειρά, μπορούν τώρα να χωριστούν στα N τμήματα και έτσι να παραχθούν οι απαιτούμενες λέξεις αντικατάστασης με βάση τη γενική ιδέα του [Jas 02]. Οι επόμενες ενότητες περιγράφουν ξεχωριστά κάθε βήμα.

3.2.2 Διάταξη διανυσμάτων

Η αναδιάταξη των στηλών του πίνακα δοκιμής που ακολουθεί την διάταξη διανυσμάτων στο προτεινόμενο σχήμα δεν επιτρέπει την διάταξη των διανυσμάτων με βάση το κριτήριο του αριθμού των τμημάτων που διαφέρουν τα δυο διανύσματα ενός ζεύγους, όπως στο [Jas 02]. Η αναδιάταξη των στηλών αλλάζει τις στήλες δυαδικών ψηφίων που συμμετέχουν σε κάθε τμήμα του διανύσματος με αποτέλεσμα ο αριθμός των τμημάτων που διαφέρουν δύο διανύσματα να είναι διαφορετικός από τον αντίστοιχο αριθμό που προκύπτει μετά την αναδιάταξη των στηλών. Για αυτό το λόγο χρησιμοποιούμε το κριτήριο της απόστασης Hamming των δύο διανυσμάτων που εκφράζει το πλήθος των διαφορετικών δυαδικών ψηφίων ανάμεσα σε δύο διανύσματα. Ο υπολογισμός της απόστασης Hamming μεταξύ δύο διανυσμάτων λαμβάνει υπόψη την ύπαρξη των αδιάφορων δυαδικών ψηφίων και συγκεκριμένα ένα αδιάφορο ψηφίο θεωρείται ότι έχει την ίδια τιμή με το δυαδικό ψηφίο της αντίστοιχης θέσης στο άλλο διάνυσμα, είτε αυτό έχει

ορισμένη τιμή είτε όχι. Για παράδειγμα τα διανύσματα $a = 1x011xx1$ και $b = x01011x0$ έχουν απόσταση Hamming ίση με 3. Ο υπολογισμός της απόστασης Hamming γίνεται για όλα τα δυνατά ζεύγη διανυσμάτων, τα οποία για n διανύσματα είναι:

$$\binom{n}{2} = \frac{n(n-1)}{2}$$

Ανάθεση συγκεκριμένων τιμών στα αδιάφορα δυαδικά ψηφία δεν γίνεται σ' αυτό το σημείο παρά το γεγονός ότι κάθε αδιάφορο δυαδικό ψηφίο θεωρείται ότι έχει την τιμή του αντίστοιχου ορισμένου δυαδικού ψηφίου του άλλου διανύσματος. Ο λόγος είναι ότι δεν γνωρίζουμε σε ποιο σημείο θα τοποθετηθούν τα διανύσματα που περιέχουν τα αδιάφορα δυαδικά ψηφία. Η ανάθεση κάποιας τιμής στα αδιάφορα δυαδικά ψηφία σε αυτό το σημείο του αλγορίθμου μπορεί να οδηγήσει σε μείωση της συμπίεσης δεδομένων, όπως φαίνεται από το εξής παράδειγμα: έστω ότι κατά τη διάρκεια υπολογισμού της απόστασης Hamming κάποιο αδιάφορο δυαδικό ψηφίο λαμβάνει την τιμή '1'. Με το πέρας της διάταξης των διανυσμάτων το διάνυσμα που περιέχει αυτό το δυαδικό ψηφίο τοποθετείται ανάμεσα σε δύο διανύσματα που έχουν την τιμή '0' στις αντίστοιχες θέσεις. Αυτό μπορεί ενδεχομένως να προκαλέσει την παρουσία τριών διαφορετικών τμημάτων σε περίπτωση που όλα τα υπόλοιπα δυαδικά ψηφία των τμημάτων είναι ίδια.

Με βάση τις αποστάσεις Hamming που έχουν υπολογιστεί για όλα τα δυνατά ζεύγη κατασκευάζουμε ένα μη κατευθυνόμενο γράφο $TG(V, E)$, όπου κάθε κόμβος $v \in V$ αναπαριστά ένα διάνυσμα δοκιμής και κάθε ακμή $e \in E$ μεταξύ δύο κόμβων v_i και v_j έχει βάρος ίσο με την απόσταση Hamming των κόμβων (διανυσμάτων) που αυτή συνδέει. Η διάταξη των διανυσμάτων ισοδυναμεί με την εύρεση ενός μονοπατιού Hamilton (travelling salesman problem), δηλαδή ενός μονοπατιού που περνάει από όλες τις κορυφές του γράφου ακριβώς μια φορά. Ο αλγόριθμος απληστίας δέχεται ως είσοδο το γράφο TG και ξεκινάει από ένα κενό σύνολο ακμών που ονομάζεται *Order*. Αρχικά επιλέγεται η ακμή που έχει το ελάχιστο βάρος και εισάγεται στο σύνολο *Order*. Στη συνέχεια από τις εναπομένουσες ακμές επιλέγεται η ακμή (i, j) που έχει το μικρότερο βάρος και ελέγχεται αν πληροί δυο συνθήκες. Η πρώτη αφορά το αν η προσθήκη της στο σύνολο *Order* κάνει το βαθμό κάποιου από τους κόμβους i και j μεγαλύτερο του 2 με αποτέλεσμα να δημιουργείται κάποια διακλάδωση στο μονοπάτι. Η δεύτερη συνθήκη αφορά την αποτροπή δημιουργίας κάποιου κύκλου από ακμές μέσα στο σύνολο *Order*. Η επιλογή των ακμών σταματάει όταν οι ακμές που περιέχονται στο σύνολο *Order* καλύπτουν όλους τους κόμβους του γράφου TG ή ισοδύναμα όταν το πλήθος των ακμών του συνόλου *Order* είναι ίσο με $n-1$. Μέσα από το σύνολο *Order* είναι εύκολο να αναπαράγουμε τη σειρά με την οποία πρέπει να διατάξουμε τα διανύσματα.

Παράδειγμα 3-2. Θεωρείστε το γράφο του Σχήματος 3-6. Η ακμή (a, c) έχει το μικρότερο βάρος και αποτελεί την πρώτη ακμή του συνόλου *Order*. Στη συνέχεια προστίθενται οι ακμές (b, c) και (b, e). Η ακμή (c, d) δεν είναι δυνατό να προστεθεί καθώς παραβιάζει την πρώτη συνθήκη. Η επόμενη ακμή που μελετάται είναι η (b, d), η οποία επίσης δεν μπορεί να προστεθεί καθώς παραβιάζει τη δεύτερη συνθήκη. Το ίδιο ισχύει και για την ακμή (a, e). Η επόμενη ακμή

που έχει το μικρότερο βάρος είναι η (e, d) και καθώς πληροί και τις δύο συνθήκες προστίθεται στο σύνολο $Order$. Με αυτή την προσθήκη έχουν καλυφθεί όλοι οι κόμβοι του γράφου και έτσι τα τελικά περιεχόμενα του συνόλου $Order$ είναι:

$$\{(a, c), (b, c), (b, e), (d, e)\}$$

Ξεκινώντας από την πρώτη ακμή που προστέθηκε στο σύνολο αυτό κατασκευάζουμε την παρακάτω ακολουθία διανυσμάτων:

Σχήμα 3-6. Γράφος Παραδείγματος 3-2

Σε αυτό το σημείο είναι δυνατό να αναθέσουμε τιμές σε κάποια αδιάφορα δυαδικά ψηφία. Αν μελετήσουμε τις στήλες μπορούμε να βρούμε ακολουθίες αδιάφορων δυαδικών ψηφίων ανάμεσα από ορισμένα ψηφία της ίδιας τιμής. Καθώς δεν πρόκειται να αλλάξουμε εκ νέου τη σειρά των διανυσμάτων μπορούμε να τους αναθέσουμε την τιμή των δυαδικών ψηφίων που τα περικλείουν χωρίς να προκαλέσουμε κανέναν αριθμό αλλαγών τιμής στο συγκεκριμένο τμήμα της στήλης. Η ανάθεση συγκεκριμένων τιμών για τα υπόλοιπα αδιάφορα δυαδικά ψηφία μετατίθεται για το τρίτο βήμα του αλγορίθμου, αφού έχει ολοκληρωθεί η αναδιάταξη των στηλών δυαδικών ψηφίων. Τότε είναι δυνατό με έξυπνη ανάθεση τιμών να οδηγηθούμε σε μείωση των τμημάτων που απαιτούνται για την αναπαράσταση του συνόλου δοκιμής.

	c_1	c_2	c_3	c_4	c_5	c_6	c_7	c_8
v_1	1	x	1	1	0	0	1	0
v_2	0	0	1	0	1	1	0	1
v_3	1	x	1	0	0	x	1	0
v_4	1	0	0	1	0	x	0	1
v_5	1	0	0	0	0	x	0	0

α) Πίνακας T

	c_1	c_2	c_3	c_4	c_5	c_6	c_7	c_8
v_1	1	x	1	1	0	0	1	0
v_3	1	x	1	0	0	x	1	0
v_5	1	0	0	0	0	x	0	0
v_4	1	0	0	1	0	x	0	1
v_2	0	0	1	0	1	1	0	1

β) Πίνακας T'

Σχήμα 3-7. Παράδειγμα διάταξης διανυσμάτων δοκιμής

Παράδειγμα 3-3. Έστω ότι έχουμε το σύνολο δοκιμής που περιέχεται στον πίνακα T του Σχήματος 3-7.α. Το κάθε διάνυσμα είναι χωρισμένο σε δύο τμήματα των 4 δυαδικών ψηφίων το καθένα, όπως φαίνεται από την κάθετη διακεκομμένη γραμμή. Με βάση αυτή τη σειρά των διανυσμάτων ο αριθμός των τμημάτων, και άρα και των λέξεων αντικατάστασης, που πρέπει να μεταφερθεί από το σύστημα αυτομάτου ελέγχου στη μνήμη του ολοκληρωμένου συστήματος ώστε να αναπαραχθεί το σύνολο δοκιμής είναι ίσος με 10. Σύμφωνα με τη διαδικασία διάταξης των διανυσμάτων κατασκευάζουμε ένα γράφο υπολογίζοντας τις αποστάσεις Hamming όλων

των δυνατών ζευγών διανυσμάτων. Στη συνέχεια χρησιμοποιείται ο αλγόριθμος απληστίας για τη διάταξη των διανυσμάτων με αποτέλεσμα να λαμβάνουμε τον πίνακα T' του Σχήματος 3-7.β. Αν σε αυτό το σημείο γινόταν η ανάθεση τιμών στα αδιάφορα δυαδικά ψηφία τότε θα μπορούσαμε να θέσουμε σε όλα την τιμή 0 και η αναπαράσταση του συνόλου δοκιμής θα απαιτούσε 9 διαφορετικά τμήματα. Όπως όμως έχει αναφερθεί, η ανάθεση τιμών γίνεται μετά την αναδιάταξη των στηλών.

3.2.3 Αναδιάταξη στηλών δυαδικών ψηφίων

Το βήμα της αναδιάταξης των στηλών δυαδικών ψηφίων εκτελείται αμέσως μετά τη διάταξη των διανυσμάτων και αποσκοπεί στη μείωση των διαφορετικών τμημάτων ανάμεσα σε συνεχόμενα διανύσματα δοκιμής. Κάποιες στήλες του νέου πίνακα T' θα παρουσιάζουν μικρό αριθμό από αλλαγές, δηλαδή μεταβάσεις, από την τιμή '1' στην τιμή '0' και αντίστροφα, ενώ κάποιες άλλες στήλες θα παρουσιάζουν πολλές τέτοιες αλλαγές. Έστω c_p μια από τις στήλες με το μεγαλύτερο αριθμό αλλαγών. Προφανώς αυτή η στήλη μαζί με κάποιες άλλες θα ανήκει σε κάποιο από τα τμήματα που έχει χωριστεί το κάθε διάνυσμα δοκιμής. Αν η στήλη έχει διαφορετικές τιμές στα διανύσματα i και $i + 1$ τότε τα δύο αντίστοιχα τμήματα τους είναι διαφορετικά, ανεξάρτητα από τις τιμές των υπόλοιπων στηλών που συμμετέχουν στα τμήματα αυτά. Επομένως αν στη στήλη υπάρχουν l αλλαγές τιμής τότε δημιουργούνται $l + 1$ διαφορετικά τμήματα στα n διανύσματα του συνόλου T . Αν τώρα η στήλη c_q , που ανήκει στο ίδιο τμήμα με τη c_p , παρουσιάζει m αλλαγές τιμής τότε ο συνδυασμός των δύο στηλών θα ευθύνεται για το πολύ $l+m+2$ διαφορετικά τμήματα. Ο αριθμός όμως των διαφορετικών τμημάτων μπορεί να είναι μικρότερος καθώς κάποιες από τις αλλαγές τιμής στις δύο στήλες μπορεί να συμβαίνουν στα ίδια διανύσματα.

Με βάση αυτή την παρατήρηση μπορούμε να ομαδοποιήσουμε τις στήλες σε ομάδες μεγέθους ίσου με το μέγεθος κάθε τμήματος χρησιμοποιώντας ως κριτήριο τον αριθμό αλλαγών τιμής της κάθε στήλης. Αν τώρα θεωρήσουμε τις ακολουθίες των τμημάτων των διανυσμάτων που αντιστοιχούν σε κάθε ομάδα στηλών τότε βλέπουμε ότι η ομαδοποίηση αυτή οδηγεί σε δύο γεγονότα. Αφενός δημιουργούνται κάποιες ακολουθίες τμημάτων όπου υπάρχει μεγάλο πλήθος από διαφορετικά τμήματα και άρα η συμπίεση είναι μικρή, αφετέρου όμως η πλειοψηφία των ακολουθιών που αντιστοιχούν στις άλλες ομάδες στηλών έχει πολύ λίγα διαφορετικά τμήματα με αποτέλεσμα συνολικά να μειώνεται η απαίτηση σε αριθμό τμημάτων και να επιτυγχάνεται συνολικά καλύτερη συμπίεση σε σχέση με την περίπτωση που οι στήλες παραμένουν στην αρχική τους θέση. Παρά το γεγονός ότι η ομαδοποίηση και άρα αναδιάταξη των στηλών βασίζεται μόνο στον αριθμό των αλλαγών τιμής χωρίς να λαμβάνει υπόψη σε ποια σημεία συμβαίνουν αυτές οι αλλαγές, τα πειραματικά αποτελέσματα δείχνουν ότι αυτή η απλή προσέγγιση έχει πολύ καλά αποτελέσματα.

Η διαδικασία αναδιάταξης των στηλών αποτελείται από δυο μέρη. Το πρώτο αφορά τον υπολογισμό του αριθμού αλλαγών τιμής μεταξύ συνεχόμενων δυαδικών ψηφίων κάθε στήλης και ανάθεση της τιμής αυτής ως βάρους της στήλης. Ο αριθμός αλλαγών τιμής λαμβάνει υπόψη

του και την ύπαρξη των αδιάφορων δυαδικών ψηφίων της στήλης. Συγκεκριμένα αν υπάρχει μια ακολουθία από συνεχόμενα αδιάφορα δυαδικά ψηφία μεταξύ δυαδικών ψηφίων διαφορετικής τιμής, σχηματίζοντας έτσι τις ακολουθίες $0x...x1$ και $1x...x0$, τότε προσθέτουμε 1 στο βάρος της στήλης χωρίς όμως να αναθέσουμε συγκεκριμένη τιμή στα αδιάφορα δυαδικά ψηφία. Στις άλλες περιπτώσεις τα αδιάφορα δυαδικά ψηφία, αφού δεν έχουν ανατεθεί σε συγκεκριμένη τιμή, θεωρούνται ότι έχουν την ίδια τιμή με τα γειτονικά ψηφία χωρίς να συνεισφέρουν στον αριθμό αλλαγών τιμής. Το δεύτερο τμήμα της διαδικασίας διατάσσει τις στήλες δυαδικών ψηφίων με βάση το βάρος τους από το μεγαλύτερο προς το μικρότερο.

Κατά τη διάρκεια της φάσης αποσυμπίεσης που γίνεται στον ενσωματωμένο επεξεργαστή τα δυαδικά ψηφία κάθε διανύσματος πρέπει να επαναφερθούν στην αρχική τους θέση ώστε να μεταφερθούν στα μονοπάτια ανίχνευσης με τη σωστή σειρά. Ο ενσωματωμένος επεξεργαστής θα μπορούσε να αναλάβει τη διαδικασία επαναφοράς των δυαδικών ψηφίων πριν γίνει η ολίσθησή τους στα μονοπάτια ανίχνευσης, αλλά αυτό θα επιβάρυνε σημαντικά το χρόνο αποσυμπίεσης καθώς θα έπρεπε να χρησιμοποιηθούν χρονοβόρες συναρτήσεις χειρισμού δυαδικών ψηφίων σε συνδυασμό με πίνακες αντιστοίχισης της τρέχουσας θέσης του δυαδικού ψηφίου με την πραγματική του θέση μέσα στη scan αλυσίδα (look-up tables). Μια λύση σε αυτό το πρόβλημα είναι η κατάλληλη διάταξη των φλιπ-φλοπ που απαρτίζουν τα μονοπάτια ανίχνευσης κάθε πυρήνα του συστήματος ώστε να μην απαιτείται καμία επεξεργασία των δυαδικών ψηφίων κάθε τμήματος αλλά μόνο η αντικατάστασή του στο υπό κατασκευή διάνυσμα. Η αναδιάταξη των φλιπ-φλοπ έχει ήδη προταθεί για τη μείωση της κατανάλωσης ενέργειας και της μέσης κατανάλωσης ισχύος κατά τη διάρκεια της φάσης εισαγωγής – εξαγωγής δεδομένων στα μονοπάτια ανίχνευσης [Sinanoglu 02] [Bonhomme 02] [Bonhomme 03] [Bellos 04a] ενώ η παρούσα μέθοδος αποσκοπεί στη μείωση του όγκου των δεδομένων που πρέπει να μεταφερθούν από έναν εξωτερικό ελεγκτή στο σύστημα σε πυρίτιο.

Η αναδιάταξη των φλιπ-φλοπ είναι δυνατόν να οδηγήσει σε αύξηση του υλικού υλοποίησης του κυκλώματος και/ή σε παραβίαση των χρονικών περιορισμών εξαιτίας της αύξησης στο υλικό που απαιτείται για τη σύνδεση των φλιπ-φλοπ (routing). Για να μετριάσουμε την αρνητική επίδραση προτείνουμε ένα αριθμό από πολιτικές αναδιάταξης των στηλών δυαδικών ψηφίων:

- A) Μόνο ένα ποσοστό των στηλών και συγκεκριμένα αυτές με το μεγαλύτερο βάρος διατάσσονται. Οι υπόλοιπες στήλες διατηρούν τις σχετικές μεταξύ τους θέσεις, δηλαδή αν η στήλη p εμφανίζεται πριν από τη στήλη q στο αρχικό σύνολο δοκιμής, τότε και στο νέο σύνολο δοκιμής εμφανίζονται με την ίδια σειρά. Αυτή η λύση οδηγεί σε μια μικρή αύξηση στο υλικό που απαιτείται για τη σύνδεση των φλιπ-φλοπ, αυξάνοντας λίγο το συνολικό υλικό υλοποίησης και την καθυστέρηση διάδοσης, χωρίς να εξασφαλίζει ότι δεν παραβιάζεται κάποιος χρονικός περιορισμός.
- B) Κάποιες στήλες μένουν στην αρχική τους θέση ενώ έχουμε τη δυνατότητα να διατάζουμε όλες τις υπόλοιπες από αυτή με το μεγαλύτερο σε αυτή με το μικρότερο βάρος. Οι στήλες

που μπορούν να μετακινηθούν τοποθετούνται στις θέσεις που δεν έχουν δεσμευτεί για τις σταθερές στήλες. Με αυτή την επιλογή μπορούμε να διαλέξουμε τις στήλες εκείνες που αντιστοιχούν σε φλιπ-φλοπ που ανήκουν στα χρονικά κρίσιμα μονοπάτια, εξασφαλίζοντας έτσι ότι δεν θα υπάρχει καμία παραβίαση στους χρονικούς περιορισμούς.

Γ) Η αναδιάταξη των στηλών μπορεί να γίνει μόνο σε ομάδες (συστοιχίες – clusters) συνεχόμενων στηλών δυαδικών ψηφίων μεγέθους $k \cdot b$, όπου $k = 2, 3, \dots, N$ και N είναι το πλήθος των τμημάτων που έχει χωριστεί το διάνυσμα δοκιμής. Συνδυάζοντας και την πολιτική Β Προφανώς κάποια στήλη μπορεί να μείνει στην ίδια θέση μέσα στη συστοιχία των στηλών και οι υπόλοιπες να διαταχθούν με βάση το βάρος τους. Αυτή η πολιτική μειώνει το παραπάνω υλικό υλοποίησης και την επιπλέον χρονική καθυστέρηση του κυκλώματος.

Όποια πολιτική αναδιάταξης των στηλών επιλεγεί οι στήλες του τελικού πίνακα ομαδοποιούνται σε ομάδες των b στηλών καθορίζοντας έτσι τα τμήματα των διανυσμάτων.

Παράδειγμα 3-4. Εφαρμόζοντας την αναδιάταξη στηλών στον πίνακα T' του Σχήματος 3-7.β λαμβάνουμε τον πίνακα του Σχήματος 3-8. Οι στήλες δυαδικών ψηφίων αναδιατάχθηκαν θεωρώντας ότι όλες οι στήλες μπορούν να μετακινηθούν και ότι η διάταξη έγινε από την στήλη με το μεγαλύτερο βάρος προς τη στήλη με το μικρότερο βάρος. Έτσι η αριστερότερη (δεξιότερη) στήλη έχει το μεγαλύτερο (μικρότερο) αριθμό αλλαγών τιμής. ■

	c_4	c_3	c_1	c_5	c_6	c_7	c_8	c_2
v_1	1	1	1	0	0	1	0	x
v_3	0	1	1	0	x	1	0	x
v_5	0	0	1	0	x	0	0	0
v_4	1	0	1	0	x	0	1	0
v_2	0	1	0	1	1	0	1	0

Σχήμα 3-8. Αναδιάταξη όλων των στηλών του T'

Στην περίπτωση που ένας επιπλέον στόχος είναι η μείωση της καταναλισκόμενης ενέργειας και της μέσης κατανάλωσης ισχύος είναι δυνατό να χρησιμοποιήσουμε κάποια από τις μεθόδους αναδιάταξης των φλιπ-φλοπ [Sinanoglu 02] [Bonhomme 02] [Bonhomme 03] όχι όμως στο σύνολο του μονοπατιού αντίχνευσης αλλά σε κάθε τμήμα χωριστά. Με αυτό τον τρόπο διατηρούμε το λόγο συμπίεσης που επιτυγχάνουμε με την ομαδοποίηση των στηλών σε ομάδες πλήθους b στηλών και βελτιώνουμε τη συμπεριφορά του κυκλώματος ως προς την καταναλισκόμενη ενέργεια και τη μέση κατανάλωση ισχύος. Καθώς η αναδιάταξη γίνεται μόνο στα τμήματα οι επιβαρύνσεις σε υλικό και η παραβίαση των χρονικών περιορισμών είναι περιορισμένες. Η μέθοδος αυτή περιγράφεται αναλυτικά στην Ενότητα 3.3.

3.2.4 Ανάθεση τιμών στα αδιάφορα δυαδικά ψηφία.

Τα προηγούμενα δύο βήματα τροποποίησαν τη διάταξη των διανυσμάτων και των στηλών του πίνακα δοκιμής βασιζόμενα σε υποθέσεις σχετικά με την τιμή των αδιάφορων δυαδικών

ψηφίων χωρίς όμως να τους αναθέτουν συγκεκριμένες τιμές. Η ολοκλήρωση αυτών των βημάτων επιτρέπει την ανάθεση συγκεκριμένων τιμών ώστε το σύνολο δοκιμής να μπορεί αφενός να χρησιμοποιηθεί από κάποιον εξωτερικό ελεγκτή και αφετέρου να καθοριστούν οι λέξεις αντικατάστασης που θα το εκφράσουν. Τα αδιάφορα δυαδικά ψηφία μπορούν να χωριστούν σε δύο κατηγορίες. Η πρώτη περιέχει εκείνα τα ψηφία της στήλης που βρίσκονται ανάμεσα σε ορισμένα δυαδικά ψηφία ίδιας τιμής. Σε περίπτωση που δεν τους έχει ανατεθεί κάποια τιμή μετά το τέλος του βήματος διάταξης διανυσμάτων τότε αυτά λαμβάνουν την τιμή των δυαδικών ψηφίων που τα περικλείουν. Σε αυτή την κατηγορία ανήκουν και οι ακολουθίες δυαδικών ψηφίων που βρίσκονται στην αρχή ή στο τέλος μιας στήλης. Η δεύτερη κατηγορία περιλαμβάνει τα αδιάφορα δυαδικά ψηφία που περικλείονται από δυαδικά ψηφία διαφορετικής τιμής. Ο χειρισμός αυτών των ψηφίων πρέπει να γίνει προσεκτικά επειδή σε κάποιο σημείο της ακολουθίας τους θα γίνει μια αλλαγή τιμής από το '1' στο '0' και αντίστροφα. Επομένως αυτή η αλλαγή πρέπει να γίνει σε τέτοιο σημείο της ακολουθίας ώστε να μην αποτελεί το λόγο που δύο γειτονικά τμήματα είναι διαφορετικά. Για να το επιτύχουμε αυτό αναζητούμε δυο συνεχόμενα τμήματα που έχουν ήδη διαφορές στα υπόλοιπα δυαδικά τους ψηφία και αναθέτουμε τιμές στα αδιάφορα δυαδικά ψηφία της υπό εξέταση στήλης ως εξής: τα ψηφία μέχρι το πρώτο τμήμα λαμβάνουν την τιμή του ορισμένου δυαδικού ψηφίου που βρίσκεται πριν την αρχή της ακολουθίας των αδιάφορων ψηφίων ενώ τα υπόλοιπα λαμβάνουν την αντίθετη τιμή.

	c_4	c_3	c_1	c_5	c_6	c_7	c_8	c_2		c_4	c_3	c_1	c_5	c_6	c_7	c_8	c_2	
v_1	1	1	1	0	0	1	0	0		v_1	1	1	1	0	0	1	0	0
v_3	0	1	1	0	0	1	0	0		v_3	0	1	1	0	0	1	0	0
v_5	0	0	1	0	0	0	0	0		v_5	0	0	1	0	1	0	0	0
v_4	1	0	1	0	0	0	1	0		v_4	1	0	1	0	1	0	1	0
v_2	0	1	0	1	1	0	1	0		v_2	0	1	0	1	1	0	1	0
α) Ανεπιθύμητη ανάθεση τιμών										β) Επιθυμητή ανάθεση τιμών								

Σχήμα 3-9. Ανάθεση τιμών αδιάφορων δυαδικών ψηφίων

Παράδειγμα 3-5. Στον πίνακα του Σχήματος 3-8 έχουν ήδη διαταχθεί τα διανύσματα και οι στήλες του οπότε μπορούμε να αναθέσουμε συγκεκριμένες τιμές στα αδιάφορα δυαδικά ψηφία ώστε να καταλήξουμε στο μικρότερο δυνατό αριθμό από διαφορετικά τμήματα. Προφανώς τα αδιάφορα ψηφία της στήλης c_2 τίθενται στην τιμή '0'. Η στήλη c_6 έχει 3 αδιάφορα ψηφία στα διανύσματα v_3 , v_5 και v_4 μεταξύ ψηφίων διαφορετικής τιμής. Αν χρησιμοποιούσαμε την ανάθεση τιμών του παραδείγματος 3-3, δηλαδή τα δυαδικά ψηφία να λάβουν την τιμή '0', θα καταλήγαμε τον πίνακα του Σχήματος 3-9.α, όπου ο απαιτούμενος αριθμός τμημάτων θα ήταν ίσος με 9. Όμως μπορούμε να παρατηρήσουμε ότι τα διανύσματα v_3 και v_5 ήδη έχουν διαφορετικές τιμές στο δεξιότερο τμήμα τους με αποτέλεσμα να είναι δυνατή η ανάθεση διαφορετικών τιμών στα αδιάφορα ψηφία τους. Έτσι το αδιάφορο ψηφίο του διανύσματος v_3 ,

λαμβάνει την τιμή '0' ενώ αυτά των v_5 και v_4 λαμβάνουν την τιμή '1' καταλήγοντας στον πίνακα του Σχήματος 3-9.β, ο οποίος απαιτεί 8 τμήματα για την αναπαράστασή του. ■

3.3 Αναδιάταξη φλιπ-φλοπ για τη μείωση της μέσης κατανάλωσης ισχύος

Πέρα από τις πολιτικές αναδιάταξης των στηλών δυαδικών ψηφίων που παρουσιάστηκαν στην Ενότητα 3.2.3 είναι δυνατό να εφαρμοστούν και προσεγγίσεις που αποσκοπούν στη μείωση της καταναλισκόμενης ενέργειας. Είναι γνωστό ότι το μεγαλύτερο μέρος της ενέργειας που καταναλίσκεται κατά τη διάρκεια του ελέγχου ορθής λειτουργίας ενός κυκλώματος με τη χρήση μονοπατιών ανίχνευσης οφείλεται στις αλλαγές κατάστασης των φλιπ-φλοπ που τα απαρτίζουν. Οι μέθοδοι που χρησιμοποιούνται αποσκοπούν στη μείωση του αριθμού των αλλαγών κατάστασης στα φλιπ-φλοπ του μονοπατιού και βασίζονται στη συχνότητα αλλαγών κατάστασης που παρουσιάζεται κατά την εφαρμογή των διανυσμάτων δοκιμής και την αποθήκευση των αποκρίσεων του κυκλώματος στο μονοπάτι ανίχνευσης [Sinanoglu 02] [Bonhomme 02]. Η προσέγγιση που χρησιμοποιείται στο [Bonhomme 03] χωρίζει τα φλιπ-φλοπ του μονοπατιού σε συστοιχίες (clusters) και εφαρμόζει τη μέθοδο του [Bonhomme 02] σε κάθε συστοιχία έτσι ώστε να μην παραβιάζονται περιορισμοί σε υλικό διασύνδεσης (routing). Καθώς οι μέθοδοι αυτές δεν επηρεάζουν το πλήθος των διανυσμάτων που εφαρμόζονται στο κύκλωμα, επομένως και το χρόνο εφαρμογής του συνόλου δοκιμής, είναι προφανές ότι η μείωση στον αριθμό αλλαγών κατάστασης στα φλιπ-φλοπ αντιστοιχεί σε μείωση της μέσης κατανάλωσης ισχύος.

Στα [Sinanoglu 02] [Bonhomme 02] η μέθοδος αναδιάταξης των φλιπ-φλοπ αφορά το μονοπάτι ανίχνευσης στο σύνολό του επιτυγχάνοντας έτσι τη μέγιστη δυνατή μείωση στη μέση κατανάλωση ισχύος. Η εφαρμογή μιας τέτοιας μεθόδου θα αναιρούσε την προσπάθεια που έχει γίνει για τη μείωση του όγκου δεδομένων που πρέπει να μεταφερθούν από τον εξωτερικό ελεγκτή στη μνήμη του συστήματος. Καθώς όμως οι στήλες του πίνακα δοκιμής είναι χωρισμένες σε τμήματα με βάση κάποια από τις πολιτικές που περιγράφηκαν στην Ενότητα 3.2.3 είναι δυνατόν να εφαρμόσουμε κάποια από τις μεθόδους [Sinanoglu 02] [Bonhomme 02] στα φλιπ-φλοπ του κάθε τμήματος ξεχωριστά. Επίσης είναι δυνατόν να αλλάξουμε τη σχετική θέση των τμημάτων των στηλών χωρίς να επηρεάσουμε τη συμπίεση που έχουν επιτύχει τα προηγούμενα βήματα, αρκεί βέβαια να τηρούνται οι σχεδιαστικοί περιορισμοί (καθυστέρησης διάδοσης και υλικού διασύνδεσης).

Ο συνολικός αριθμός αλλαγών κατάστασης που ενεργοποιούνται σε κάθε τμήμα φλιπ-φλοπ είναι ίσος με τον αριθμό των αλλαγών κατάστασης που προκαλούνται από την ολίσθηση του αντίστοιχου τμήματος του διανύσματος δοκιμής και του αντίστοιχου τμήματος της απόκρισης του κυκλώματος σε αυτό το διάνυσμα δοκιμής. Με δεδομένη μια ομάδα φλιπ-φλιπ που αντιστοιχεί σε κάποιο τμήμα b_i του διανύσματος δοκιμής έστω $Tr_{v_k}(b_i)$ ο αριθμός αλλαγών κατάστασης που προκαλούνται στις εξόδους αυτών των φλιπ-φλοπ εξαιτίας της ολίσθησης του

τμήματος b_i του διανύσματος v_k . Αν η ομάδα των φλιπ-φλοπ απέχει $l_{input,i}$ θέσεις από την αρχή του μονοπατιού ανίχνευσης τότε ο αριθμός των αλλαγών κατάστασης που προκαλούνται από την ολίσθηση του τμήματος b_i στην επιθυμητή θέση μέσα στο μονοπάτι είναι ίσος με $Tr_{v_k}(b_i) \cdot l_{input,i}$. Στην ίδια ομάδα των φλιπ-φλοπ αποθηκεύεται η απόκριση r_k του κυκλώματος στο διάνυσμα v_k και η οποία πρέπει να ολισθηθεί έξω από τα φλιπ-φλοπ. Με την ίδια λογική, έστω $Tr_{r_k}(b_i)$ ο αριθμός των αλλαγών κατάστασης που προκαλούνται στις εξόδους των φλιπ-φλοπ της ομάδας εξαιτίας της ολίσθησης προς τα έξω του τμήματος b_i της απόκρισης r_k . Αν αυτή η ομάδα των φλιπ-φλοπ απέχει από την έξοδο του μονοπατιού ανίχνευσης $l_{output,i}$ θέσεις τότε, αντίστοιχα με την παραπάνω περίπτωση, ο αριθμός των αλλαγών κατάστασης στις εξόδους των φλιπ-φλοπ του μονοπατιού που οφείλονται στην ολίσθηση της απόκρισης του κυκλώματος εκτός αυτού είναι ίσος με $Tr_{r_k}(b_i) \cdot l_{output,i}$. Ο συνολικός αριθμός αλλαγών κατάστασης που παρουσιάζονται στην ομάδα των φλιπ-φλοπ που αντιστοιχεί στο τμήμα b_i εξαιτίας της ολίσθησης των διανυσμάτων δοκιμής και των αποκρίσεων του κυκλώματος είναι ίσος με το άθροισμα των όρων $Tr_{v_k}(b_i) \cdot l_{input,i}$ και $Tr_{r_k}(b_i) \cdot l_{output,i}$ για κάθε διάνυσμα v_k , όπως φαίνεται από τη Σχέση (3-1):

$$W(b_i) = \sum_{v_k} (Tr_{v_k}(b_i) \cdot l_{input,i} + Tr_{r_k}(b_i) \cdot l_{output,i}) \quad (3-1)$$

Με την τοποθέτηση ενός τμήματος σε κάποιο σημείο του μονοπατιού ανίχνευσης πρέπει να λαμβάνουμε υπόψη και τον αριθμό των αλλαγών κατάστασης που προκαλούνται λόγω των ήδη υπάρχοντων τμημάτων της αλυσίδας. Για παράδειγμα, αν έχουμε ήδη τοποθετήσει ένα τμήμα στην αρχή του μονοπατιού τότε η τοποθέτηση του επόμενου τμήματος πρέπει να λάβει υπόψη και την ύπαρξη του προηγούμενου τμήματος ώστε να υπολογιστεί σωστά ο αναμενόμενος αριθμός μεταβάσεων που προκαλεί η τοποθέτηση του τμήματος σε αυτό το σημείο. Αυτό μπορεί να γίνει υπολογίζοντας τον αριθμό των αλλαγών κατάστασης που θα συμβούν μεταξύ του τελευταίου φλιπ-φλοπ (l) του προηγούμενου τμήματος και του πρώτου (f) φλιπ-φλοπ του υποψήφιου προς τοποθέτηση τμήματος για όλα τα διανύσματα δοκιμής αλλά και για τις αποκρίσεις του κυκλώματος. Η παρακάτω σχέση χρησιμοποιείται για τον υπολογισμό της παραπάνω ποσότητας με παρόμοιο τρόπο με τη Σχέση (3-1):

$$W_{l,f}(b_i) = Tr_{v_k}(l) \cdot l_{input,l} + Tr_{r_k}(f) \cdot l_{input,f} \quad (3-2)$$

Στην παραπάνω σχέση τα $Tr_{v_k}(l)$ και $Tr_{r_k}(f)$ συμβολίζουν τον αριθμό των αλλαγών κατάστασης που παρατηρούνται στο φλιπ-φλοπ l εξαιτίας της ολίσθησης όλων των διανυσμάτων δοκιμής και στο φλιπ-φλοπ f εξαιτίας της ολίσθησης των αποκρίσεων του κυκλώματος σε αυτά αντίστοιχα. Τα $l_{input,l}$ και $l_{input,f}$ συμβολίζουν την απόσταση των φλιπ-φλοπ l και f από την αρχή και το τέλος της μονοπατιού ανίχνευσης αντίστοιχα.

Χρησιμοποιώντας τις παραπάνω εκφράσεις υπολογισμού του αριθμού αλλαγών κατάστασης που μπορούν να ενεργοποιηθούν σε ένα μονοπάτι ανίχνευσης κατά τη διάρκεια της ολίσθησης των διανυσμάτων δοκιμής και των αποκρίσεων του κυκλώματος μπορούμε να τοποθετήσουμε

τα τμήματα, τα οποία έχουν προκύψει από την εφαρμογή των τριών βημάτων του αλγορίθμου συμπίεσης των δεδομένων δοκιμής, με τέτοιο τρόπο ώστε να μειώσουμε το συνολικό αριθμό αλλαγών κατάστασης στις εξόδους των φλιπ-φλοπ και επομένως της καταναλισκόμενης ενέργειας. Για να μην επηρεαστεί ο λόγος συμπίεσης που επιτυγχάνει ο προτεινόμενος αλγόριθμος συμπίεσης δεδομένων τα μέλη της κάθε ομάδας φλιπ-φλοπ δεν αλλάζουν. Η γενική διαδικασία που ακολουθείται αποτελεί παραλλαγή της μεθόδου που έχει προταθεί στο [Sinanoglu 02]. Αρχικά υπολογίζονται για κάθε τμήμα b_i και για όλα τα διανύσματα οι τιμές για τα $Tr_{v_k}(b_i)$ και $Tr_{r_k}(b_i)$. Στη συνέχεια για κάθε τμήμα b_i χρησιμοποιείται η Σχέση (3-1) έτσι ώστε να υπολογιστεί ένα αρχικό βάρος. Ο υπολογισμός αυτός γίνεται με βάση τη θεώρηση ότι το τμήμα που τελικά θα επιλεγεί θα τοποθετηθεί στην αρχή του μονοπατιού ανίχνευσης. Για αυτό το λόγο επιλέγεται εκείνο το τμήμα που έχει τη μικρότερη τιμή για το $W(b_i)$. Καθώς τοποθετήσαμε ένα νέο τμήμα από φλιπ-φλοπ σε συγκεκριμένη θέση του μονοπατιού ανίχνευση πρέπει να ενημερωθούν οι αποστάσεις των υπόλοιπων τμημάτων από την αρχή και το τέλος του και να επαναυπολογιστούν οι τιμές των $W(b_i)$. Επόμενη ενέργεια είναι ο υπολογισμός της τιμής $W_{ij}(b_i)$, που εκφράζει το κόστος της τοποθέτησης του τμήματος b_i μετά από ήδη τοποθετημένα στο μονοπάτι τμήματα. Το τμήμα που έχει το μικρότερο άθροισμα των όρων $W(b_i)$ και $W_{ij}(b_i)$ επιλέγεται για τοποθέτηση μετά το τελευταία τοποθετημένο τμήμα. Η ενημέρωση των αποστάσεων από τα άκρα του μονοπατιού ανίχνευσης και ο επαναυπολογισμός των τιμών για τα $W(b_i)$ και $W_{ij}(b_i)$ γίνεται μέχρι να τοποθετηθούν όλα τα τμήματα b_i στο μονοπάτι. Προφανώς αν χρησιμοποιούνται παραπάνω από ένα μονοπάτια ανίχνευσης η παραπάνω σειρά βημάτων εφαρμόζεται σε κάθε ένα μονοπάτι ξεχωριστά.

3.4 Αποτελέσματα

Για την εκτίμηση της απόδοσης της μεθόδου χρησιμοποιήθηκαν τα μεγαλύτερα από τα κυκλώματα αναφοράς ISCAS '89. Το εργαλείο αυτόματης παραγωγής διανυσμάτων ATALANTA [Lee 93] χρησιμοποιήθηκε για την εξαγωγή κύβων διανυσμάτων (test cubes), δηλαδή διανυσμάτων που περιέχουν αδιάφορα δυαδικά ψηφία, που παρέχουν 100% κάλυψη απλών σφαλμάτων μόνιμης τιμής. Στη συνέχεια μια απλή διαδικασία *στατικής συγχώνευσης διανυσμάτων* (static test vector compaction) μειώνει σημαντικά τον αριθμό των διανυσμάτων διατηρώντας παράλληλα έναν αριθμό αδιάφορων δυαδικών ψηφίων κατασκευάζοντας έτσι ένα σύνολο δοκιμής T . Στη συνέχεια χρησιμοποιούμε τα τρία βήματα του προτεινόμενου αλγορίθμου πάνω στο σύνολο δοκιμής T και παράγουμε τις λέξεις αντικατάστασης που απαιτούνται για την αναπαράσταση του αρχικού συνόλου T . Για την αναδιάταξη των στηλών χρησιμοποιήθηκαν διάφορες πολιτικές έτσι ώστε να μελετηθεί η επίδρασή τους στο ποσοστό συμπίεσης των αρχικών δεδομένων. Επίσης, έχοντας καταλήξει σε μια κατανομή των στηλών σε ομάδες, εφαρμόσαμε την πολιτική αναδιάταξης που αποσκοπεί στη μείωση της μέσης κατανάλωσης ισχύος. Το μέγεθος της λέξης αντικατάστασης καθορίζεται από την αρχιτεκτονική του επεξεργαστή και συγκεκριμένα από το μέγεθος των δεδομένων τα οποία

επεξεργάζεται. Για αυτό το λόγο χρησιμοποιούμε μέγεθος λέξης αντικατάστασης (Λ.Α.) ίσο με 32 και 64 δυαδικά ψηφία, γεγονός που καθορίζει ανάλογα και το μέγεθος των τμημάτων που χωρίζεται το κάθε διάνυσμα.

3.4.1 Πειραματικά αποτελέσματα ως προς τη συμπίεση δεδομένων

Η πρώτη ομάδα πειραμάτων αφορούσε την αξιολόγηση της προτεινόμενης μεθόδου ως προς το λόγο συμπίεσης που επιτυγχάνει. Μελετήθηκαν οι περιπτώσεις όπου μπορούμε να αναδιατάξουμε όλα τα φλιπ-φλοπ του μονοπατιού ανίχνευσης καθώς και όταν εφαρμόζεται κάποια από τις πολιτικές Α, Β και Γ της Ενότητας 3.2.3.

Τα πειραματικά αποτελέσματα του Πίνακα 3-1 αφορούν την περίπτωση που όλες οι στήλες του πίνακα δοκιμής μπορούν να μετακινηθούν. Ο όγκος δεδομένων σε δυαδικά ψηφία που προκύπτει από την εφαρμογή της προτεινόμενης μεθόδου είναι ίσος με το μέγεθος της λέξης αντικατάστασης επί το πλήθος τους. Συγκρίνοντάς τον με το μέγεθος του αρχικού συνόλου δοκιμής μπορούμε να δούμε ότι η νέα μέθοδος επιτυγχάνει σημαντικά κέρδη στον όγκο δεδομένων που μπορεί να φτάσουν στο 87,3% για την περίπτωση του κυκλώματος s13207 για μέγεθος λέξης αντικατάστασης ίσο με 32 δυαδικά ψηφία. Τα κέρδη υπολογίζονται ως εξής:

$$\text{Μείωση} = \left(1 - \frac{\text{Τελικός Όγκος}}{\text{Αρχικός Όγκος}} \right) \cdot 100\%$$

Από τον Πίνακα 3-1 μπορούμε να παρατηρήσουμε ότι η συμπίεση που επιτυγχάνεται γίνεται μικρότερη όσο το μέγεθος της λέξης αντικατάστασης αυξάνει. Αυτό είναι αναμενόμενο καθώς η αύξηση του μεγέθους της λέξης αντικατάστασης οδηγεί σε αύξηση του μεγέθους των τμημάτων που χωρίζονται τα διανύσματα και έτσι μειώνεται η πιθανότητα εύρεσης ομοίων τμημάτων σε γειτονικά διανύσματα.

Πίνακας 3-1. Κέρδη στον όγκο δεδομένων που επιτυγχάνει η προτεινόμενη μέθοδος

Κύκλωμα	Αριθμός Διανυσμάτων	Φλιπ- φλοπ	Αρχικός όγκος συνόλου δοκιμής	Λ.Α. 32 δυαδικών ψηφίων			Λ.Α. 64 δυαδικών ψηφίων		
				Λ.Α.	Όγκος δεδομένων	Μείωση	Λ.Α.	Όγκος δεδομένων	Μείωση
s5378	131	214	28034	382	12224	56,4%	227	14528	48,2%
s9234	188	247	46436	653	20896	55,0%	387	24768	46,7%
s13207	263	700	184100	732	23424	87,3%	515	32960	82,1%
s15850	169	611	103259	880	28160	72,8%	544	34816	66,3%
s38417	184	1664	306176	3740	119680	60,9%	1999	127936	58,2%
s38584	165	1464	241560	2542	81344	66,3%	1387	88768	63,3%

Συγκρίναμε επίσης τον παραγόμενο όγκο δεδομένων ως προς τα πιο μικρά σύνολα δοκιμής που είναι γνωστά για αυτά τα κυκλώματα και τα οποία έχουν παραχθεί με τη χρήση του εργαλείου αυτόματης παραγωγής διανυσμάτων δοκιμής Mintest [Hamzaoglu 98]. Από τον Πίνακα 3-2 μπορούμε να δούμε ότι σε όλες τις περιπτώσεις εκτός από μία η προτεινόμενη μέθοδος επιτυγχάνει σημαντικά κέρδη στον όγκο δεδομένων που μπορεί να φτάσουν μέχρι και το 85,6% για λέξη αντικατάστασης μεγέθους 32 δυαδικών ψηφίων. Επομένως είναι πιο συμφέρον να εφαρμόσουμε την προτεινόμενη μέθοδο ώστε να μεταφέρουμε τα δεδομένα στο

ολοκληρωμένο σύστημα παρά να μεταφέρουμε απευθείας χωρίς καμιά επεξεργασία τα διανύσματα που παράγονται από το εργαλείο Mintest.

Πίνακας 3-2. Σύγκριση με τον όγκο δεδομένων που επιτυγχάνει η μέθοδος Mintest

Κύκλωμα	Mintest	Λ.Α. 32 δυαδικών ψηφίων		Λ.Α. 64 δυαδικών ψηφίων	
		Όγκος δεδομένων	Μείωση	Όγκος δεδομένων	Μείωση
s5378	20758	12224	41,1%	14528	30,0%
s9234	25935	20896	19,4%	24768	4,5%
s13207	163100	23424	85,6%	32960	79,8%
s15850	57434	28160	51,9%	34816	39,4%
s38417	113152	119680	-5,8%	127936	-13,1%
s38584	161040	81344	49,5%	88768	44,9%

Η αξιολόγηση της συμπεριφοράς της προτεινόμενης μεθόδου γίνεται συγκρίνοντας τις απαιτήσεις σε λέξεις αντικατάστασης σε σχέση με το αρχικό σχήμα που προτάθηκε στο [Jas 02]. Τα σχετικά πειραματικά αποτελέσματα παρουσιάζονται στον Πίνακα 3-3. Μπορούμε να δούμε ότι η προτεινόμενη μέθοδος που συνδυάζει τη διάταξη διανυσμάτων μαζί με την αναδιάταξη των στηλών μπορεί να μειώσει σημαντικά τις απαιτήσεις για αποθήκευση δεδομένων σε σχέση με την προσέγγιση του [Jas 02] που βασίζεται μόνο στη διάταξη των διανυσμάτων. Για την περίπτωση λέξεων αντικατάστασης μεγέθους 32 δυαδικών ψηφίων η μείωση ανέρχεται στο 39,6% η οποία αυξάνεται στο 42,2% για λέξεις αντικατάστασης μεγέθους 64 δυαδικών ψηφίων. Παρατηρούμε ότι για μεγαλύτερο μέγεθος Λ.Α. η προτεινόμενη μέθοδος συμπεριφέρεται καλύτερα από ότι η μέθοδος του [Jas 02]. Συγκεκριμένα για τη μέθοδο του [Jas 02] όσο μεγαλώνει η λέξη αντικατάστασης τόσο μικραίνει το ποσοστό συμπίεσης.

Πίνακας 3-3. Σύγκριση απαιτήσεων λέξεων αντικατάστασης

Κύκλωμα	Λ.Α. 32 δυαδικών ψηφίων			Λ.Α. 64 δυαδικών ψηφίων		
	[Jas 02]	Προτεινόμενη μέθοδος	Ποσοστό μείωσης	[Jas 02]	Προτεινόμενη μέθοδος	Ποσοστό μείωσης
s5378	632	382	39,6%	374	227	39,3%
s9234	914	653	28,6%	575	387	32,7%
s13207	986	732	25,8%	711	515	27,6%
s15850	1163	880	24,3%	761	544	28,5%
s38417	5556	3740	32,7%	3252	1999	38,5%
s38584	3995	2542	36,4%	2398	1387	42,2%

Η αναδιάταξη όλων των φλιπ-φλοπ μπορεί να οδηγήσει σε αύξηση στο υλικό υλοποίησης και/ή σε παραβίαση των χρονικών περιορισμών εξαιτίας της αύξησης στο υλικό σύνδεσης των φλιπ-φλοπ. Επομένως μελετήσαμε την επίδραση στο λόγο συμπίεσης δεδομένων κάθε μιας από τις πολιτικές που προτάθηκαν στην Ενότητα 3.2.3. Με βάση την πολιτική Α μόνο ένα ποσοστό των φλιπ-φλοπ του μονοπατιού μπορεί να διαταχθεί με βάση τον αριθμό αλλαγών τιμής ενώ με βάση την πολιτική Β συγκεκριμένα φλιπ-φλοπ παραμένουν στη ίδια θέση που είχαν και στην αρχική οργάνωση του μονοπατιού. Για την εφαρμογή της πολιτικής Α αναδιατάσσουμε μόνο εκείνα τα φλιπ-φλοπ που αντιστοιχούν σε στήλες με τους μεγαλύτερους αριθμούς αλλαγών

τιμής. Επιλέγοντας ένα μικρό μέρος των συνολικών στηλών για αναδιάταξη αφήνουμε το μεγαλύτερο μέρος του μονοπατιού ανίχνευσης ανέπαφο, μειώνοντας έτσι την αρνητική επίδραση που θα έχει το υλικό σύνδεσης των φλιπ-φλοπ. Η δεύτερη πολιτική λαμβάνει υπόψη της ότι η μετακίνηση κάποιων φλιπ-φλοπ θα δημιουργήσει προβλήματα στις χρονικές προδιαγραφές του κυκλώματος και έτσι τα συγκεκριμένα φλιπ-φλοπ παραμένουν στη θέση τους.

Ο Πίνακας 3-4 παρουσιάζει τα ποσοστά μείωσης στο πλήθος των λέξεων αντικατάστασης όταν εφαρμόζεται η πολιτική Α στο 10%, 20% και 40% των στηλών του πίνακα δοκιμής. Όπως είναι φανερό ακόμη και όταν το 10% των στηλών αναδιατάσσεται η μείωση στο πλήθος των λέξεων αντικατάστασης σε σχέση με τη μέθοδο που παρουσιάζεται στο [Jas 02] είναι σημαντική και φτάνει στο 28,6% για μέγεθος λέξης αντικατάστασης ίσο με 32 δυαδικά ψηφία. Όταν το μέγεθος της λέξης αντικατάστασης αυξάνεται στα 64 δυαδικά ψηφία η μείωση φτάνει μέχρι και το 31,7%. Μπορούμε να παρατηρήσουμε ότι για δεδομένο ποσοστό στηλών που επιτρέπεται να αναδιαταχθούν η προτεινόμενη μέθοδος είναι πιο αποδοτική για μέγεθος λέξης αντικατάστασης ίσο με 64 δυαδικά ψηφία σε αντίθεση με τη μέθοδο του [Jas 02] όπου συνέβαινε το αντίθετο.

Πίνακας 3-4. Ποσοστά μείωσης λέξεων αντικατάστασης για την πολιτική Α

Κύκλωμα	Λ.Α. 32 δυαδικών ψηφίων				Λ.Α. 64 δυαδικών ψηφίων			
	10%	20%	40%	100%	10%	20%	40%	100%
s5378	25,0%	33,5%	35,9%	39,6%	20,3%	33,7%	35,3%	39,3%
s9234	17,9%	23,7%	25,0%	28,6%	11,1%	19,8%	26,4%	32,7%
s13207	16,7%	21,6%	24,7%	25,8%	20,8%	23,1%	28,1%	27,6%
s15850	16,2%	20,7%	22,3%	24,3%	19,8%	23,5%	26,2%	28,5%
s38417	28,6%	29,5%	31,1%	32,7%	27,6%	31,1%	34,4%	38,5%
s38584	28,4%	33,1%	34,5%	36,4%	31,7%	37,4%	39,9%	42,2%

Αντίστοιχα ο Πίνακας 3-5 παρουσιάζει τα ποσοστά μείωσης στο πλήθος των λέξεων αντικατάστασης όταν εφαρμόζεται η πολιτική Β θεωρώντας ότι το 10%, 20% και 40% των στηλών του πίνακα δοκιμής μένουν στις αρχικές τους θέσεις. Για τα πειράματά μας επιλέξαμε τυχαία διάφορους συνδυασμούς από στήλες που παραμένουν στην αρχική τους θέση και μελετήσαμε τη συμπεριφορά της προτεινόμενης μεθόδου ως προς το λόγο συμπίεσης που επιτυγχάνει. Όταν το ποσοστό των στηλών, επομένως και φλιπ-φλοπ, που παραμένουν στις θέσεις του είναι σχετικά μικρό, όπως οι στήλες του Πίνακα 3-5 κάτω από το 10%, τότε τα ποσοστά μείωσης των λέξεων αντικατάστασης είναι συγκρίσιμα με την περίπτωση που όλες οι στήλες μπορούν να αναδιαταχθούν. Ακόμη όμως και στην περίπτωση που το ποσοστό των στηλών που δεν πρέπει να μετακινηθούν μεγαλώσει σημαντικά, όπως φαίνεται από τις στήλες του Πίνακα 3-5 που βρίσκονται κάτω από το 40%, επιτυγχάνονται σημαντικά κέρδη στο πλήθος των λέξεων αντικατάστασης σε σχέση με τη μέθοδο του [Jas 02]. Τέλος μπορούμε να παρατηρήσουμε ότι τα ποσοστά μείωσης μεγαλώνουν σε αντιστοιχία με την αύξηση του μεγέθους της λέξης αντικατάστασης, όπως γίνεται και όταν εφαρμόζεται η πολιτική Α.

Πίνακας 3-5. Ποσοστά μείωσης λέξεων αντικατάστασης για την πολιτική Β

Κύκλωμα	Λ.Α. 32 δυαδικών ψηφίων			Λ.Α. 64 δυαδικών ψηφίων		
	10%	20%	40%	10%	20%	40%
s5378	36,9%	33,7%	23,1%	34,2%	28,1%	21,7%
s9234	25,7%	19,5%	14,7%	24,9%	18,3%	9,9%
s13207	20,3%	14,0%	10,8%	23,3%	21,0%	16,0%
s15850	18,0%	14,1%	8,7%	22,2%	18,1%	10,9%
s38417	26,9%	20,2%	15,4%	29,2%	22,2%	16,4%
s38584	29,6%	24,6%	19,2%	36,0%	29,6%	19,8%

Τέλος μελετήσαμε την περίπτωση που το μονοπάτι ανίχνευσης είναι χωρισμένο σε μια ακολουθία από συστοιχίες φλιπ-φλοπ, όπου είναι δυνατή η αναδιάταξη των φλιπ-φλοπ μέσα σε κάθε συστοιχία αλλά δεν είναι δυνατόν να μετακινήσουμε κάποιο φλιπ-φλοπ από μια συστοιχία σε μια άλλη (πολιτική Γ). Με αυτό τον τρόπο μετριάζουμε την αρνητική επίδραση της αναδιάταξης των φλιπ-φλοπ στο υλικό υλοποίησης και/ή στους χρονικούς περιορισμούς του υπό δοκιμή κυκλώματος. Στα πειράματα που διενεργήθηκαν θεωρήσαμε ότι κάθε συστοιχία φλιπ-φλοπ περιέχει τόσα φλιπ-φλοπ όσα χωράνε σε δύο συνεχόμενα τμήματα του διανύσματος δοκιμής. Μέσα σε κάθε συστοιχία αναδιατάξαμε τα φλιπ-φλοπ με βάση τον αριθμό των αλλαγών τιμής που παρουσιάζουν οι αντίστοιχες στήλες δυαδικών ψηφίων του πίνακα δοκιμής. Προφανώς κάποια από τα φλιπ-φλοπ μπορεί να έχουν τον περιορισμό να παραμείνουν στην ίδια σχετική θέση μέσα στη συστοιχία που η διαδικασία αναδιάταξης πρέπει να λάβει υπόψη της. Στη γενική περίπτωση η πολιτική Γ μπορεί να εφαρμοστεί σε συνδυασμό με τις άλλες δύο πολιτικές. Ο Πίνακας 3-6 δείχνει ότι μπορούν να επιτευχθούν σημαντικά κέρδη στον όγκο δεδομένων που φτάνουν μέχρι το 29,3% και το 27,7% για λέξεις αντικατάστασης μεγέθους 32 και 64 δυαδικών ψηφίων.

Πίνακας 3-6. Απαιτήσεις σε λέξεις αντικατάστασης και ποσοστά μείωσης για την πολιτική Γ

Κύκλωμα	Λ.Α. 32 δυαδικών ψηφίων			Λ.Α. 64 δυαδικών ψηφίων		
	[Jas 02]	Πολιτική Γ	Μείωση	[Jas 02]	Πολιτική Γ	Μείωση
s5378	632	447	29,3%	374	282	24,6%
s9234	914	707	22,6%	575	429	25,4%
s13207	986	797	19,2%	711	555	21,9%
s15850	1163	953	18,1%	761	581	23,7%
s38417	5556	4179	24,8%	3252	2437	25,1%
s38584	3995	3050	23,7%	2398	1734	27,7%

3.4.2 Πειραματικά αποτελέσματα ως προς την κατανάλωση ισχύος

Για να μην αναιρέσουμε τα κέρδη στη συμπίεση των δεδομένων εφαρμόσαμε τα βήματα που αφορούν τη μείωση της κατανάλωσης ενέργειας στην κατανομή των στηλών που προέκυψε από την εφαρμογή του προτεινόμενου αλγορίθμου συμπίεσης. Συγκεκριμένα η πολιτική αναδιάταξης που χρησιμοποιήθηκε είναι εκείνη που επιτρέπεται η μετακίνηση οποιουδήποτε φλιπ-φλοπ μέσα στο μονοπάτι ανίχνευσης και η ομαδοποίησή τους έγινε με βάση το βάρος της αντίστοιχης στήλης δυαδικών ψηφίων του πίνακα δοκιμής. Καθώς δεν υπάρχει περιορισμός στη

θέση των φλιπ-φλοπ μέσα σε κάθε τμήμα b_i η διάταξη των φλιπ-φλοπ έγινε χρησιμοποιώντας την μέθοδο βασισμένη στη συχνότητα αλλαγών κατάστασης των φλιπ-φλοπ που παρουσιάστηκε στο [Sinanoglu 02], ενώ η διάταξη των τμημάτων έγινε χρησιμοποιώντας την προσέγγιση που παρουσιάζεται στην Ενότητα 3-3. Ως μέτρο σύγκρισης χρησιμοποιήσαμε την περίπτωση το μονοπάτι ανίχνευσης δημιουργείται με τη σειρά εμφάνισης των εισόδων και των εσωτερικών φλιπ-φλοπ του κυκλώματος, όπως γίνεται στο [Jas 02].

Πίνακας 3-7. Σύγκριση μέσης κατανάλωσης ισχύος

Κύκλωμα	Λ.Α. 32 δυαδικών ψηφίων			Λ.Α. 64 δυαδικών ψηφίων		
	[Jas 02]	Προτεινόμενη Αναδιάταξη	Ποσοστό μείωσης	[Jas 02]	Προτεινόμενη Αναδιάταξη	Ποσοστό μείωσης
s5378	1411,6	1105,3	21,7%	1820,0	1365,8	25,0%
s9234	2051,8	2021,0	1,5%	1963,2	1602,9	18,4%
s13207	4022,7	3043,2	24,4%	4927,9	3422,6	30,6%
s15850	4057,4	3740,6	7,8%	4352,9	3420,3	21,4%
s38417	9520,9	9211,7	3,3%	10387,5	8390,6	19,2%
s38584	12035,6	9185,5	26,7%	10243,5	7215,3	29,6%

Η κατανάλωση ενέργειας εκφράζεται ως ο συνολικός αριθμός αλλαγών κατάστασης που ενεργοποιούνται κατά τη διάρκεια εφαρμογής των διανυσμάτων δοκιμής στο κύκλωμα δοκιμής μέσω της ολίσθησης των διανυσμάτων στο μονοπάτι ανίχνευσης και της ολίσθησης των αποκρίσεων του κυκλώματος εκτός αυτού. Ως μέση κατανάλωση ισχύος ορίζεται ο αριθμός αλλαγών κατάστασης που εμφανίζονται στο κύκλωμα κατά μέσο όρο σε κάθε κύκλο ρολογιού. Τα πειραματικά αποτελέσματα ως προς την μέση κατανάλωση ισχύος παρουσιάζονται στον Πίνακα 3-7 για λέξεις αντικατάστασης μεγέθους 32 και 64 δυαδικών ψηφίων. Η προτεινόμενη μέθοδος τοποθέτησης των τμημάτων στα κατάλληλα σημεία του μονοπατιού ανίχνευσης σε συνδυασμό με την αναδιάταξη των φλιπ-φλοπ μέσα σε κάθε τμήμα με βάση τη μεθοδολογία του [Sinanoglu 02] μπορεί να μειώσει τη μέση κατανάλωση ισχύος μέχρι και 26,7% για την περίπτωση των λέξεων αντικατάστασης μεγέθους 32 δυαδικών ψηφίων. Όταν χρησιμοποιούνται λέξεις αντικατάστασης μεγέθους 64 δυαδικών ψηφίων η μείωση ανέρχεται στο 30,6%. Η αύξηση του ποσοστού μείωσης της μέσης κατανάλωσης ισχύος οφείλεται στο μεγαλύτερο μέγεθος της λέξης αντικατάστασης καθώς είναι δυνατό να γίνουν γειτονικά δύο φλιπ-φλοπ που παρουσιάζουν συνολικά λιγότερο αριθμό αλλαγών κατάστασης στις εξόδους τους, ενώ πριν ανήκαν σε διαφορετικά τμήματα.

3.5 Ανακεφαλαίωση

Η αλματώδης αύξηση της κλίμακας ολοκλήρωσης δημιούργησε την ικανότητα ενσωμάτωσης πολλών διαφορετικών πυρήνων σε ένα ολοκληρωμένο κύκλωμα, δημιουργώντας ένα σύστημα σε πυρίτιο (SoC), με αποτέλεσμα να απαιτείται η μεταφορά ενός πολύ μεγάλου όγκου δεδομένων ελέγχου σε αυτό ώστε να διενεργηθεί ο έλεγχος της ορθής του λειτουργίας. Αυτός ο όγκος δεδομένων ξεπερνά τις δυνατότητες αποθήκευσης και χωρητικότητας των καναλιών εισόδου/εξόδου των εξωτερικών ελεγκτών με αποτέλεσμα να οδηγούμαστε σε

μεγάλους χρόνους ελέγχου ορθής λειτουργίας. Μια λύση στο πρόβλημα είναι η χρήση του ενσωματωμένου ελέγχου. Συγκεκριμένα εφαρμόζεται ένας αλγόριθμος συμπίεσης των δεδομένων ελέγχου πριν αυτά αποθηκευτούν στη μνήμη του εξωτερικού ελεγκτή. Τα συμπίεσμένα δεδομένα στη συνέχεια αποστέλλονται στο σύστημα σε πυρίτιο μέσω του εξωτερικού ελεγκτή και αφού αποσυμπίεστούν μέσω κάποιου κυκλώματος ή ενός επεξεργαστή εφαρμόζονται στον κατάλληλο πυρήνα.

Σε αυτό το κεφάλαιο παρουσιάστηκε ένας αλγόριθμος συμπίεσης δεδομένων ο οποίος βασίζεται στην αναδιάταξη των φλιπ-φλοπ του μονοπατιού ανίχνευσης κάθε πυρήνα. Ο αλγόριθμος αρχικά εκμεταλλεύεται το ότι διανύσματα που ανιχνεύουν δομικά συσχετισμένα σφάλματα έχουν μεγάλο αριθμό από κοινά δυαδικά ψηφία. Έτσι η αναδιάταξη των διανυσμάτων μπορεί να δημιουργήσει μια ακολουθία από διαδοχικά διανύσματα που διαφέρουν σε μικρό αριθμό ψηφίων. Στη συνέχεια εφαρμόζεται μια πολιτική αναδιάταξης των στηλών των διανυσμάτων, ή αντίστοιχα των φλιπ-φλοπ του μονοπατιού, δημιουργώντας τμήματα από δυαδικά ψηφία τα οποία χρησιμοποιούνται για την αναπαράσταση των δεδομένων ελέγχου. Τα τμήματα αυτά αποστέλλονται στο σύστημα σε πυρίτιο από τον εξωτερικό ελεγκτή και ένας ενσωματωμένος επεξεργαστής αναλαμβάνει την αποσυμπίεση των δεδομένων και την αναπαραγωγή των διανυσμάτων δοκιμής.

Για την αναδιάταξη των φλιπ-φλοπ του μονοπατιού ανίχνευσης προτάθηκε ένας αριθμός από πολιτικές που λαμβάνουν υπόψη την κατανάλωση ενέργειας, περιορισμούς στην καθυστέρηση διάδοσης ή περιορισμούς στο υλικό υλοποίησης των διασυνδέσεων των δομικών στοιχείων του κυκλώματος.

Η εφαρμογή της προτεινόμενης μεθόδου μπορεί να οδηγήσει σε μείωση του όγκου δεδομένων ως και κατά 87,3%. Αν η προτεινόμενη μέθοδος συγκριθεί με μια προηγούμενη προσέγγιση τότε η μείωση του όγκου δεδομένων φτάνει ως το 42,2% ενώ η μείωση της μέσης κατανάλωσης ισχύος φτάνει στο 30,6%. Η σημαντική μείωση του όγκου δεδομένων επιτρέπει τη χρήση εξωτερικών ελεγκτών με μικρότερη χωρητικότητα στα κανάλια εισόδου/εξόδου, που είναι πιο οικονομικοί, χωρίς να επηρεάζεται ο χρόνος που απαιτείται για τον έλεγχο ορθής λειτουργίας του συστήματος σε πυρίτιο ενώ επίσης επιτυγχάνεται μικρότερη κατανάλωση ενέργειας και ισχύος.

4 Τεχνικές εμφώλευσης διανυσμάτων δοκιμής με χαρακτηριστικά χαμηλής κατανάλωσης ισχύος

Η τεχνική του προηγούμενου κεφαλαίου που αφορά τον έλεγχο ορθής λειτουργίας ενός συστήματος σε πυρίτιο (SoC) βασίστηκε στην ύπαρξη ενός ενσωματωμένου επεξεργαστή, ο οποίος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας αναλαμβάνει την εφαρμογή των διανυσμάτων δοκιμής και την παρατήρηση των αποκρίσεων των διαφόρων πυρήνων του συστήματος. Με λίγα λόγια ο επεξεργαστής υλοποιεί εν μέρει την προσέγγιση του ενσωματωμένου αυτοελέγχου με τη διαφορά ότι τα δεδομένα που χρησιμοποιούνται για την παραγωγή των διανυσμάτων δοκιμής παρέχονται από ένα σύστημα αυτομάτου ελέγχου. Στη γενική όμως περίπτωση δεν υπάρχει διαθέσιμος κάποιος ενσωματωμένος επεξεργαστής και έτσι ο έλεγχος ορθής λειτουργίας γίνεται με άλλες τεχνικές, όπως είναι η αποκλειστική χρήση εξωτερικών ελεγκτών ή ο ενσωματωμένος αυτοέλεγχος.

Στο κεφάλαιο αυτό θα παρουσιαστούν δύο τεχνικές οι οποίες έχουν δημοσιευτεί στις εργασίες [Bellos 02], [Bellos 03a] και [Bellos 03b] και οι οποίες εφαρμόζονται σε δομές ενσωματωμένου αυτοελέγχου προορισμένες για παράλληλο έλεγχο του υπό δοκιμή κυκλώματος (test-per-clock BIST). Οι τεχνικές αυτές ανήκουν στην κατηγορία των ντετερμινιστικών δομών ενσωματωμένου αυτοελέγχου και αντιμετωπίζουν το πρόβλημα της εμφώλευσης των διανυσμάτων δοκιμής, που ορίζεται ως εξής: με δοσμένο ένα σύνολο δοκιμής T , στόχος είναι η παραγωγή μιας ακολουθίας διανυσμάτων έτσι ώστε κάθε διάνυσμα του συνόλου δοκιμής T να εμφανίζεται σε αυτήν. Ο γενικός αυτός ορισμός επιτρέπει την ύπαρξη περισσότερων διανυσμάτων στην ακολουθία είτε αυτά είναι επαναλήψεις των διανυσμάτων του δοσμένου συνόλου δοκιμής, είτε νέα διανύσματα. Τα σύνολα δοκιμής που μπορούν να χρησιμοποιηθούν ως δεδομένα στις μεθόδους αυτές μπορεί να ανιχνεύουν όλα τα απλά σφάλματα μόνιμης τιμής ή μόνο τα δύσκολα σφάλματα μόνιμης τιμής και μπορεί να είναι είτε πλήρως (fully specified) είτε μερικώς ορισμένα (partially specified) και παράγονται συνήθως από εργαλεία ATPG.

Διάφορες λύσεις για το πρόβλημα της εμφώλευσης διανυσμάτων δοκιμής έχουν μελετηθεί στη διεθνή βιβλιογραφία, όπως χρήση μνήμης ROM [Agarwal 81] [Edisooriya 92], αυτόνομες γραμμικές μηχανές πεπερασμένων καταστάσεων (autonomous linear finite state machines) [Lew Yan Voon 92], δίκτυα πυλών OR [Dufaza 93], δυαδικοί μετρητές [Kagaris 96] [Kagaris 99] και μετρητές δακτυλίου με προγραμματιζόμενη ανάδραση (twisted ring counters with programmable feedback) [Swaminathan 01]. Ο Πίνακας 4-1 παρουσιάζει τα κύρια χαρακτηριστικά των παραπάνω μεθόδων. Όπως φαίνεται όλες οι μέθοδοι μπορούν να εφαρμοστούν σε σύνολα δοκιμής που ανιχνεύουν τα δύσκολα σφάλματα. Όσον αφορά τα

σύνολα δοκιμής που ανιχνεύουν όλα τα σφάλματα του κυκλώματος, οι μόνες μέθοδοι που δεν μπορούν να εφαρμοστούν όταν τα σύνολα δοκιμής είναι πλήρως ορισμένα είναι αυτές που βασίζονται σε δυαδικούς μετρητές. Επίσης οι μέθοδοι των [Lew Yan Voon 92] [Edisooriya 92] [Dufaza 93] δεν έχουν μελετηθεί για την περίπτωση των μερικώς ορισμένων συνόλων δοκιμής. Τέλος η δεξιότερη στήλη του Πίνακα 4-1 δείχνει το μέγεθος της παραγόμενης ακολουθίας διανυσμάτων σε σχέση με το μέγεθος του αρχικού συνόλου δοκιμής. Όλες οι παραπάνω τεχνικές δεν απαιτούν γνώση της εσωτερικής δομής του κυκλώματος υπό δοκιμή και έτσι μπορούν να χρησιμοποιηθούν σε περιπτώσεις που χρησιμοποιούνται πυρήνες προστατευμένοι από πνευματική ιδιοκτησία (Intellectual Property Cores).

Πίνακας 4-1. Χαρακτηριστικά μεθόδων ενσωμάτωσης διανυσμάτων δοκιμής

Μέθοδος	Σύνολα δοκιμής για τα δύσκολα σφάλματα	Σύνολα δοκιμής για όλα τα σφάλματα		Μέγεθος ακολουθίας διανυσμάτων
		Πλήρως ορισμένα	Μερικώς ορισμένα	
Μνήμη ROM [Agarwal 81]	✓	✓	✓	Ίσο
[Edisooriya 92]	✓	✓		Τουλάχιστον δυο φορές μεγαλύτερο
[Lew Yan Voon 92]	✓	✓		Ίσο
[Dufaza 93]	✓	✓		Ίσο
[Kagaris 96] [Kagaris 99]	✓		✓	Πάρα πολύ μεγάλο
[Swaminathan 01]	✓	✓	✓	Πάρα πολύ μεγάλο

Οι προτεινόμενες τεχνικές παράγουν τόσα διανύσματα όσο είναι και το μέγεθος του δοσμένου συνόλου δοκιμής. Η πρώτη [Bellos 02], [Bellos 03a] βασίζεται στη χρήση ολισθητών φάσης και σε ολισθητές γραμμικής ανάδρασης ενώ η δεύτερη [Bellos 03b] συνδυάζει την ιδέα των διανυσμάτων διαφορών με δίκτυα πυλών OR. Οι δύο μέθοδοι χρησιμοποιούν αλγορίθμους προεπεξεργασίας των συνόλων δοκιμής που δίνονται ώστε να διευκολυνθεί η κατασκευή αποδοτικών μηχανισμών παραγωγής διανυσμάτων. Στις επόμενες ενότητες περιγράφονται κάποια βασικά στοιχεία για τη θεωρία των ολισθητών γραμμικής ανάδρασης καθώς και οι δύο προτεινόμενες τεχνικές.

4.1 Στοιχεία θεωρίας ολισθητών γραμμικής ανάδρασης

4.1.1 Δομή γραμμικών κυκλωμάτων και περιγραφή ολισθητών γραμμικής ανάδρασης

Έστω τα κυκλώματα των Σχημάτων 4-1.α και 4-1.β που αποτελούνται από D φλιπ-φλοπ συνδεδεμένα σε μορφή δακτυλίου. Τα κυκλώματα αυτά δεν απαιτούν καμία είσοδο εκτός από ένα σήμα χρονισμού, είναι δηλαδή *αυτόνομα* (*autonomous*), και μπορούν να μεταβούν κυκλικά μεταξύ ενός αριθμού διαφορετικών καταστάσεων πριν αυτές αρχίσουν να επαναλαμβάνονται. Αν ένα κύκλωμα αποτελείται n φλιπ-φλοπ τότε οι δυνατές διαφορετικές καταστάσεις είναι 2^n και επομένως ένα τέτοιο κύκλωμα θα παράγει κυκλικά κάποιες από τις καταστάσεις {00...00, 00...01, 00...10, ..., 11...10, 11...11}. Για παράδειγμα το κύκλωμα του Σχήματος 4-1.α ξεκινώντας από την αρχική κατάσταση {011} θα παράγει τις καταστάσεις {101}, {110} πριν

βρεθεί πάλι στην αρχική του κατάσταση. Αν όμως η αρχική κατάσταση είναι μια από τις $\{000, 111\}$ τότε ο ολισθητής παραμένει στην ίδια κατάσταση. Γενικά ένας ολισθητής n φλιπ-φλοπ θα παράγει το πολύ n διαφορετικές καταστάσεις. Οι καταστάσεις από τις οποίες θα περάσει το κύκλωμα του Σχήματος 4-1.β (το σύμβολο $\oplus$ συμβολίζει την πράξη του αποκλειστικού-Ή, exclusive-OR, XOR) ξεκινώντας από την κατάσταση $\{011\}$ φαίνονται στον Πίνακα 4-2. Όπως βλέπουμε ο ολισθητής παράγει 7 διαφορετικές καταστάσεις πριν αρχίσει να τις επαναλαμβάνει. Αν όμως η αρχική κατάσταση ήταν η $\{000\}$, τότε ο ολισθητής θα παρέμενε στην ίδια κατάσταση συνεχώς.

Σχήμα 4-1. Κυκλώματα ολισθητών

Πίνακας 4-2. Καταστάσεις κυκλώματος του Σχήματος 4-1.α

	FF ₁	FF ₂	FF ₃
s ₀	0	1	1
s ₁	0	0	1
s ₂	1	0	0
s ₃	0	1	0
s ₄	1	0	1
s ₅	1	1	0
s ₆	1	1	1
s ₇ = s ₀	0	1	1

Τα παραπάνω κυκλώματα αποτελούν περιπτώσεις γραμμικών κυκλωμάτων τα οποία κατασκευάζονται από τα παρακάτω δομικά στοιχεία:

- μοναδιαίες καθυστερήσεις (unit delays) για την υλοποίηση των οποίων μπορούν να χρησιμοποιηθούν D φλιπ-φλοπ,
- αθροιστές ως προς υπόλοιπο 2 (modulo-2 adders) και
- βαθμωτοί πολλαπλασιαστές ως προς υπόλοιπο 2

Τέτοια κυκλώματα ικανοποιούν την αρχή της *υπέρθεσης*, κατά την οποία η απόκριση του κυκλώματος σε ένα γραμμικό συνδυασμό διαφορετικών δεδομένων εισόδου είναι ίση με τον ίδιο γραμμικό συνδυασμό των αποκρίσεων του κυκλώματος στα διαφορετικά δεδομένα εισόδου. Ως παράδειγμα θεωρείστε το κύκλωμα του Σχήματος 4-1.β και τις καταστάσεις s₀ και s₅ του Πίνακα 4-2. Χρησιμοποιώντας την πρόσθεση ως προς υπόλοιπο 2 ως γραμμικό συνδυασμό των δύο αυτών καταστάσεων λαμβάνουμε την τιμή $\{101\}$. Αν αυτή είναι η κατάσταση του ολισθητή τότε η επόμενη κατάσταση είναι η $\{110\}$. Αντίστοιχα οι αποκρίσεις του κυκλώματος στις καταστάσεις s₀ και s₅ είναι οι $\{001\}$ και $\{111\}$ των οποίων η πρόσθεση ως προς υπόλοιπο 2 δίνει την τιμή $\{110\}$.

Οι ολισθητές γραμμικής ανάδρασης (Linear Feedback Shift Register – LFSR), όπως υποδηλώνει το όνομά τους, είναι γραμμικά κυκλώματα, τα οποία αποτελούνται από φλιπ-φλοπ και πύλες αποκλειστικού-Ή, με τις τελευταίες να υλοποιούν τις συναρτήσεις ανάδρασης. Υπάρχουν δύο δυνατές υλοποιήσεις ενός ολισθητή γραμμικής ανάδρασης, ανάλογα με τον τρόπο υλοποίησης των αναδράσεων. Στην πρώτη μορφή (external XOR LFSR) όλες οι αναδράσεις από τα επιλεγμένα φλιπ-φλοπ οδηγούνται σε εξωτερικές πύλες XOR και η έξοδος της τελευταίας τροφοδοτεί το πρώτο φλιπ-φλοπ του ολισθητή όπως φαίνεται στο Σχήμα 4-2.α. Ο συντελεστής c_i , που ονομάζεται *συντελεστής ανάδρασης*, (*feedback coefficient*) καθορίζει αν θα υπάρχει ανάδραση από την έξοδο του φλιπ-φλοπ i . Για τιμή $c_i = 0$ η πύλη AND τροφοδοτεί με 0 την αντίστοιχη πύλη XOR με αποτέλεσμα αυτή να αντικαθίσταται από μια απλή σύνδεση. Στη δεύτερη μορφή υπάρχουν πύλες XOR ανάμεσα στα φλιπ-φλοπ του δακτυλίου. Η μία είσοδος τους οδηγείται από την έξοδο του τελευταίου φλιπ-φλοπ του δακτυλίου και η άλλη από την έξοδο του αμέσως προηγούμενου φλιπ-φλοπ. Ο συντελεστής c_i καθορίζει, όπως και στην προηγούμενη μορφή, αν μια ανάδραση θα οδηγήσει την XOR πύλη που βρίσκεται μετά το φλιπ-φλοπ $n - 1 - i$. Για $c_i = 0$ η πύλη XOR αντικαθίσταται από μια απλή σύνδεση μεταξύ της εξόδου του ενός φλιπ-φλοπ και της εισόδου του επόμενου. Οι δύο μορφές είναι ισοδύναμες μεταξύ τους με αποτέλεσμα παρουσιάζουν τις ίδιες ιδιότητες και να είναι δυνατή η εξαγωγή του ολισθητή της μίας μορφής γνωρίζοντας τον ολισθητή της άλλης.

Σχήμα 4-2. Μορφές ολισθητών γραμμικής ανάδρασης

Κάθε ολισθητής γραμμικής ανάδρασης υλοποιεί μια αναδρομική σχέση μεταξύ των στοιχείων μιας ακολουθίας αριθμών. Έστω $\{a_m\} = \{a_0, a_1, a_2, \dots, a_n, \dots\}$ η ακολουθία των αριθμών που παράγονται από την έξοδο ενός ολισθητή γραμμικής ανάδρασης κατασκευασμένου από n φλιπ-φλοπ. Αν χρησιμοποιήσουμε την έννοια της *γεννήτριας συνάρτησης* (*generating function*) μπορούμε να εκφράσουμε την ακολουθία ως εξής:

$$G(x) = a_0 + a_1x + a_2x^2 + \dots + a_nx^n + \dots = \sum_{m=0}^{\infty} a_mx^m \quad (4-1)$$

Προφανώς τα αρχικά περιεχόμενα του ολισθητή τελικά θα ολισθηθούν προς τα δεξιά και έτσι η αρχική του κατάσταση μπορεί να θεωρηθεί ως:

$$\alpha_n, \alpha_{n-1}, \alpha_{n-2}, \dots, \alpha_2, \alpha_1$$

Αν η αναδρομική σχέση που παράγει την ακολουθία $\{a_m\}$ δίνεται από τη σχέση:

$$a_m = \sum_{i=1}^n c_i a_{m-i} \quad (4-2)$$

όπου οι συντελεστές c_i καθορίζονται από τις αναδράσεις του ολισθητή και είναι ίδιοι με αυτούς των Σχημάτων 4-2.α και 4-2.β, τότε είναι δυνατό να εκφράσουμε τη γεννήτρια συνάρτηση $G(x)$ συναρτήσει της Σχέσης (4-2). Συγκεκριμένα αντικαθιστούμε στη Σχέση (4-1) το a_m με τη Σχέση (4-2) λαμβάνοντας:

$$\begin{aligned} G(x) &= \sum_{m=0}^{\infty} \sum_{i=1}^n c_i a_{m-i} x^m = \sum_{i=1}^n c_i x^i \sum_{m=0}^{\infty} a_{m-i} x^{m-i} = \\ &= \sum_{i=1}^n c_i x^i \left[a_{-i} x^{-i} + \dots + a_{-1} x^{-1} + \sum_{m=0}^{\infty} a_m x^m \right] = \\ &= \sum_{i=1}^n c_i x^i \left[a_{-i} x^{-i} + \dots + a_{-1} x^{-1} + G(x) \right] \end{aligned}$$

Από την τελευταία σχέση λαμβάνουμε:

$$G(x) - \sum_{i=1}^n c_i x^i G(x) = \sum_{i=1}^n c_i x^i \left[a_{-i} x^{-i} + \dots + a_{-1} x^{-1} \right]$$

το οποίο τελικά δίνει:

$$G(x) = \frac{\sum_{i=1}^n c_i x^i \left[a_{-i} x^{-i} + \dots + a_{-1} x^{-1} \right]}{1 - \sum_{i=1}^n c_i x^i} \quad (4-3)$$

Από τη Σχέση (4-3) μπορούμε να παρατηρήσουμε ότι η γεννήτρια συνάρτηση εκφράζεται μόνο ως συνάρτηση της αρχικής κατάστασης του ολισθητή γραμμικής ανάδρασης και των συντελεστών ανάδρασης c_i . Αν η αρχική κατάσταση του ολισθητή είναι:

$$\alpha_n = \alpha_{n-1} = \alpha_{n-2} = \dots = \alpha_2 = 0, \alpha_1 = 1$$

τότε η Σχέση (4-3) δίνει το παρακάτω:

$$G(x) = \frac{c_n}{1 - \sum_{i=1}^n c_i x^i} \quad (4-4)$$

Ο παρονομαστής της Σχέσης (4-4) είναι ένα πολυώνυμο βαθμού n το οποίο ονομάζεται *χαρακτηριστικό πολυώνυμο (characteristic polynomial)* της ακολουθίας $\{a_m\}$ και του ολισθητή γραμμικής ανάδρασης που την παρήγαγε. Πρέπει επίσης να σημειωθεί ότι για έναν ολισθητή γραμμικής ανάδρασης αποτελούμενο από n φλιπ-φλοπ ισχύει $c_n = 1$.

Παράδειγμα 4-1. Έστω ο ολισθητής γραμμικής ανάδρασης του Σχήματος 4-3 που υλοποιεί την αναδρομική σχέση $a_m = a_{m-3} + a_{m-5}$, όπου ισχύει ότι $c_1 = c_2 = c_4 = 0$ και $c_3 = c_5 = 1$. Το χαρακτηριστικό πολυώνυμο αυτής της αναδρομικής σχέσης είναι ίσο με:

$$f(x) = 1 - \sum_{i=1}^5 c_i x^i = 1 - x^3 - x^5 = 1 + x^3 + x^5$$

Στο παραπάνω χρησιμοποιήθηκε αριθμητική ως προς υπόλοιπο 2. Αντίστροφα, αν γνωρίζουμε το χαρακτηριστικό πολυώνυμο ενός ολισθητή γραμμικής ανάδρασης είναι πολύ εύκολο να κατασκευαστεί το κύκλωμα που τον υλοποιεί. Χρησιμοποιούμε τόσα φλιπ-φλοπ όσος είναι ο βαθμός του πολυωνύμου και τα αριθμούμε από τα αριστερά προς τα δεξιά ξεκινώντας από το 1. Ως αναδράσεις επιλέγονται οι έξοδοι εκείνων των φλιπ-φλοπ που αντιστοιχούν σε εκθέτες των όρων του χαρακτηριστικού πολυωνύμου. Στο συγκεκριμένο παράδειγμα οι αναδράσεις λαμβάνονται από τα φλιπ-φλοπ FF₃ και FF₅. Οι αναδράσεις οδηγούνται σε πύλες XOR που υλοποιούν πρόσθεση ως προς υπόλοιπο 2 και το αποτέλεσμα οδηγείται στην είσοδο του FF₁. ■

Σχήμα 4-3. Ολισθητής γραμμικής ανάδρασης Παράδειγματος 4-1

4.1.2 Ιδιότητες ακολουθιών παραγόμενων από ολισθητές γραμμικής ανάδρασης

Ένας ολισθητής γραμμικής ανάδρασης είναι στην πραγματικότητα μια μηχανή πεπερασμένων καταστάσεων, όπου η επόμενη κατάσταση καθορίζεται από την προηγούμενη της μέσω κάποιων αναδράσεων. Επομένως αν κάποια κατάσταση επαναληφθεί τότε όλες οι επόμενες καταστάσεις του ολισθητή θα επαναληφθούν και έτσι η ακολουθία καταστάσεων είναι περιοδική. Δεδομένου ενός ολισθητή n φλιπ-φλοπ οι πιθανές καταστάσεις που μπορεί να παραχθούν είναι 2^n . Λόγω της γραμμικής συμπεριφοράς του ολισθητή αν η αρχική του κατάσταση είναι η $\{00\dots 0\}$ τότε ο ολισθητής παράγει αυτή την κατάσταση συνεχώς ανεξαρτήτως του χαρακτηριστικού του πολυωνύμου. Επομένως ένας ολισθητής γραμμικής ανάδρασης μπορεί να παράγει το πολύ $2^n - 1$ διαφορετικές καταστάσεις και αντίστοιχα η περίοδος της ακολουθίας $\{a_m\}$ δεν μπορεί να περάσει το $2^n - 1$.

Όπως φαίνεται από τη Σχέση (4-3) η γεννήτρια συνάρτηση και άρα και η ακολουθία $\{a_m\}$ εξαρτώνται από το μέγεθος, το χαρακτηριστικό πολυώνυμο και την αρχική κατάσταση του ολισθητή γραμμικής ανάδρασης. Υπάρχουν όμως διάφορα χαρακτηριστικά πολυώνυμα που αναιρούν την εξάρτηση της περιόδου της ακολουθίας από την αρχική κατάσταση του ολισθητή. Τα πολυώνυμα αυτά έχουν την ιδιότητα ότι δεν μπορούν να εκφραστούν ως γινόμενα άλλων πολυωνύμων και ονομάζονται *ανάγωγα πολυώνυμα* (*irreducible polynomials*). Σε αυτήν την περίπτωση η περίοδος της ακολουθίας $\{a_m\}$ είναι ο μικρότερος ακέραιος για τον οποίο είναι δυνατή η διαίρεση του πολυωνύμου $1 - x^k$ με το χαρακτηριστικό πολυώνυμο. Για κάποια πολυώνυμα είναι δυνατή η παραγωγή ακολουθιών μέγιστου μήκους (*maximum length sequence*,

m-sequence) ή *χαρακτηριστικών ακολουθιών*. Τα πολυώνυμα που έχουν αυτή την ιδιότητα ονομάζονται *πρώτα* (*primitive*). Ένα πολυώνυμο είναι πρώτο όταν ο μικρότερος ακέραιος που διαιρεί ακριβώς το πολυώνυμο $1+x^k$ είναι $k = 2^n - 1$, όπου n είναι ο βαθμός του πολυωνύμου.

Η χαρακτηριστική ακολουθία παρουσιάζει κάποιες ιδιότητες οι πιο σημαντικές από τις οποίες είναι:

- η ιδιότητα του παραθύρου (*window property*). Αν ένα παράθυρο n δυαδικών ψηφίων ολισθηθεί κατά μήκος μιας χαρακτηριστικής ακολουθίας τότε μπορούμε να συναντήσουμε όλους τους δυνατούς μη μηδενικούς συνδυασμούς των n δυαδικών ψηφίων, δηλαδή $2^n - 1$ συνδυασμούς.
- η ιδιότητα της «Ολίσθησης-και-Προσθεσης» (*Shift-and-Add property*). Η άθροιση ως προς υπόλοιπο 2 μιας οποιασδήποτε χαρακτηριστικής ακολουθίας $\{a_m\}$ και μιας κυκλικής ολίσθησής της παράγει μια άλλη κυκλική ολίσθηση της $\{a_m\}$.

Αναλυτικότερη περιγραφή των ιδιοτήτων των ολισθητών γραμμικής ανάδρασης ξεφεύγει από τους σκοπούς της παρούσας διατριβής. Περισσότερες πληροφορίες μπορούν να αναζητηθούν στο [Bardell 87].

4.2 Εμφώλευση διανυσμάτων δοκιμής με χρήση ολισθητών φάσης

4.2.1 Βασική ιδέα

Η μέθοδος που προτείνεται για την εμφώλευση των διανυσμάτων δοκιμής χρησιμοποιεί έναν ολισθητή γραμμικής ανάδρασης (LFSR) μαζί με ολισθητές φάσης (Phase Shifters). Ένας ολισθητής φάσης [Bardell 90] είναι στην πραγματικότητα ένα κύκλωμα που αποτελείται από πύλες αποκλειστικού-Η (*exclusive OR – XOR*) οι οποίες είναι συνδεδεμένες με τέτοιο τρόπο ώστε να σχηματίζουν ένα δέντρο. Το γενικό σχήμα της αρχιτεκτονικής που προτείνεται φαίνεται στο Σχήμα 4-4.

Σχήμα 4-4. Προτεινόμενη αρχιτεκτονική

Ο ολισθητής φάσης είναι ένα κύκλωμα που σκοπό έχει να παράγει μια μετατοπισμένη κατά ένα αριθμό θέσεων έκδοση της χαρακτηριστικής ακολουθίας (*m-sequence*) του ολισθητή γραμμικής ανάδρασης. Για παράδειγμα, θεωρήστε τον ολισθητή γραμμικής ανάδρασης του Σχήματος 4-5 με χαρακτηριστικό πολυώνυμο $p(x) = x^4 + x + 1$ και αρχική κατάσταση $\{1\ 0\ 0\ 0\}$.

Η χαρακτηριστική ακολουθία λαμβάνεται από το αριστερότερο φλιπ-φλοπ του ολισθητή και είναι η παρακάτω:

Σχήμα 4-5. Ολισθητής γραμμικής ανάδρασης με χαρακτηριστικό πολυώνυμο $p(x) = x^4 + x + 1$

Αν χρησιμοποιήσουμε τον ολισθητή φάσης του Σχήματος 4-6 που αποτελείται από ένα δέντρο δυο XOR πυλών που λαμβάνουν σαν είσοδο τις εξόδους των φλιπ-φλοπ s_0 , s_1 και s_3 , τότε παράγουμε την παρακάτω ακολουθία:

$$s = 1\ 0\ 0\ 1\ 0\ 0\ 0\ 1\ 1\ 1\ 1\ 0\ 1\ 0\ 1,$$

που είναι ολισθημένη κατά 7 θέσεις δεξιά σε σχέση με την χαρακτηριστική ακολουθία του ολισθητή.

Σχήμα 4-6. Ολισθητής φάσης για ολίσθηση της χαρακτηριστικής ακολουθίας κατά 7 θέσεις

Η μέθοδος που προτείνεται στηρίζεται στις παρακάτω δύο ιδιότητες:

1. Με βάση την ιδιότητα του παραθύρου των χαρακτηριστικών ακολουθιών (Window property) κάθε στήλη ενός δοσμένου πίνακα δοκιμής μπορεί να αποδειχθεί ότι αποτελεί τμήμα της χαρακτηριστικής ακολουθίας ενός ολισθητή γραμμικής ανάδρασης με κατάλληλο μέγεθος και κατάλληλο χαρακτηριστικό πολυώνυμο. Στη χειρότερη περίπτωση αν έχουμε ένα πίνακα που αποτελείται από n διανύσματα w δυαδικών ψηφίων το καθένα, τότε όλες οι w στήλες του πίνακα θα είναι τμήματα της χαρακτηριστικής ακολουθίας ενός ολισθητή γραμμικής ανάδρασης που χαρακτηρίζεται από ένα πρώτο πολυώνυμο βαθμού n . Δεχόμαστε φυσικά ότι ισχύει ότι $w < 2^n - 1$. Οι στήλες αυτές όμως δεν εμφανίζονται στα ίδια σημεία της χαρακτηριστικής ακολουθίας.
2. Η μετατόπιση της χαρακτηριστικής ακολουθίας ενός ολισθητή γραμμικής ανάδρασης κατά έναν επιθυμητό αριθμό θέσεων r μπορεί να επιτευχθεί χρησιμοποιώντας την ιδιότητα «Ολίσθηση-και-Πρόσθεση» των χαρακτηριστικών ακολουθιών, η υλοποίηση της οποίας γίνεται με την πράξη του αποκλειστικού-Ή πάνω σε ένα κατάλληλο σύνολο από τις

εξόδους των φλιπ-φλοπ του ολισθητή γραμμικής ανάδρασης. Καθώς οι εξόδοι του ολισθητή γραμμικής ανάδρασης παράγουν ολισθημένες εκδόσεις της χαρακτηριστικής ακολουθίας η πράξη αποκλειστικού-Η μεταξύ τους υλοποιεί πρόσθεση ως προς υπόλοιπο 2 αυτών των ολισθημένων εκδόσεων της χαρακτηριστικής ακολουθίας παράγοντας μια νέα ολισθημένη έκδοση της χαρακτηριστικής ακολουθίας.

Οι δύο παραπάνω ιδιότητες χρησιμοποιούνται ως εξής: ας υποθέσουμε ότι έχουμε βρει έναν ολισθητή γραμμικής ανάδρασης με το κατάλληλο μέγεθος και με το κατάλληλο χαρακτηριστικό πολώνυμο έτσι ώστε κάθε στήλη του πίνακα δοκιμής να αποτελεί τμήμα της χαρακτηριστικής ακολουθίας του ολισθητή γραμμικής ανάδρασης. Έστω ότι p_i είναι η θέση μέσα στη χαρακτηριστική ακολουθία από την οποία και μετά αρχίζουν να παρουσιάζονται τα δυαδικά ψηφία της στήλης i . Προφανώς υπάρχει η περίπτωση η κάθε στήλη να μπορεί να παρουσιαστεί σε περισσότερα του ενός σημεία μέσα στην χαρακτηριστική ακολουθία. Ο αριθμός τέτοιων παρουσιών εξαρτάται προφανώς από το μέγεθος του ολισθητή γραμμικής ανάδρασης που χρησιμοποιείται. Παρά το γεγονός ότι οι στήλες του πίνακα δοκιμής εμφανίζονται στη χαρακτηριστική ακολουθία δεν είναι δυνατό να αναπαράγουμε το σύνολο δοκιμής καθώς τα διαφορετικά σημεία εμφάνισης των στηλών μέσα στη χαρακτηριστική ακολουθία αντιστοιχούν σε διαφορετικές χρονικές στιγμές εμφάνισής τους. Απαιτείται λοιπόν ένας συγχρονισμός των εμφανίσεων αυτών ώστε να αναπαραχθεί το σύνολο δοκιμής. Χρησιμοποιώντας την «Ολίσθηση και Πρόσθεση» ιδιότητα μπορούμε να δημιουργήσουμε w μετατοπισμένες εκδόσεις της χαρακτηριστικής ακολουθίας, μία για κάθε στήλη i ανάλογα με τη θέση στην οποία εμφανίζεται η στήλη και ανάλογα με τα περιεχόμενα του ολισθητή γραμμικής ανάδρασης. Οι w μετατοπισμένες εκδόσεις της χαρακτηριστικής ακολουθίας πρέπει να είναι «συγχρονισμένες» μεταξύ τους, δηλαδή όλες οι στήλες που θέλουμε να παράγουμε να βρίσκονται στο ίδιο σημείο της αντίστοιχης μετατοπισμένης έκδοσης. Η εκάστοτε μετατόπιση που απαιτείται για κάθε στήλη επιτυγχάνεται με χρήση ενός ολισθητή φάσης.

Παράδειγμα 4-2. Θεωρήστε για παράδειγμα ότι έχουμε τον παρακάτω πίνακα δοκιμής T:

$$T = \begin{bmatrix} 1 & 0 & 1 & 1 & 0 \\ 1 & 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 & 1 \end{bmatrix}$$

Έστω επίσης ότι χρησιμοποιούμε τον ολισθητή γραμμικής ανάδρασης του Σχήματος 4-5 ο οποίος ξεκινάει από την κατάσταση $\{s_0 s_1 s_2 s_3\} = \{1 0 0 0\}$. Η χαρακτηριστική ακολουθία που παράγεται είναι η παρακάτω:

$$m = 1 1 1 1 0 1 0 1 1 0 0 1 0 0 0$$

Μπορούμε να παρατηρήσουμε ότι η πρώτη στήλη (c_1) θα αρχίσει να παρουσιάζεται στη χαρακτηριστική ακολουθία 2 κύκλους ρολογιού μετά την αρχική κατάσταση, η δεύτερη στήλη (c_2) μετά από 10 κύκλους ρολογιού κ.ο.κ. Μπορούμε να χρησιμοποιήσουμε έναν ολισθητή φάσης για κάθε στήλη, ο οποίος θα παράγει κυκλικές μετατοπίσεις της παραπάνω ακολουθίας με τέτοιο τρόπο ώστε τα δυαδικά ψηφία που βρίσκονται στις ίδιες θέσεις κάθε στήλης να

παράγονται στον ίδιο ακριβώς κύκλο ρολογιού. Με αυτόν τον τρόπο το σύνολο δοκιμής μπορεί να παραχθεί μόλις σε 4 κύκλους ρολογιού. ■

Για να κατασκευαστεί ένας ολισθητής φάσης για κάθε στήλη πρέπει να καθορίσουμε το κατάλληλο σύνολο από τις εξόδους του ολισθητή γραμμικής ανάδρασης (taps) που θα αποτελέσουν εισόδους στην πράξη του αποκλειστικού-Η ώστε να παράγεται η επιθυμητή κυκλική μετατόπιση της χαρακτηριστικής ακολουθίας. Μια γρήγορη μέθοδος καθορισμού των εισόδων του ολισθητή φάσης έχει παρουσιαστεί στο [Rajski 00]. Αυτή η μέθοδος με δοσμένο τον αριθμό των θέσεων που επιθυμούμε να μετατοπίσουμε κυκλικά την χαρακτηριστική ακολουθία υπολογίζει πολύ γρήγορα το σύνολο των εισόδων του ολισθητή φάσης. Η μέθοδος αυτή βασίζεται στη χρήση ολισθητών γραμμικής ανάδρασης τύπου II οι οποίοι προκύπτουν από την αντιστροφή των αναδράσεων των ολισθητών γραμμικής ανάδρασης με εξωτερικές πύλες XOR. Ο τύπου II ολισθητής γραμμικής ανάδρασης του Σχήματος 4-5 φαίνεται στο Σχήμα 4-8, όπου η ανάδραση έχει αλλάξει φορά και η πύλη XOR έχει τοποθετηθεί ανάμεσα στο πρώτο και το δεύτερο φλιπ-φλοπ. Ο αλγόριθμος που υλοποιεί τη μέθοδο υπολογισμού του συνόλου των εισόδων του ολισθητή φαίνεται στο Σχήμα 4-7.

Αλγόριθμος 4-1.

Είσοδος: k ο αριθμός θέσεων που έχει μετατοπιστεί η χαρακτηριστική ακολουθία

Έξοδος: Οι έξοδοι του ολισθητή γραμμικής ανάδρασης που υλοποιούν τον ολισθητή φάσης

Βήμα 1. Δεδομένου ενός n δυαδικών ψηφίων τύπου I ολισθητή γραμμικής ανάδρασης καθόρισε τον αντίστοιχο τύπου II ολισθητή.

Βήμα 2. Αρχικοποίηση του τύπου II ολισθητή γραμμικής ανάδρασης με το 10...0.

Βήμα 3. Εξομοίωση του τύπου II ολισθητή για $2^n - 1 - k$ κύκλους ρολογιού.

Βήμα 4. Οι θέσεις των '1' στην κατάσταση που προέκυψε στα φλιπ-φλοπ του τύπου II ολισθητή γραμμικής ανάδρασης δείχνουν ποια πρέπει να είναι τα φλιπ-φλοπ του τύπου I ολισθητή γραμμικής ανάδρασης που θα αποτελέσουν τις εισόδους του ολισθητή φάσης. Η έξοδος του ολισθητή φάσης είναι μία αριστερή κυκλική ολίσθηση κατά k θέσεις της χαρακτηριστικής ακολουθίας που λαμβάνεται από το αριστερότερο φλιπ-φλοπ του ολισθητή γραμμικής ανάδρασης.

Σχήμα 4-7. Αλγόριθμος καθορισμού συνόλου εισόδων του ολισθητή φάσης

Παράδειγμα 4-3. Έχοντας υπόψη τον τύπου II ολισθητή γραμμικής ανάδρασης του Σχήματος 4-8 ο Αλγόριθμος 4-1 λαμβάνει ως εισόδους κάθε μία από τις κυκλικές μετατοπίσεις που θέλουμε για κάθε στήλη και παράγει τα παρακάτω σύνολα εισόδων των ολισθητών φάσης:

C₁: S₀, S₂ και S₃

C₂: S₁ και S₂

C₃: S₀, S₁ και S₃

C₄: S₀ και S₂

C₅: S₃

Το κάθε σύνολο εισόδων του ολισθητή φάσης οδηγείται σε ένα δέντρο από πύλες XOR, με αποτέλεσμα οι έξοδοι των δέντρων να συγχρονίζουν τις μετατοπισμένες χαρακτηριστικές ακολουθίες και έτσι να παράγεται το σύνολο δοκιμής T . Φυσικά ο ολισθητής γραμμικής ανάδρασης πρέπει, ξεκινώντας από την αρχική του κατάσταση, να παράγει άλλες τρεις ώστε να παραχθούν τα παραπάνω διανύσματα σε διαδοχικούς κύκλους ρολογιού. ■

Σχήμα 4-8. Ο τύπου II ολισθητής γραμμικής ανάδρασης του ολισθητή του Σχήματος 4-5

Στο παραπάνω παράδειγμα θεωρήσαμε ότι ο ολισθητής γραμμικής ανάδρασης έχει ως αρχική κατάσταση την $\{s_0 s_1 s_2 s_3\} = \{1 0 0 0\}$. Με βάση αυτή την κατάσταση προέκυψε η χαρακτηριστική ακολουθία σύμφωνα με την οποία υπολογίστηκαν οι απαραίτητες κυκλικές μετατοπίσεις και τελικά οι ολισθητές φάσης. Είναι προφανές ότι η χρήση διαφορετικής αρχικής κατάστασης στον ολισθητή γραμμικής ανάδρασης θα είχε ως αποτέλεσμα την παραγωγή διαφορετικής χαρακτηριστικής ακολουθίας και εντέλει οι ολισθητές φάσης θα έπρεπε να υλοποιήσουν διαφορετικού μεγέθους κυκλικές μετατοπίσεις.

4.2.2 Αλγόριθμος εμφώλευσης διανυσμάτων δοκιμής

Ο προτεινόμενος αλγόριθμος χρησιμοποιεί ως είσοδο ένα πίνακα δοκιμής T και τον επεξεργάζεται κατά στήλες. Πριν όμως ο πίνακας δοκιμής χρησιμοποιηθεί από τον αλγόριθμο, πραγματοποιείται μια προεπεξεργασία του ώστε να βελτιωθούν τα αποτελέσματα που θα δώσει ο αλγόριθμος.

Από το παραπάνω παράδειγμα είναι φανερό ότι το εμβαδόν του υλικού που απαιτείται για την υλοποίηση των ολισθητών φάσης μπορεί να μειωθεί αν μειωθεί και ο αριθμός των στηλών του πίνακα T . Αυτό προφανώς μπορεί να επιτευχθεί με την απαλοιφή σταθερών στηλών, δηλαδή στηλών όπου όλα τα δυαδικά ψηφία έχουν την ίδια σταθερή τιμή και με την αντικατάσταση ομάδων από όμοιες ή συμπληρωματικές στήλες από μία μοναδική στήλη που τις αντιπροσωπεύει. Έστω T' ο πίνακας δοκιμής που προκύπτει από αυτές τις ενέργειες. Οι σταθερές στήλες απαλείφονται επειδή μπορούν να παραχθούν εύκολα από μια πηγή σταθερού '0' ή σταθερού '1' όπως είναι η γείωση και η τροφοδοσία αντίστοιχα. Σε περίπτωση που ο πίνακας δοκιμής περιέχει αδιάφορα δυαδικά ψηφία (don't care bits - x), τότε η στήλη που περιέχει κάποια από αυτά μπορεί να θεωρηθεί σταθερή αν τα υπόλοιπα ψηφία της έχουν την ίδια τιμή ('0' ή '1'). Σύνολα δοκιμής που αφορούν την ανίχνευση δύσκολων σφαλμάτων συνήθως περιέχουν μεγάλο αριθμό από αδιάφορα δυαδικά ψηφία.

Είναι φανερό ότι όταν έχουμε έναν πίνακα δοκιμής που ανιχνεύει όλα τα σφάλματα ενός κυκλώματος τότε δεν υπάρχουν σταθερές στήλες σε αυτόν. Αν, όμως, ο πίνακας δοκιμής

χωριστεί σε δύο ή περισσότερα κομμάτια, που σημαίνει ότι κάθε στήλη θα χωριστεί σε δυο ή περισσότερα τμήματα, τότε είναι δυνατή η ύπαρξη ενός κομματιού όπου υπάρχει μια σταθερή στήλη σε αυτό ακόμα και αν η στήλη δεν είναι σταθερή όταν λαμβάνουμε υπόψη ολόκληρο τον πίνακα δοκιμής. Με βάση αυτή την παρατήρηση μια ακόμη ενέργεια προεπεξεργασίας του πίνακα δοκιμής είναι η αναδιάταξη των διανυσμάτων του συνόλου δοκιμής ή ισοδύναμα των γραμμών του πίνακα δοκιμής ώστε να δημιουργηθούν στήλες όπου συνεχόμενα δυαδικά ψηφία έχουν την ίδια τιμή. Η αναδιάταξη των γραμμών του πίνακα γίνεται με τον ακόλουθο τρόπο: διαλέγουμε τυχαία μια στήλη και τοποθετούμε τις γραμμές του πίνακα ώστε η στήλη να αποτελείται από ένα τμήμα με μηδενικά ακολουθούμενο από ένα τμήμα με μονάδες. Στη συνέχεια λαμβάνουμε υπόψη τις γραμμές που περιέχουν τα μηδενικά της στήλης με βάση την οποία έγινε η προηγούμενη αναδιάταξη των γραμμών. Για αυτές τις γραμμές εφαρμόζουμε την ίδια αναδιάταξη των γραμμών αναδρομικά. Αυτό έχει ως αποτέλεσμα να μην καταστρέφεται το τμήμα από συνεχόμενα μηδενικά που δημιουργήθηκε στο προηγούμενο βήμα. Προφανώς η ίδια αναδρομική διαδικασία συμβαίνει και για τις γραμμές που έχουν τις μονάδες της στήλης με βάση την οποία έγινε η αναδιάταξη. Η αναδρομική διαδικασία σταματάει μόλις το μέγεθος των τμημάτων από συνεχόμενες μονάδες ή μηδενικά γίνει μικρότερο από κάποιο κατώφλι. Το τελευταίο συνήθως καθορίζεται από το μέγεθος των τμημάτων στο οποίο χωρίζεται ο πίνακας δοκιμής.

Αφού ολοκληρωθεί η προεπεξεργασία του πίνακα δοκιμής πρέπει να καθοριστεί το μέγεθος του ολισθητή γραμμικής ανάδρασης. Ο αριθμός των γραμμών του πίνακα καθώς και η στήλη με το μέγιστο αριθμό ορισμένων δυαδικών ψηφίων επιβάλλουν περιορισμούς στον ελάχιστο αριθμό φλιπ-φλοπ που πρέπει να χρησιμοποιηθούν για την κατασκευή του ολισθητή γραμμικής ανάδρασης. Αν ο αριθμός των γραμμών του πίνακα δοκιμής είναι n τότε ένας ολισθητής γραμμικής ανάδρασης με n φλιπ-φλοπ και πρώτο χαρακτηριστικό πολυώνυμο επαρκεί, καθώς μπορεί να παράγει $2^n - 1$ διαφορετικές καταστάσεις των n δυαδικών ψηφίων, οι οποίες εμφανίζονται στην χαρακτηριστική του ακολουθία. Από αυτές τις $2^n - 1$ διαφορετικές καταστάσεις λείπει η κατάσταση που περιέχει όλο μηδενικά καθώς τότε ο ολισθητής γραμμικής ανάδρασης θα παρήγαγε την κατάσταση αυτή συνεχώς. Η κατάσταση αυτή όπως και η όλο μονάδες δεν είναι απαραίτητο να παραχθούν καθώς ο πίνακας δοκιμής δεν περιέχει πια τέτοιες στήλες. Επομένως ο αριθμός διαφορετικών καταστάσεων που απαιτείται είναι $2^n - 2$, οι οποίες όμως μπορούν να παραχθούν με τη χρήση ενός ολισθητή γραμμικής ανάδρασης με ένα φλιπ-φλοπ λιγότερο. Ο ολισθητής αυτός παράγει $2^{n-1} - 1$ διαφορετικές καταστάσεις των $n-1$ δυαδικών ψηφίων μέσα στη χαρακτηριστική ακολουθία. Αν όμως πάρουμε ομάδες των n συνεχόμενων δυαδικών ψηφίων της χαρακτηριστικής ακολουθίας, όπου κάθε ομάδα είναι μια από τις διαφορετικές καταστάσεις των $n-1$ δυαδικών ψηφίων και του αμέσως επόμενου δυαδικού ψηφίου που εμφανίζεται στην χαρακτηριστική ακολουθία, τότε είναι δυνατό να έχουμε $2^{n-1} - 1$ διαφορετικούς συνδυασμούς n δυαδικών ψηφίων. Κάθε τέτοιος συνδυασμός είναι διαφορετικός από όλους τους υπόλοιπους και επιπλέον δεν αποτελεί συμπλήρωμα κανενός από τους

υπόλοιπους συνδυασμούς. Συνεπώς με τη χρήση αυτών και των συμπληρωματικών τους συνδυασμών μπορούμε να έχουμε όλους τους 2^n-2 διαφορετικούς συνδυασμούς n δυαδικών ψηφίων. Παρόμοια μπορούμε να χρησιμοποιήσουμε έναν μικρότερο ολισθητή γραμμικής ανάδρασης αν η παρουσία των αδιάφορων ψηφίων έχει ως αποτέλεσμα κάθε στήλη να μην έχει παραπάνω από d δυαδικά ψηφία με το d να είναι μικρότερο του n . Θεωρητικά υπάρχει η δυνατότητα να χρησιμοποιηθεί ένας ακόμη πιο μικρός ολισθητής γραμμικής ανάδρασης, αλλά η πιθανότητα να βρεθεί ένας τέτοιος ολισθητής είναι μικρή στην περίπτωση που ο αριθμός γραμμών του πίνακα δοκιμής είναι σχετικά μικρός.

Αλγόριθμος 4-2. Εμφώλευση Διανυσμάτων Δοκιμής

- Βήμα 1.** Απαλοιφή σταθερών, όμοιων και συμπληρωματικών στηλών με βάση τον αριθμό των φάσεων που χωρίζεται ο πίνακας δοκιμής. Έστω j το μέγεθος κάθε φάσης.
- Βήμα 2.** Υπολογισμός του βάρους κάθε στήλης, δηλαδή του αριθμού των ορισμένων δυαδικών ψηφίων. Διάταξη των στηλών κάθε φάσης με βάση το βάρος τους.
- Βήμα 3.** Καθορισμός του μεγέθους του ολισθητή γραμμικής ανάδρασης που θα χρησιμοποιηθεί. Το μέγεθος μπορεί να είναι είτε ο μέγιστος αριθμός από ορισμένα δυαδικά ψηφία μείον 1 είτε μια τιμή που δίνεται από το χρήστη.
- Βήμα 4.** Αν εξετάζεται η πρώτη φάση τότε η αρχική κατάσταση του ολισθητή γραμμικής ανάδρασης καθορίζεται από κάποια από τις στήλες της φάσης. Διαφορετικά η αρχική κατάσταση είναι αυτή που προκύπτει μετά από την εφαρμογή j κύκλων ρολογιού από την προηγούμενη αρχική κατάσταση του ολισθητή γραμμικής ανάδρασης.
- Βήμα 5.** Εύρεση κάθε στήλης μέσα στη χαρακτηριστική ακολουθία που παράγεται από τη συγκεκριμένη αρχική κατάσταση του ολισθητή γραμμικής ανάδρασης και αποθήκευση των συνόλων των δυνατών εισόδων των κατάλληλων ολισθητών φάσης σε μία ομάδα. Το σύνολο εισόδου κάθε ολισθητή φάσης βρίσκεται μέσω ενός τύπου II ολισθητή γραμμικής ανάδρασης, όπως περιγράφεται στον Αλγόριθμο 4-1.
- Βήμα 6.** Επιλογή του συνόλου εισόδων του ολισθητή φάσης που θα οδηγήσει στην ελαχιστοποίηση του εμβαδού υλοποίησης.
- Βήμα 7.** Εφαρμογή των Βημάτων 4, 5 και 6 τόσες φορές όσες είναι οι φάσεις που έχει χωριστεί ο πίνακας δοκιμής.

Σχήμα 4-9. Αλγόριθμος Εμφώλευσης Διανυσμάτων Δοκιμής

Όπως έχει ήδη αναφερθεί, η διαίρεση του πίνακα δοκιμής σε δύο ή περισσότερα τμήματα (φάσεις) παρέχει τη δυνατότητα υπαγωγής κάποιου αριθμού σταθερών στηλών. Αυτή η διαίρεση σε φάσεις μπορεί επίσης να αυξήσει την πιθανότητα να βρεθούν όμοιες ή συμπληρωματικές στήλες, καθώς το μέγεθος κάθε φάσης και άρα κάθε στήλης είναι μικρότερο από τον αρχικό αριθμό γραμμών του πίνακα. Επίσης το μέγεθος του ολισθητή γραμμικής ανάδρασης μειώνεται τουλάχιστον στο μισό του αρχικού του μεγέθους που ενδεχομένως θα μειώσει τουλάχιστον στο μισό το μέγεθος των δέντρων από πύλες XOR που υλοποιούν τους ολισθητές φάσεις. Ωστόσο η υπαγωγή φάσεων σημαίνει ότι κάθε κομμάτι της αρχικής στήλης παράγεται από διαφορετικό

ολισθητή φάσης και έτσι είναι απαραίτητη η ύπαρξη w πολυπλεκτών με τόσες εισόδους όσες είναι οι φάσεις m στις οποίες έχει χωριστεί ο πίνακας δοκιμής για να επιλέγεται η έξοδος του κατάλληλου ολισθητή φάσης. Επίσης καθώς ο ολισθητής γραμμικής ανάδρασης αλλάζει κατάσταση σε κάθε κύκλο ρολογιού η αρχική κατάσταση του ολισθητή είναι διαφορετική σε κάθε φάση, γεγονός που πρέπει να ληφθεί υπόψη στην κατασκευή των ολισθητών φάσης.

Με βάση τα παραπάνω ο απλός αλγόριθμος του Σχήματος 4-9 παρέχει λύση στο πρόβλημα της εμφώλευσης των διανυσμάτων ενός συνόλου δοκιμής.

Στον αλγόριθμο του Σχήματος 4-9 τα μόνα βήματα που χρήζουν περαιτέρω εκλέπτυνσης είναι τα Βήματα 5 και 6. Στο Βήμα 5 γίνεται αναζήτηση της κάθε στήλης μέσα στη χαρακτηριστική ακολουθία και καταγράφονται οι θέσεις στις οποίες αυτή βρίσκεται. Αυτές οι θέσεις εκφράζουν κατά πόσα δυαδικά ψηφία πρέπει να μετατοπιστεί η χαρακτηριστική ακολουθία ώστε με τον πρώτο κύκλο ρολογιού να παράγεται η στήλη. Στη συνέχεια με βάση το πόσο πρέπει να μετατοπιστεί η χαρακτηριστική ακολουθία παράγεται το σύνολο εισόδων του ολισθητή φάσης. Προφανώς επειδή είναι δυνατό να υπάρχουν πολλές εμφανίσεις της στήλης μέσα στη χαρακτηριστική ακολουθία υπάρχουν και διαφορετικά σύνολα εισόδων στον ολισθητή φάσης που μεταφράζονται σε διαφορετικά δέντρα πυλών XOR. Το Βήμα 6 αναλαμβάνει να διαλέξει τους κατάλληλους ολισθητές φάσης, έναν για κάθε στήλη, από τα σύνολα εισόδων που έχουν βρεθεί για κάθε στήλη. Αρχικά επιλέγεται η στήλη με το μεγαλύτερο βάρος, δηλαδή αυτή που έχει το μεγαλύτερο αριθμό ορισμένων δυαδικών ψηφίων. Σε περίπτωση που υπάρχουν περισσότερες στήλες με το ίδιο βάρος τότε επιλέγεται μία από αυτές τυχαία. Στη συνέχεια από τα σύνολα εισόδων που έχουν βρεθεί για την υπό εξέταση στήλη επιλέγεται εκείνο που έχει το μικρότερο αριθμό μελών, που είναι ισοδύναμο με το μικρότερο δέντρο από πύλες XOR. Μετά από αυτή την αρχικοποίηση εξετάζεται η στήλη με το επόμενο μεγαλύτερο βάρος. Σκοπός είναι να επιλεγεί εκείνο το σύνολο εισόδων, ή ισοδύναμο ένα δέντρο πυλών XOR, που θα αυξήσει όσο το δυνατόν λιγότερο το υλικό υλοποίησης. Αυτό επιτυγχάνεται με το να υπολογίσουμε αρχικά πόσες πύλες XOR δύο εισόδων απαιτούνται για την υλοποίηση του δέντρου από πύλες XOR με βάση το σύνολο εισόδων που μελετάμε. Έστω G ο αριθμός αυτός. Αν το σύνολο εισόδων που μελετάμε έχει κάποια κοινά μέλη με ήδη επιλεγμένα σύνολα εισόδων που αφορούν στήλες που ήδη έχουν υλοποιηθεί με κάποιον ολισθητή φάσης τότε αυτά τα κοινά μέλη μεταφράζονται σε αριθμό πυλών ο οποίος αφαιρείται από τον αρχικό αριθμό πυλών G . Αυτή η ενέργεια συνεχίζεται έως ότου να μη βρίσκουμε κοινά μέλη με ήδη επιλεγμένα σύνολα ή όταν το σύνολο των εισόδων εξαντληθεί. Η τελική τιμή του G δείχνει και την επιβάρυνση σε αριθμό πυλών που επιφέρει το σύνολο υπό μελέτη. Όταν ολοκληρωθεί ο υπολογισμός των πυλών G που κάθε σύνολο εισόδων εισάγει στα ήδη υπάρχοντα δέντρα πυλών XOR τότε επιλέγεται αυτό που προκαλεί τη μικρότερη επιβάρυνση.

Τα βήματα προεπεξεργασίας του πίνακα δοκιμής καθώς και ο αλγόριθμος του Σχήματος 4-9 υλοποιήθηκαν σε γλώσσα προγραμματισμού C.

4.2.3 Βασικά σχήματα υλοποίησης

Η γενική αρχιτεκτονική που παρουσιάζεται στο Σχήμα 4-4 μπορεί να υλοποιηθεί με διάφορους τρόπους. Η κάθε διαφορετική υλοποίηση αποσκοπεί στην ικανοποίηση διαφορετικών σχεδιαστικών στόχων, όπως είναι η εφαρμογή του συνόλου δοκιμής σε συχνότητα ίδια με τη συχνότητα λειτουργίας του κυκλώματος, η μείωση του υλικού υλοποίησης και η μείωση της μέσης και μέγιστης κατανάλωσης ισχύος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας του κυκλώματος. Το κοινό χαρακτηριστικό όλων των υλοποιήσεων είναι το ότι μια στήλη του πίνακα δοκιμής μπορεί να παραχθεί είτε από έναν ολισθητή φάσης (Σχήμα 4-10.α) είτε από έναν αριθμό από m ολισθητές φάσης (Σχήμα 4-10.β), ανάλογα με τον αριθμό των φάσεων που έχει διαιρεθεί ο πίνακας δοκιμής. Στη τελευταία περίπτωση τα φλιπ-φλοπ του ολισθητή γραμμικής ανάδρασης οδηγούν έναν αριθμό από ολισθητές φάσης, οι εξοδοί των οποίων οδηγούνται σε έναν πολυπλέκτη m σε 1 ($m > 1$). Η επιλογή του σωστού ολισθητή φάσης μπορεί να γίνει με τη χρήση ενός δυαδικού μετρητή από το 0 ως το $m-1$. Από εδώ και στο εξής η έξοδος του ολισθητή φάσης του Σχήματος 4-10.α ή η έξοδος του $m > 1$ πολυπλέκτη του Σχήματος 4-10.β θα αναφέρεται ως έξοδος ολισθητή φάσης.

Σχήμα 4-10. Υλοποιήσεις ολισθητών φάσης για την παραγωγή μιας στήλης

4.2.3.1 Σχήμα I - Εφαρμογή του συνόλου δοκιμής στη συχνότητα λειτουργίας του κυκλώματος

Σε αυτή την υλοποίηση χρησιμοποιείται ένας ανεξάρτητος ολισθητής γραμμικής ανάδρασης αποτελούμενος από k φλιπ-φλοπ. Σε αυτή την περίπτωση οι ολισθητές φάσης τοποθετούνται ανάμεσα στον ολισθητή γραμμικής ανάδρασης και στον καταχωρητή εισόδου του κυκλώματος. Για να μπορέσουν να οδηγηθούν τα κατάλληλα δεδομένα στον καταχωρητή εισόδου είναι απαραίτητη η χρήση w πολυπλεκτών $2 > 1$. Οι πολυπλέκτες αυτοί δέχονται στη μία είσοδό τους τις εξόδους των ολισθητών φάσης και στην άλλη τις εξόδους της προηγούμενης βαθμίδας και η επιλογή του σωστού συνόλου δεδομένων γίνεται με τη χρήση ενός σήματος TM (Test Mode) που καθορίζει ότι το κύκλωμα βρίσκεται σε κατάσταση ελέγχου ορθής λειτουργίας ή όχι. Η υλοποίηση της παραπάνω προσέγγισης φαίνεται στο Σχήμα 4-11.

Σχήμα 4-11. Σχήμα I

Στη περίπτωση που η καθυστέρηση διάδοσης μέσω των ολισθητών φάσης και των 2->1 πολυπλεκτών είναι μικρότερη ή ίση με την καθυστέρηση διάδοσης μέσω του υπό δοκιμή κυκλώματος τότε είναι δυνατή η εφαρμογή των διανυσμάτων σε συχνότητα ίδια με τη συχνότητα κανονικής λειτουργίας του κυκλώματος.

4.2.3.2 Σχήμα II - Μείωση του υλικού υλοποίησης

Η συγκεκριμένη υλοποίηση εκμεταλλεύεται την ύπαρξη καταχωρητών εισόδου στο κύκλωμα οι οποίοι κατά τη διάρκεια της κανονικής λειτουργίας του κυκλώματος χρησιμοποιούνται για την παροχή δεδομένων στις εισόδους του κυκλώματος από τις εξόδους άλλων κυκλωμάτων. Κατά τη διάρκεια του ελέγχου ορθής λειτουργίας του κυκλώματος τα φλιπ-φλοπ του καταχωρητή εισόδου μπορούν να χρησιμοποιηθούν στη διαδικασία παραγωγής των διανυσμάτων δοκιμής. Έστω ότι ο αλγόριθμος εμφώλευσης διανυσμάτων δοκιμής καθόρισε ότι το μέγεθος του ολισθητή γραμμικής ανάδρασης είναι k φλιπ-φλοπ. Σε περίπτωση που ο αριθμός αυτός είναι μεγαλύτερος από το μέγεθος του καταχωρητή τότε απαιτείται η χρήση επιπλέον φλιπ-φλοπ ώστε να κατασκευαστεί ο ολισθητής γραμμικής ανάδρασης. Η ανάγκη αυτή όμως σπάνια θα παρουσιαστεί καθώς η διαίρεση του συνόλου δοκιμής σε φάσεις μειώνει σημαντικά το μέγεθος του ολισθητή γραμμικής ανάδρασης. Καθώς χρησιμοποιούνται τα φλιπ-φλοπ του καταχωρητή για να τροφοδοτήσουν τους ολισθητές φάσης, οι τελευταίοι βρίσκονται τοποθετημένοι ανάμεσα στον καταχωρητή εισόδου και στο κύκλωμα υπό δοκιμή. Ο διαχωρισμός των δεδομένων που στέλνονται στο κύκλωμα γίνεται με ένα σύνολο w 2->1 πολυπλεκτών όπου η μία είσοδος οδηγείται από τον καταχωρητή εισόδου και η άλλη από τους ολισθητές φάσης και η επιλογή του κατάλληλου συνόλου δεδομένων γίνεται με ένα σήμα TM (Test Mode). Προφανώς η τοποθέτηση των ολισθητών φάσης ανάμεσα στον καταχωρητή εισόδου και στο κύκλωμα δεν επιτρέπει την εφαρμογή των διανυσμάτων με συχνότητα ίδια με τη συχνότητα κανονικής λειτουργίας του κυκλώματος. Αυτή η υλοποίηση της αρχιτεκτονικής φαίνεται στο Σχήμα 4-12. Σε σχέση με την προηγούμενη υλοποίηση χρησιμοποιούνται k πολυπλέκτες 2->1 αντί για k φλιπ-φλοπ.

Σχήμα 4-12. Σχήμα II

4.2.4 Σχήματα για μείωση μέσης και μέγιστης κατανάλωσης ισχύος

4.2.4.1 Βασική ιδέα μείωσης μέσης κατανάλωσης ισχύος

Η μείωση της μέσης και μέγιστης κατανάλωσης ισχύος είναι δυνατή μόνο όταν ο πίνακας δοκιμής έχει χωριστεί σε m φάσεις των j διανυσμάτων η καθεμία.

Στις παραπάνω υλοποιήσεις κάθε ένα από τα m κομμάτια της στήλης παράγεται από διαφορετικούς ολισθητές φάσης οι οποίοι όμως οδηγούνται ταυτόχρονα από τον ολισθητή γραμμικής ανάδρασης. Τα διανύσματα κάθε φάσης απαιτούν για την παραγωγή τους j κύκλους ρολογιού και για να παραχθεί όλο το σύνολο δοκιμής ο ολισθητής γραμμικής ανάδρασης θα πρέπει να παράγει συνολικά n διαφορετικές καταστάσεις σε ισάριθμους κύκλους ρολογιού. Παράλληλα ο δυαδικός μετρητής αυξάνεται κατά ένα κάθε j κύκλους ρολογιού ώστε να επιλέγει το σύνολο των ολισθητών φάσης που αντιστοιχεί στα διανύσματα της τρέχουσας φάσης.

Το μειονέκτημα της παραπάνω προσέγγισης είναι ότι τα δεδομένα στις εισόδους όλων των $m \cdot w$ ολισθητών φάσης αλλάζουν σε κάθε κύκλο ρολογιού. Όμως σε κάθε κύκλο ρολογιού δε χρησιμοποιούνται όλοι οι ολισθητές φάσης αλλά το πολύ w , όσες είναι οι στήλες του πίνακα δοκιμής. Επίσης, καθώς οι ολισθητές φάσης είναι υλοποιημένοι με πύλες XOR, αλλαγή στις εισόδους του δέντρου από πύλες XOR μπορεί να προκαλέσει πολλές μεταβάσεις από μια τιμή στη συμπληρωματική της στις εσωτερικές γραμμές του δέντρου χωρίς όμως να αλλάξει η τιμή της εξόδου του ολισθητή φάσης. Θεωρήστε για παράδειγμα μια πύλη XOR δύο εισόδων. Αλλαγή της τιμής και των δυο εισόδων αφήνει την έξοδο της πύλης στην ίδια τιμή. Έτσι ενώ φαίνεται ότι δεν έχει καταναλωθεί ενέργεια στην έξοδο της πύλης, έχουμε κατανάλωση ενέργειας στις εισόδους της πύλης. Μια τέτοια πύλη μπορεί να βρίσκεται βαθιά μέσα σε ένα δέντρο από πύλες XOR με αποτέλεσμα μέχρι εκείνο το σημείο να συμβαίνουν μεταβάσεις στις εξόδους πυλών που άμεσα ή έμμεσα οδηγούν τη συγκεκριμένη πύλη. Δεδομένου ότι η

συσχέτιση μεταξύ διαδοχικών καταστάσεων του ολισθητή γραμμικής ανάδρασης είναι σχετικά μικρή, μπορούμε εύκολα να συμπεράνουμε ότι ένας μεγάλος αριθμός από μεταβάσεις μπορεί να συμβεί μέσα στους ολισθητές φάσης. Επομένως υπάρχει ο κίνδυνος να εμφανιστούν μέσα στο μηχανισμό παραγωγής διανυσμάτων σημεία με σημαντική έκλυση θερμότητας που μπορεί να προκαλέσουν σημαντικά προβλήματα. Επίσης η ταυτόχρονη αλλαγή των εισόδων όλων των ολισθητών φάσης έχει ως αποτέλεσμα μεγάλη τιμή στη μέγιστη κατανάλωση ισχύος που μπορεί να δημιουργήσει περαιτέρω προβλήματα.

Για την αντιμετώπιση των παραπάνω προβλημάτων προτείνονται δύο βελτιώσεις της παραπάνω προσέγγισης. Η πρώτη (Σχήμα III) αντιμετωπίζει το πρόβλημα της μέσης κατανάλωσης ισχύος αλλάζοντας τον τρόπο που χρησιμοποιείται ο ολισθητής γραμμικής ανάδρασης. Η δεύτερη βελτίωση (Σχήμα IV) επεκτείνει την ιδέα που χρησιμοποιείται στο Σχήμα III χρησιμοποιώντας ένα δεύτερο ολισθητή γραμμικής ανάδρασης ώστε να μειωθεί παράλληλα και η μέγιστη κατανάλωση ισχύος.

4.2.4.2 Σχήμα III – Μείωση μέσης κατανάλωσης ισχύος

Με βάση τις παραπάνω παρατηρήσεις προτείνεται μία υλοποίηση όπου κάθε κατάσταση του ολισθητή γραμμικής ανάδρασης χρησιμοποιείται για την παραγωγή ενός διανύσματος από κάθε φάση του συνόλου δοκιμής πριν προχωρήσει στην επόμενη κατάσταση. Στην πράξη εφαρμόζεται μια τεχνική διαφύλλωσης (interleaving technique), όπου η πρώτη κατάσταση του ολισθητή γραμμικής ανάδρασης παράγει το πρώτο διάνυσμα κάθε φάσης, η δεύτερη κατάσταση το δεύτερο και ούτω καθεξής, μέχρι να φτάσουμε στο τελευταίο διάνυσμα της τελευταίας φάσης.

Συγκεκριμένα στις προηγούμενες δύο υλοποιήσεις ο ολισθητής αλλάζει κατάσταση σε κάθε κύκλο ρολογιού με αποτέλεσμα μόνο το πολύ w ολισθητές φάσης, που αντιστοιχούν στα διανύσματα της τρέχουσας φάσης, να παράγουν χρήσιμα δεδομένα ενώ όλοι οι υπόλοιποι καταναλώνουν ενέργεια χωρίς να παράγουν κάτι που θα μπορούσε να χρησιμοποιηθεί. Αν όμως καταφέρουμε να παράγουμε από τους ολισθητές φάσης χρήσιμα δεδομένα που μπορούν να χρησιμοποιηθούν σε επόμενους κύκλους ρολογιού τότε μπορούμε, με μια απλή αύξηση του μετρητή που ελέγχει τους $m \rightarrow 1$ πολυπλέκτες, να παράγουμε χρήσιμα διανύσματα. Η παραπάνω ιδέα μπορεί να επιτευχθεί αν κατασκευαστούν οι ομάδες ολισθητών φάσης κάθε φάσης με τέτοιο τρόπο ώστε κάθε ομάδα με την ίδια κατάσταση του ολισθητή γραμμικής ανάδρασης να παράγει και ένα από τα διανύσματα της φάσης. Σε αυτή την περίπτωση ο ολισθητής γραμμικής ανάδρασης παραμένει στην ίδια κατάσταση για m κύκλους ρολογιού ενώ παράλληλα ο μετρητής αυξάνεται από το 0 ως το $m-1$.

Καθώς οι εισόδοι των ολισθητών φάσης αλλάζουν κάθε m κύκλους ρολογιού αναμένεται ότι ο αριθμός των μεταβάσεων που παρουσιάζεται σε αυτούς είναι περίπου m φορές μικρότερος σε σχέση με τις προηγούμενες υλοποιήσεις. Η μέση κατανάλωση ισχύος στο κύκλωμα παραγωγής διανυσμάτων παραμένει χαμηλή, παρά το γεγονός του αυξημένου αριθμού μεταβάσεων στο δυαδικό μετρητή και στις εισόδους ελέγχου των πολυπλεκτών που ο τελευταίος οδηγεί. Αυτό

οφείλεται στο γεγονός ότι ο δυαδικός μετρητής και οι πολυπλέκτες αντιστοιχεί σε μικρό τμήμα του κυκλώματος παραγωγής διανυσμάτων.

Η κατασκευή των ολισθητών φάσης με τέτοιο τρόπο ώστε οι ολισθητές φάσης να παράγουν ένα διάνυσμα κάθε φάσης με βάση την ίδια κατάσταση του ολισθητή γραμμικής ανάδρασης είναι δυνατή με τη χρήση του Αλγορίθμου 4-2. Σε αντίθεση όμως με τα Σχήματα Ι και ΙΙ, όπου ο ολισθητής γραμμικής ανάδρασης σε κάθε φάση ξεκινάει από διαφορετική αρχική κατάσταση, στο παρόν σχήμα ο ολισθητής ξεκινάει από την ίδια αρχική κατάσταση σε κάθε φάση. Έτσι το Βήμα 4 του Αλγορίθμου 4-2 τροποποιείται κατάλληλα ώστε σε κάθε φάση η αρχική κατάσταση του ολισθητή γραμμικής ανάδρασης να είναι η ίδια. Ένα παράδειγμα θα διαφωτίσει τον τρόπο παραγωγής των διανυσμάτων με την τεχνική διαφύλλωσης.

$$T = \begin{matrix} & c_1 & c_2 & c_3 & c_4 & c_5 \\ \begin{matrix} 0 \\ 1 \\ 0 \\ 0 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \end{matrix} & \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 \\ 0 & 0 & 1 & 1 & 0 \\ 0 & 1 & 1 & 0 & 0 \\ 1 & 1 & 1 & 1 & 0 \\ 1 & 0 & 1 & 1 & 0 \\ 1 & 0 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 & 1 \end{bmatrix} \end{matrix}$$

Σχήμα 4-13. Πίνακας δοκιμής T μετά από τα βήματα προεπεξεργασίας

Παράδειγμα 4-4. Θεωρήστε τον πίνακα του Σχήματος 4-13 που αποτελείται από 8 διανύσματα των 5 δυαδικών ψηφίων. Τα διανύσματα έχουν χωριστεί σε 2 φάσεις των 4 διανυσμάτων έκαστη με τέτοιο τρόπο ώστε να υπάρχουν σταθερές στήλες. Η πρώτη φάση αφορά τα 4 πρώτα διανύσματα και η δεύτερη τα υπόλοιπα. Χρησιμοποιώντας τον ολισθητή γραμμικής ανάδρασης του Σχήματος 4-5 και έχοντας ως αρχική κατάσταση την $\{s_0 s_1 s_2 s_3\} = \{1 0 0 0\}$ και για τις δύο φάσεις μπορούμε να χρησιμοποιήσουμε τους παρακάτω ολισθητές φάσης για καθεμιά από τις δυο φάσεις:

$c_1: s_1 \text{ και } s_2$	$c_1: '1'$
$c_2: s_1, s_2 \text{ και } s_3$	$c_2: s_0 \text{ και } s_1$
$c_3: s_2$	$c_3: '1'$
$c_4: s_1 \text{ και } s_3$	$c_4: s_0 \text{ και } s_3$
$c_5: '0'$	$c_5: s_2$
1 ^η φάση	2 ^η φάση

Καθώς ο πίνακας δοκιμής έχει χωριστεί σε δύο φάσεις, ο ολισθητής γραμμικής ανάδρασης παράγει μια νέα κατάσταση κάθε δύο κύκλους ρολογιού και ο δυαδικός μετρητής μετράει από το 0 μέχρι το 1 κάθε κύκλο ρολογιού. Κάθε φορά που φτάνει στο 1 παράγει ένα σήμα που δείχνει στον ολισθητή γραμμικής ανάδρασης να μεταβεί στην επόμενη κατάσταση. Με αυτό το σχήμα τα διανύσματα παράγονται με τη σειρά του Σχήματος 4-14, δηλαδή με τη σειρά: 1, 5, 2, 6, 3, 7, 4, 8.

■

0 0 0 0 0
 1 1 1 1 0
 1 1 0 1 0
 1 0 1 1 0
 0 0 1 1 0
 1 0 1 1 1
 0 1 1 0 0
 1 0 1 0 1

Σχήμα 4-14. Σειρά παραγωγής των διανυσμάτων του T με χρήση της τεχνικής διαφύλλωσης

Το κόστος σε υλικό υλοποίησης αναμένεται να είναι το ίδιο, καθώς αυτό που αλλάζει είναι ο τρόπος λειτουργίας του ολισθητή γραμμικής ανάδρασης και του δυαδικού μετρητή. Η αλλαγή στον τρόπο παραγωγής των ολισθητών φάσης κατά μέσο όρο δημιουργεί ολισθητές φάσης ίσου μεγέθους σε σχέση με τους ολισθητές φάσης που κατασκευάζονται για τα Σχήματα I και II.

4.2.4.3 Σχήμα IV – Μείωση μέγιστης κατανάλωσης ισχύος

Όπως έχει ήδη αναφερθεί και στα Σχήματα I και II, όπως και στο Σχήμα III, όταν ο ολισθητής γραμμικής ανάδρασης μεταβαίνει σε μία νέα κατάσταση τότε όλοι οι ολισθητές φάσης δέχονται νέα δεδομένα στις εισόδους τους. Επομένως, αναμένεται ότι και οι τρεις παραπάνω υλοποιήσεις θα έχουν παρόμοια συμπεριφορά στον τομέα της μέγιστης κατανάλωσης ισχύος. Στην περίπτωση όμως που το σύνολο δοκιμής είναι χωρισμένο σε φάσεις είναι δυνατό να μειωθεί σημαντικά η μέγιστη κατανάλωση ισχύος με τη χρήση δύο όμοιων ολισθητών γραμμικής ανάδρασης.

Σχήμα 4-15. Σχέση ρολογιών των ολισθητών γραμμικής ανάδρασης για το Σχήμα IV

Η χρήση δύο ολισθητών γραμμικής ανάδρασης για τη μείωση της κατανάλωσης ισχύος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας έχει προταθεί στα [Wang 97b] [Girard 01] αλλά με μία διαφορετική φιλοσοφία. Στις εργασίες αυτές η χρήση των δύο ολισθητών γραμμικής ανάδρασης αποσκοπεί στη μείωση της κατανάλωσης ισχύος στο υπό δοκιμή κύκλωμα, ενώ στην προτεινόμενη μέθοδο στόχος είναι να μειωθεί η κατανάλωση ισχύος στο κύκλωμα παραγωγής διανυσμάτων. Επιπλέον, στο [Wang 97b] οι δύο ολισθητές γραμμικής ανάδρασης οδηγούνται από σήματα χρονισμού διαφορετικής συχνότητας και τροφοδοτούν διαφορετικά

σύνολα εισόδων του υπό δοκιμή κυκλώματος ο καθένας. Η επιλογή των εισόδων που ο κάθε ολισθητής γραμμικής ανάδρασης θα τροφοδοτήσει εξαρτάται από το πλήθος των μεταβάσεων που κάθε είσοδος προκαλεί στο εσωτερικό του κυκλώματος. Στο [Girard 01] και οι δύο ολισθητές γραμμικής ανάδρασης τροφοδοτούνται από σήμα ρολογιού συχνότητας $f/2$, όπου f είναι η συχνότητα του κύριου σήματος ρολογιού του υπό δοκιμή κυκλώματος και κάθε ολισθητής γραμμικής ανάδρασης οδηγεί ένα υποσύνολο των εισόδων του κυκλώματος.

Στο προτεινόμενο σχήμα που χρησιμοποιεί την τεχνική διαφύλλωσης του Σχήματος III στόχος είναι η μείωση της μέγιστης κατανάλωσης ισχύος μέσα στο κύκλωμα παραγωγής διανυσμάτων. Και οι δύο ολισθητές γραμμικής ανάδρασης οδηγούν όλες τις εισόδους του υπό δοκιμή κυκλώματος μέσω των ολισθητών φάσης σε διαφορετικές όμως χρονικές περιόδους. Τα σήματα ρολογιού που οδηγούν τους ολισθητές γραμμικής ανάδρασης έχουν συχνότητα f/m , όπου f η συχνότητα με την οποία επιθυμούμε να εφαρμόζουμε τα διανύσματα δοκιμής και m ο αριθμός των φάσεων που έχει χωριστεί το σύνολο δοκιμής. Όπως φαίνεται στο Σχήμα 4-15 τα δύο σήματα ρολογιού είναι συμπληρωματικά μεταξύ τους και το σήμα του πρώτου ολισθητή γραμμικής ανάδρασης (Ρολόι 1) παραμένει στο λογικό 1 για $\lceil m/2 \rceil$ κύκλους ρολογιού συχνότητας f και στο λογικό 0 για του υπόλοιπους $m - \lceil m/2 \rceil$ κύκλους, όπου $\lceil x \rceil$ είναι το πάνω ακέραιο μέρος του αριθμού x . Ο πρώτος ολισθητής γραμμικής ανάδρασης αναλαμβάνει να τροφοδοτήσει τους πρώτους $\lceil m/2 \rceil$ ολισθητές φάσης που χρησιμοποιούνται για την παραγωγή κάθε στήλης ενώ ο δεύτερος αναλαμβάνει τους εναπομείναντες ολισθητές φάσης. Το Σχήμα 4-16 δείχνει πως οι ολισθητές φάσης μοιράζονται στους δύο ολισθητές γραμμικής ανάδρασης. Με αυτό τον τρόπο αναμένεται η μείωση της μέγιστης κατανάλωσης ισχύος κατά περίπου 50% σε σχέση με τις υλοποιήσεις που χρησιμοποιούν μόνο έναν ολισθητή γραμμικής ανάδρασης.

Σχήμα 4-16. Ανάθεση ολισθητών φάσης σε κάθε ολισθητή γραμμικής ανάδρασης για το Σχήμα IV

Είναι προφανές ότι η χρήση δύο ίδιων ολισθητών γραμμικής ανάδρασης προκαλεί επιβάρυνση στο υλικό υλοποίησης. Στην περίπτωση του Σχήματος II η επιβάρυνση συνίσταται στη χρήση κάποιων επιπλέον πολυπλεκτών και των πυλών αποκλειστικού-Η ή και φλιπ-φλοπ για τη μετατροπή των απαιτούμενων φλιπ-φλοπ του καταχωρητή εισόδου στο δεύτερο

ολισθητή γραμμικής ανάδρασης ενώ στα Σχήματα I και III η επιβάρυνση είναι ο δεύτερος ολισθητής γραμμικής ανάδρασης. Υπό κάποιες προϋποθέσεις η χρήση δύο ολισθητών γραμμικής ανάδρασης εξασφαλίζει την εφαρμογή των διανυσμάτων δοκιμής σε συχνότητα λειτουργίας ίδια με τη συχνότητα κανονικής λειτουργίας του κυκλώματος ακόμα και αν η καθυστέρηση διάδοσης μέσω του κυκλώματος παραγωγής διανυσμάτων δοκιμής είναι μεγαλύτερη από αυτή του υπό δοκιμή κυκλώματος.

4.2.5 Αποτελέσματα

Τα πειραματικά αποτελέσματα που παρουσιάζονται σε αυτή την ενότητα αφορούν δύο κατηγορίες πειραμάτων. Στην πρώτη κατηγορία μελετάμε τη συμπεριφορά των Σχημάτων I και II σε σχέση με ήδη υπάρχουσες εργασίες ως προς το χρόνο εφαρμογής των διανυσμάτων και το υλικό που απαιτείται για την υλοποίηση του μηχανισμού παραγωγής διανυσμάτων. Στη δεύτερη κατηγορία συγκρίνουμε τη βελτίωση που επιτυγχάνεται στη μέση και μέγιστη κατανάλωση ισχύος των Σχημάτων III και IV σε σχέση με το Σχήμα I. Τα σύνολα δοκιμής που χρησιμοποιούμε αφορούν τα κυκλώματα αναφοράς ISCAS 85 και είτε στοχεύουν την ανίχνευση των δύσκολων απλών σφαλμάτων μόνιμης τιμής ή ανιχνεύουν όλα τα απλά σφάλματα μόνιμης τιμής του υπό δοκιμή κυκλώματος. Τα τελευταία ονομάζονται και πλήρη σύνολα δοκιμής (full test sets).

4.2.5.1 Συμπεριφορά Σχημάτων I και II στα σύνολα δοκιμής για τα δύσκολα σφάλματα

Τα σύνολα δοκιμής που χρησιμοποιήθηκαν σε αυτή την κατηγορία πειραματικών μετρήσεων είναι ίδια με αυτά των [Kagaris 96] [Kagaris 99], με αποτέλεσμα τα πειραματικά αποτελέσματα που προκύπτουν από την εφαρμογή της προτεινόμενης μεθόδου να μπορούν να συγκριθούν άμεσα με αυτά των [Kagaris 96] [Kagaris 99], όπου χρησιμοποιούνται διάφορες υλοποιήσεις βασισμένες σε δυαδικούς μετρητές για να επιτύχουν την εμφώλευση των διανυσμάτων δοκιμής. Επίσης συγκρίνουμε την προτεινόμενη μέθοδο με την περίπτωση να χρησιμοποιηθεί μια μνήμη ROM όπου θα αποθηκευτούν τα διανύσματα δοκιμής. Η μνήμη ROM χρησιμοποιεί επίσης έναν μετρητή ώστε να διευθυνσιοδοτούνται τα διανύσματα που περιέχονται σε αυτή (μετρητής διευθύνσεων) και επομένως η επιβάρυνση του μετρητή λήφθηκε υπόψη για τον υπολογισμό του υλικού που απαιτείται για την υλοποίησή της. Τα δεδομένα που αποθηκεύονται στη μνήμη ROM αναπαριστούν τον πίνακα δοκιμής, ο οποίος προέκυψε από τα βήματα προεπεξεργασίας που παρουσιάστηκαν στην προηγούμενη ενότητα. Ο ίδιος πίνακας δοκιμής χρησιμοποιείται και για την παραγωγή των απαιτούμενων ολισθητών φάσης.

Με βάση τον Αλγόριθμο 4-2 και το εργαλείο που υλοποιήθηκε εκτελέστηκε ένας αριθμός πειραμάτων, μελετώντας διάφορους συνδυασμούς μεγεθών ολισθητών γραμμικής ανάδρασης και αριθμού φάσεων στις οποίες χωρίστηκαν τα σύνολα δοκιμής. Καθώς τα σύνολα δοκιμής είναι σχετικά μικρά σε αριθμό διανυσμάτων, στις περισσότερες περιπτώσεις τα διανύσματα δοκιμής παράγονται σε μία φάση και το μέγεθος του ολισθητή γραμμικής ανάδρασης είναι

μικρότερο κατά ένα από το πλήθος των ορισμένων δυαδικών ψηφίων της στήλης που έχει τα περισσότερα ορισμένα δυαδικά ψηφία.

Ο Πίνακας 4-3 περιέχει πειραματικά αποτελέσματα σχετικά με τους κύκλους ρολογιού που απαιτούνται για την εμφώλευση του εκάστοτε συνόλου δοκιμής. Οι στήλες 2S, 2C, 2P και τ'RC αντιστοιχούν σε υλοποιήσεις βασισμένες σε δυαδικούς μετρητές που περιγράφονται στο [Kagaris 99], ενώ το Σχήμα 1C περιγράφεται στο [Kagaris 96]. Μπορεί να παρατηρήσει κανείς ότι οι υλοποιήσεις που βασίζονται στους δυαδικούς μετρητές απαιτούν ένα μεγάλο αριθμό κύκλων ρολογιού σε σχέση με το μέγεθος του συνόλου δοκιμής ώστε να εμφωλεύσουν τα διανύσματα δοκιμής. Σε μερικές περιπτώσεις, όπως τα κυκλώματα c1355 και c6288 η χρήση αυτών των σχημάτων είναι μη αποδεκτή λόγω του πολύ μεγάλου χρόνου εφαρμογής των διανυσμάτων δοκιμής. Αντίθετα η προτεινόμενη μέθοδος καθώς και η μέθοδος στηριγμένη σε μνήμη ROM εφαρμόζουν τα διανύσματα δοκιμής στο υπό δοκιμή κύκλωμα στον ελάχιστο δυνατό αριθμό κύκλων ρολογιού.

Πίνακας 4-3. Κύκλοι ρολογιού για εμφώλευση συνόλων δοκιμής για τα δύσκολα σφάλματα

Κύκλωμα	Πίνακας Δοκιμής	1C	2S	2C	2P	τ'CR	ROM	Προτεινόμενη μέθοδος
c432	6 x 36	125	92	125	92	13	6	6
c499	14 x 41	22,064	17,002	9,230	14,243	46	14	14
c880	11 x 60	29	20	19	20	13	11	11
c1355	12 x 41	122,344,062	80,124,127	40,345,659	78,332,210	9,012	12	12
c1908	14 x 33	1169	670	665	876	121	14	14
c3540	22 x 50	970	930	883	942	79	22	22
c5315	7 x 178	62	55	50	55	19	7	7
c6288	36 x 32	98,003,134	68,203,111	17,786,456	69,001,905	702,013	36	36

Τα κυκλώματα που παράγονται με τη βοήθεια της μεθόδου που προτείνεται αναπαρίστανται στη γλώσσα περιγραφής υλικού Verilog και περνάνε από σύνθεση (synthesis), δηλαδή τη μετάβαση από ένα υψηλότερο επίπεδο αναπαράστασης σε ένα χαμηλότερο [Mourad 00], με χρήση του εργαλείου σύνθεσης Leonardo Spectrum[®] της εταιρείας Mentor Graphics Corp. Χρησιμοποιήθηκε η βιβλιοθήκη ASIC XCL05U στα 0,5 μικρόμετρα που παρέχεται μαζί με το εργαλείο και τα κυκλώματα βελτιστοποιήθηκαν ως προς το απαιτούμενο υλικό υλοποίησης. Το σχήμα που χρησιμοποιήθηκε για την υλοποίηση των κυκλωμάτων ήταν το Σχήμα I, όπου υπάρχει ένας ξεχωριστός ολισθητής γραμμικής ανάδρασης για την τροφοδότηση των ολισθητών φάσης. Επίσης έγινε σύνθεση του βασισμένου σε δυαδικούς μετρητές σχήματος που παρουσιάζεται στο [Kagaris 96] και το οποίο απαιτεί το λιγότερο υλικό υλοποίησης από όλα τα σχήματα που παρουσιάζονται στο [Kagaris 99]. Για το σχήμα που βασίζεται στη χρήση μνήμης ROM θεωρήθηκε ότι η αποθήκευση ενός δυαδικού ψηφίου πληροφορίας απαιτεί 0,25 μιας ισοδύναμης πύλης (gate equivalent – G.E.) [Huang 97], όπου μια ισοδύναμη πύλη αντιστοιχεί στο υλικό που απαιτείται για την υλοποίηση μιας πύλης 'H-KAI (NAND) ή μιας πύλης OYTE (NOR) δύο εισόδων. Στην περίπτωση του σχήματος που βασίζεται στη μνήμη ROM ο απαιτούμενος μετρητής διευθύνσεων βελτιστοποιήθηκε ως προς υλικό υλοποίησης. Τα

αποτελέσματα του Πίνακα 4-4 αφορούν το υλικό υλοποίησης, που εκφράζεται σε ισοδύναμες πύλες, της κάθε μεθόδου για κάθε κύκλωμα αναφοράς ISCAS 85.

Από τα αποτελέσματα του Πίνακα 4-4 φαίνεται ότι η προτεινόμενη μέθοδος στις μισές περιπτώσεις απαιτεί κατά μέσο όρο 34% λιγότερο υλικό υλοποίησης σε σχέση με το σχήμα που είναι βασισμένο σε δυαδικό μετρητή. Συγκρίνοντας το προτεινόμενο σχήμα με αυτό που βασίζεται στη μνήμη ROM μπορούμε να παρατηρήσουμε ότι το προτεινόμενο σχήμα απαιτεί λιγότερο υλικό υλοποίησης σε όλες τις περιπτώσεις, εκτός από μία (c1908), υποδηλώνοντας ξεκάθαρα την ανωτερότητά του. Επιπλέον, σε περιπτώσεις όπου δεν είναι επιτρεπτός ο μεγάλος χρόνος εφαρμογής των διανυσμάτων δοκιμής τα σχήματα βασισμένα σε δυαδικούς μετρητές δεν μπορούν να χρησιμοποιηθούν, εκτός και αν συνοδεύονται από τη χρήση μνήμης ROM (τ'RC). Στην τελευταία περίπτωση το προτεινόμενο σχήμα παραμένει ανώτερο όσον αφορά απαιτούμενο αριθμό κύκλων ρολογιού ενώ το υλικό υλοποίησης αναμένεται να είναι σημαντικά μικρότερο.

Πίνακας 4-4. Υλικό υλοποίησης για εμφώλευση συνόλων δοκιμής για τα δύσκολα σφάλματα

Κύκλωμα	1C	ROM	Σχήμα II		Συγκρίσεις	
			Φάσεις	G.E.	Σχήμα II προς 1C	Σχήμα II προς ROM
c432	27,4	20,5	1	14,8	46,0%	27,8%
c499	63	70,8	2	43,2	31,4%	39,0%
c880	18,6	36,8	1	30,8	-65,6%	16,3%
c1355	116,4	104,8	3	70,6	39,4%	32,6%
c1908	45,2	56,8	1	60,2	-33,2%	-6,0%
c3540	41,4	100,1	2	86,6	-109,2%	13,5%
c5315	23,6	25,75	1	19	19,5%	26,2%
c6288	116,4	302,6	4	211,8	-82,0%	30,0%

4.2.5.2 Συμπεριφορά Σχημάτων I και II για πλήρη σύνολα δοκιμής

Τα σύνολα δοκιμής που χρησιμοποιήθηκαν για τη δεύτερη κατηγορία πειραματικών μετρήσεων έχουν παραχθεί με τη χρήση του εργαλείου αυτόματης παραγωγής διανυσμάτων δοκιμής ATALANTA [Lee 93]. Αυτά τα σύνολα δοκιμής δεν περιέχουν καθόλου αδιάφορα δυαδικά ψηφία και επομένως έχουν περιορισμένο αριθμό διανυσμάτων. Εντούτοις, ο αριθμός των διανυσμάτων κάθε συνόλου δοκιμής ήταν τέτοιος που η διαίρεσή του σε φάσεις ήταν απαραίτητη και συνοδευόταν από τα βήματα προεπεξεργασίας της Ενότητας 4.2.2. Υλοποιήθηκαν τα Σχήματα I και II ενώ χρησιμοποιήθηκε το ίδιο εργαλείο σύνθεσης με την ίδια βιβλιοθήκη όπως και στην περίπτωση των πειραματικών μετρήσεων που αφορούσαν τα σύνολα δοκιμής για τα δύσκολο να ανιχνευτούν σφάλματα.

Οι μέθοδοι που προτείνονται στις αναφορές [Kagaris 96] [Kagaris 99] βασίζονται στην εκμετάλλευση του μεγάλου αριθμού αδιάφορων δυαδικών ψηφίων που περιέχονται στα σύνολα δοκιμής για τα δύσκολο να ανιχνευτούν σφάλματα. Δεν μπορούν όμως να χρησιμοποιηθούν στα σύνολα δοκιμής που στοχεύουν όλα τα σφάλματα του κυκλώματος και που έχουν μόνο ορισμένα δυαδικά ψηφία και συνεπώς οι προτεινόμενες μέθοδοι δεν συγκρίνονται με τα [Kagaris 96] [Kagaris 99].

Στην περίπτωση που ένα σύνολο δοκιμής ανιχνεύει όλα τα σφάλματα ενός κυκλώματος, εκτός από τη μέθοδο που βασίζεται στη μνήμη ROM και την προτεινόμενη μέθοδο μπορούν να χρησιμοποιηθούν και τα [Swaminathan 01] [Lew Yan Voon 92]. Στη μέθοδο του [Swaminathan 01] ο αριθμός των κύκλων ρολογιού που είναι απαραίτητος για να εφαρμοστούν τα διανύσματα δοκιμής είναι ίσος με $2s(n^2+n)$ όπου n είναι ο αριθμός των κύριων εισόδων του κυκλώματος και s είναι ο αριθμός των διαφορετικών αρχικών καταστάσεων (seeds) που χρησιμοποιούνται στον twisted ring μετρητή. Ο Πίνακας 4-5 περιέχει το κάτω όριο των απαιτούμενων από το [Swaminathan 01] κύκλων ρολογιού ο οποίος έχει εξαχθεί χρησιμοποιώντας τις τιμές του s που δίνονται στο [Hellebrand 95]. Αυτό συμβαίνει καθώς οι συγγραφείς του [Swaminathan 01] δηλώνουν ότι η μεθοδός τους χρειάζεται μεγαλύτερο αριθμό από αρχικές καταστάσεις από ότι στο [Hellebrand 95]. Ο Πίνακας 4-5 παρέχει επίσης τον αριθμό κύκλων ρολογιού που απαιτεί η μέθοδος που βασίζεται σε μνήμη ROM καθώς και η προτεινόμενη μέθοδος ανεξαρτήτως Σχήματος υλοποίησης. Μπορούμε να παρατηρήσουμε ότι η προτεινόμενη μέθοδος είναι πολύ πιο αποδοτική από το [Swaminathan 01] ως προς τον αριθμό κύκλων ρολογιού που απαιτούνται. Το υλικό υλοποίησης της μεθόδου του [Swaminathan 01] είναι μικρότερο με το σημαντικό μειονέκτημα τον κατά 1000 φορές μεγαλύτερο χρόνο εφαρμογής όλων των διανυσμάτων δοκιμής.

Πίνακας 4-5. Απαιτούμενοι κύκλοι ρολογιού για εμφώλευση συνόλων δοκιμής που ανιχνεύουν όλα τα σφάλματα του κυκλώματος

Κύκλωμα	[Swaminathan 01]	ROM	Προτεινόμενη
c432	>42624*	48	48
c499	>79212	52	52
c880	>139080	49	49
c1355	>141204	85	85
c1908	>150348	111	111
c2670	>6433596	100	100
c3540	>244800	143	143
c5315	>1911720	112	112
c6288	>12672	27	27
c7552	>6372288	178	178

* >x: αριθμός κύκλων ρολογιού μεγαλύτερος από τον αριθμό x

Η μέθοδος που προτείνεται στο [Lew Yan Voon 92] έχει ενδιαφέρον, δεν παρουσιάζει όμως πειραματικά αποτελέσματα και έτσι γίνεται ποιοτική σύγκρισή της με την προτεινόμενη μέθοδο. Στη μέθοδο του [Lew Yan Voon 92] ο αριθμός φάσεων που χρησιμοποιούνται είναι ίσος με $\lceil n/w \rceil$, όπου n είναι ο αριθμός των διανυσμάτων του συνόλου δοκιμής και w ο αριθμός των εισόδων του υπό δοκιμή κυκλώματος. Για κάθε μία από τις φάσεις ένας νέος ALFSM ή ένας ALFSM με αναδιαμορφούμενες συναρτήσεις ανάδρασης είναι απαραίτητος. Επίσης, ο αριθμός των φλιπ-φλοπ του ALFSM είναι πάντα ίσος με το w , σε αντίθεση με την προτεινόμενη μέθοδο, όπου συνήθως είναι σημαντικά μικρότερος. Συνεπώς, το υλικό υλοποίησης της μεθόδου [Lew Yan Voon 92] αναμένεται να είναι μεγαλύτερο από αυτό της προτεινόμενης μεθόδου.

Πίνακας 4-6. Υλικό υλοποίησης για εμφώλευση συνόλων δοκιμής που ανιχνεύουν όλα τα σφάλματα

Κύκλωμα	Πίνακας Δοκιμής	ROM	Σχήμα I	Σχήμα II	Σχήμα I προς ROM	Σχήμα II προς ROM
c432	48 x 36	457	381,8	338,4	16,5%	26,0%
c499	52 x 41	557,6	455	413,6	18,4%	25,8%
c880	49 x 60	760,8	573,2	534,4	24,7%	29,8%
c1355	85 x 41	901,85	685,6	650	24,0%	27,9%
c1908	111 x 33	946,35	708,8	672,8	25,1%	28,9%
c2670	100 x 233	5855	3506,4	3472,6	40,1%	40,7%
c3540	143 x 50	1822,9	1406,4	1377,8	22,9%	24,4%
c5315	112 x 178	5013	3284,4	3249,8	34,5%	35,2%
c6288	27 x 32	236,4	209,6	197,4	11,3%	16,5%
c7552	178 x 207	9246,9	5670	5636	38,7%	39,1%

Στον Πίνακα 4-6 συγκρίνουμε τα Σχήματα I και II με τη μέθοδο που βασίζεται στη μνήμη ROM χρησιμοποιώντας ως μέτρο σύγκρισης των αριθμό των ισοδύναμων πυλών που απαιτείται για την υλοποίηση κάθε κυκλώματος παραγωγής διανυσμάτων. Με βάση αυτόν τον πίνακα παρατηρούμε ότι το υλικό υλοποίησης είναι μικρότερο σε όλες τις περιπτώσεις. Η διαφορά είναι ακόμη μεγαλύτερες σε περίπτωση που τα κυκλώματα αναφοράς έχουν μεγάλο αριθμό από κύριες εισόδους και τα σύνολα δοκιμής έχουν ένα μεγάλο πλήθος διανυσμάτων. Τέτοιες περιπτώσεις αποτελούν τα κυκλώματα c2670, c5315 και c7552 όπου το απαιτούμενο υλικό υλοποίησης είναι τουλάχιστον κατά 35% μικρότερο όπως φαίνεται από τη στήλη Σχήμα II προς ROM.

4.2.5.3 Μελέτη συμπεριφοράς Σχημάτων III και IV

Σε αυτή την ενότητα μελετάμε την συμπεριφορά των Σχημάτων III και IV ως προς το Σχήμα I έχοντας ως μέτρο σύγκρισης τη μέση κατανάλωση ισχύος. Όπως έχει αναφερθεί, στο Σχήμα I ο ολισθητής γραμμικής ανάδρασης θα δουλέψει για n κύκλους ρολογιού ενώ στα Σχήματα III και IV για j κύκλους ρολογιού, όπου n είναι το μέγεθος του συνόλου δοκιμής και j το μέγεθος των φάσεων.

Τα σύνολα δοκιμής που χρησιμοποιήθηκαν για την υλοποίηση των μηχανισμών παραγωγής διανυσμάτων ανιχνεύουν όλα τα απλά σφάλματα μόνιμης τιμής των κυκλωμάτων αναφοράς ISCAS 85 και είναι ίδια με αυτά που έχουν χρησιμοποιηθεί στις πειραματικές μετρήσεις για τα Σχήματα I και II. Τα κυκλώματα παραγωγής διανυσμάτων περιγράφηκαν σε γλώσσα περιγραφής υλικού Verilog και πέρασαν από σύνθεση με χρήση των εργαλείων Synopsys® (έκδοση 1999.10), τα οποία χρησιμοποιήθηκαν για την εκτίμηση της μέσης κατανάλωσης ισχύος. Η βιβλιοθήκη που χρησιμοποιήθηκε για την υλοποίηση των τελικών κυκλωμάτων είναι η UMC-VST 25 που έχει ως χαρακτηριστικά τα 0,25 μικρόμετρα, μέχρι 5 στρώματα μετάλλου και τάσεις λειτουργίας 1,8/3,3 V. Στόχος ήταν η παραγωγή κυκλωμάτων με συχνότητα λειτουργίας τα 200 MHz.

Αν λάβουμε υπόψη το υλικό υλοποίησης που απαιτείται για την κατασκευή των ολισθητών φάσης τότε με βάση τα αποτελέσματα των συνθέσεων για τα Σχήματα I και III παρατηρήσαμε

ότι δεν υπάρχουν εμφανείς διαφορές που να δείχνουν ότι είναι προτιμότερη η χρήση του Σχήματος I ή του Σχήματος III. Προφανώς η χρήση ενός επιπλέον ολισθητή γραμμικής ανάδρασης έχει ως αποτέλεσμα το Σχήμα IV να έχει μεγαλύτερες απαιτήσεις υλικού υλοποίησης από το Σχήμα III και άρα και από το Σχήμα I. Ο Πίνακας 4-7 δείχνει το πόσο παραπάνω υλικό απαιτεί για την υλοποίησή του το Σχήμα IV σε σχέση με το Σχήμα III.

Πίνακας 4-7. Πρόσθετο υλικό υλοποίησης του Σχήματος IV σε σχέση με το Σχήμα III

Κύκλωμα	Επιβάρυνση
c432	27,5%
c499	23,2%
c880	18,4%
c1355	19,1%
c1908	20,1%
c2670	10,7%
c3540	10,0%
c5315	11,2%
c6288	15,0%
c7552	5,0%

Ο Πίνακας 4-8 περιέχει πειραματικά αποτελέσματα που αφορούν την κατανάλωση ισχύος του κυκλώματος παραγωγής διανυσμάτων για τις περιπτώσεις που χρησιμοποιούνται τα Σχήματα I και III. Η δεύτερη στήλη δείχνει τον αριθμό των φάσεων στις οποίες έχει χωριστεί το σύνολο δοκιμής και για τα δύο σχήματα. Οι στήλες 3 και 4 περιέχουν αντίστοιχα την μέση κατανάλωση ισχύος σε nW για τα Σχήματα I και III. Τέλος η στήλη 5 περιέχει το ποσοστό μείωσης της μέσης κατανάλωσης ισχύος που επιτυγχάνει η τεχνική διαφύλλωσης (Σχήμα III) σε σχέση με το αρχικό σχήμα (Σχήμα I). Κατά μέσο όρο επιτυγχάνεται μείωση της μέσης κατανάλωσης ισχύος κατά 53,5%. Σε όλες τις περιπτώσεις η μείωση είναι πάνω από 30%, γεγονός που φανερώνει την υπεροχή της τεχνικής διαφύλλωσης σε σχέση με το Σχήμα I. Επίσης παρατηρούμε ότι τα κέρδη στη μέση κατανάλωση ισχύος είναι μεγαλύτερα όσο μεγαλώνει ο αριθμός των φάσεων στις οποίες χωρίζεται το σύνολο δοκιμής.

Πίνακας 4-8. Συμπεριφορά μέσης κατανάλωσης ισχύος των Σχημάτων I και III

Κύκλωμα	Φάσεις	Σχήμα I (nW)	Σχήμα III (nW)	Μείωση
c432	2	26,03	18,18	30,2%
c499	2	31,216	20,96	32,9%
c880	2	42,88	26,67	37,8%
c1355	4	39,91	21,07	47,2%
c1908	4	56,46	21,57	61,8%
c2670	4	342,28	112,56	67,1%
c3540	8	104,4	26,36	74,8%
c5315	4	314,25	94,92	69,8%
c6288	3	10,91	6,99	35,9%
c7552	8	477,45	106,18	77,8%

Για να διερευνήσουμε περαιτέρω τη σχέση μεταξύ της μέσης κατανάλωσης ισχύος και του αριθμού φάσεων που χωρίζεται το σύνολο δοκιμής εκτελέσαμε έναν αριθμό πειραμάτων

χρησιμοποιώντας το σύνολο δοκιμής για το κύκλωμα c432. Συγκεκριμένα χωρίσαμε το σύνολο δοκιμής σε 2, 3, 4, 6 και 8 φάσης και για κάθε τέτοια διαίρεση υλοποιήσαμε τα αντίστοιχα κυκλώματα με χρήση του Σχήματος III. Το Σχήμα 4-17 δείχνει την εκτίμηση της μέσης κατανάλωσης ισχύος για κάθε περίπτωση. Είναι φανερό ότι μετά από μια αρχική απότομη πτώση της μέσης κατανάλωσης ισχύος πλησιάζουμε μια σταθερή τιμή.

Σχήμα 4-17. Συμπεριφορά μέσης κατανάλωσης ισχύος σε σχέση με τον αριθμό φάσεων

Ο Πίνακας 4-9 περιέχει τη συμπεριφορά μέγιστης κατανάλωσης ισχύος για τα κυκλώματα του Πίνακα 4-8. Η μέγιστη κατανάλωση ισχύος είναι παρόμοια για τα Σχήματα I και III. Αυτό το γεγονός αναμενόταν καθώς κάθε αλλαγή κατάστασης στον ολισθητή γραμμικής ανάδρασης προκαλεί περίπου τον ίδιο αριθμό στους ολισθητές φάσης. Η μεγάλη διαφορά όμως των δύο αυτών προσεγγίσεων είναι ότι στο Σχήμα III αιχμές στην κατανάλωση ισχύος του κυκλώματος συμβαίνουν κάθε m κύκλους ρολογιού ενώ αντίθετα στο Σχήμα I κάθε κύκλος ρολογιού προκαλεί σχεδόν την ίδια κατανάλωση ισχύος με τον προηγούμενο, με αποτέλεσμα το κύκλωμα παραγωγής διανυσμάτων να δέχεται συνεχή θερμική καταπόνηση. Καθώς στο Σχήμα I κάθε κύκλος ρολογιού προκαλεί σχεδόν την ίδια κατανάλωση ισχύος είναι αναμενόμενο η μέγιστη κατανάλωση ισχύος να είναι σχετικά κοντά με τη μέση κατανάλωση ισχύος, γεγονός που μπορεί να διαπιστωθεί εύκολα από σύγκριση των στηλών 3 του Πίνακα 4-8 και 2 του Πίνακα 4-9.

Με τη χρήση δύο παρόμοιων ολισθητών γραμμικής ανάδρασης αναμένουμε τη μείωση της μέγιστης κατανάλωσης ισχύος περίπου κατά 50%. Συγκρίνοντας το Σχήμα IV με το Σχήμα I παρατηρούμε ότι μπορεί να επιτευχθεί μείωση στη μέγιστη κατανάλωση ισχύος μέχρι και 41,4%. Όταν το Σχήμα IV συγκρίνεται με το Σχήμα III τότε η μέγιστη κατανάλωση ισχύος μειώνεται κατά 47,9% δείχνοντας έτσι ότι τα οφέλη του Σχήματος III αφορούν μόνο τη μέση κατανάλωση ισχύος ενώ η συμπεριφορά του ως προς τη μέγιστη κατανάλωση ισχύος είναι παρόμοια με αυτή του Σχήματος I.

Πίνακας 4-9. Συμπεριφορά μέγιστης κατανάλωσης ισχύος για τα Σχήματα I, III και IV

Κύκλωμα	Σχήμα I (nW)	Σχήμα III (nW)	Σχήμα IV (nW)	Σχήμα IV προς Σχήμα I	Σχήμα IV προς Σχήμα III
c432	32,05	32,88	20,09	37,3%	38,9%
c499	37,75	39,35	22,42	40,6%	43,0%
c880	46,83	53,86	28,06	40,1%	47,9%
c1355	49,65	61,53	33,87	31,8%	45,0%
c1908	64,04	73,40	40,37	37,0%	45,0%
c2670	380,94	387,27	243,06	36,2%	37,2%
c3540	104,84	116,36	61,44	41,4%	47,2%
c5315	352,96	326,91	216,5	38,7%	33,8%
c6288	12,48	14,73	7,84	37,2%	46,8%
c7552	564,12	563,91	379,7	32,7%	32,7%

4.3 Εμφώλευση διανυσμάτων δοκιμής με δίκτυα πυλών OR και διανύσματα διαφορών

4.3.1 Βασική Ιδέα

Οι προσεγγίσεις για την αντιμετώπιση του προβλήματος της εμφώλευσης διανυσμάτων δοκιμής που παρουσιάστηκαν στην παραπάνω ενότητα στηρίζονται στη χρήση ολισθητών φάσης για την παραγωγή των στηλών του συνόλου δοκιμής. Στην παρούσα ενότητα παρουσιάζουμε μια νέα μέθοδο εμφώλευσης διανυσμάτων δοκιμής προορισμένη για παράλληλα σχήματα ενσωματωμένου αυτοελέγχου που λαμβάνει υπόψη της πιθανές συσχετίσεις των διανυσμάτων δοκιμής. Η μέθοδος μπορεί να χρησιμοποιηθεί τόσο για πλήρως όσο και για μερικώς ορισμένα σύνολα δοκιμής, όπως και οι μέθοδοι που στηρίζονται στους ολισθητές φάσης που παρουσιάστηκαν στην προηγούμενη ενότητα και αναπαράγει το σύνολο δοκιμής σε τόσους κύκλους ρολογιού όσο είναι το πλήθος των διανυσμάτων του συνόλου δοκιμής.

Η βασική ιδέα στην οποία στηρίζεται η προτεινόμενη μέθοδος είναι ότι τα σφάλματα του υπό δοκιμή κυκλώματος που είναι δομικά συσχετισμένα απαιτούν παρόμοια ανάθεση τιμών στις εισόδους του κυκλώματος, ώστε να ενεργοποιηθούν και να διαδοθούν στις εξόδους του [Jas 98]. Επομένως κάποια ζεύγη διανυσμάτων δοκιμής του συνόλου δοκιμής πρόκειται να διαφέρουν σε ένα σχετικά μικρό αριθμό δυαδικών ψηφίων. Η τοποθέτηση κατά σειρά των διανυσμάτων δοκιμής στο σύνολο δοκιμής, έτσι ώστε συσχετισμένα διανύσματα δοκιμής να ακολουθούν το ένα το άλλο, έχει ως αποτέλεσμα διανύσματα που γειτονεύουν να διαφέρουν σε μικρό αριθμό δυαδικών ψηφίων.

Για να επιτύχουμε την παραπάνω διάταξη των διανυσμάτων δοκιμής μπορούμε να χρησιμοποιήσουμε την απόσταση Hamming δύο διανυσμάτων, η οποία είναι ο αριθμός των θέσεων των δυαδικών ψηφίων στα οποία τα δυο διανύσματα διαφέρουν. Ειδικότερα μπορούμε να ταξινομήσουμε τα διανύσματα δοκιμής με τέτοιο τρόπο ώστε απόσταση Hamming μεταξύ διαδοχικών διανυσμάτων να μειώνεται. Έστω ότι το δοσμένο σύνολο δοκιμής είναι το $T = \{t_1, t_2, t_3, \dots, t_n\}$. Χρησιμοποιώντας το T ως βάση μπορούμε να κατασκευάσουμε τον *πίνακα διαφορών* (difference matrix) T_{diff} , όπου το κάθε διάνυσμα, εκτός από το πρώτο, είναι το

αποκλειστικό-Η' (XOR) των αντίστοιχων δυαδικών ψηφίων διαδοχικών ζευγών διανυσμάτων του πίνακα T. Ο πίνακας που κατασκευάζεται έχει την παρακάτω μορφή:

$$T_{\text{diff}} = \begin{pmatrix} t_1 \\ t_1 \oplus t_2 \\ t_2 \oplus t_3 \\ \dots \\ t_{n-1} \oplus t_n \end{pmatrix}$$

όπου το σύμβολο $\oplus$ αναπαριστά το XOR αντίστοιχων δυαδικών ψηφίων των διανυσμάτων. Είναι φανερό ότι με τη βοήθεια w πυλών XOR και w στοιχείων μνήμης, όπου w είναι το πλήθος δυαδικών ψηφίων κάθε διανύσματος, η παραγωγή των αρχικών διανυσμάτων από τον πίνακα διαφορών είναι πολύ εύκολη. Η κάθε πύλη XOR λαμβάνει στη μία είσοδό της μία έξοδο ενός φλιπ-φλοπ και στην άλλη ένα δυαδικό ψηφίο από το εκάστοτε διάνυσμα του T_{diff} . Τα στοιχεία μνήμης αρχικοποιούνται με το '00...0' και έτσι στον επόμενο κύκλο αποθηκεύεται σε αυτά το πρώτο διάνυσμα του T_{diff} , που είναι και το πρώτο διάνυσμα του T. Αμέσως μετά την εφαρμογή του ρολογιού στις πύλες XOR εμφανίζεται στη μία τους είσοδο ένα ψηφίο του διανύσματος t_1 και στην άλλη το αντίστοιχο ψηφίο του $t_1 \oplus t_2$. Το αποτέλεσμα της πράξης XOR δίνει ένα ψηφίο του διανύσματος t_2 .

Ο αριθμός δυαδικών ψηφίων που έχουν τιμή '1' σε ένα πίνακα διαφορών αναμένεται να είναι αρκετά μικρότερος συγκριτικά με το αρχικό σύνολο δοκιμής, ανάλογα με το πόσο συσχετισμένα είναι τα διανύσματα που το απαρτίζουν. Ο πίνακας διαφορών χρησιμοποιήθηκε πρώτη φορά στην μέθοδο που προτείνεται στο [Jas 98] ως ένας ενδιάμεσος πίνακας σε μία τεχνική συμπίεσης που αποσκοπεί στη μείωση του όγκου των δεδομένων δοκιμής που αποθηκεύεται σε έναν εξωτερικό ελεγκτή και εν συνεχεία μεταφέρεται στο υπό δοκιμή κύκλωμα κατά τη διάρκεια του ελέγχου ορθής λειτουργίας. Στη μέθοδό μας ο πίνακας διαφορών χρησιμοποιείται ως ένας ενδιάμεσος πίνακας εξυπηρετώντας έναν εντελώς διαφορετικό σκοπό. Σκοπός του είναι να μειώσει το υλικό υλοποίησης που απαιτείται για την κατασκευή του μηχανισμού παραγωγής των διανυσμάτων δοκιμής.

Τα δεδομένα δοκιμής μπορούν να είναι πλήρως ορισμένα, όπου όλα τα δυαδικά ψηφία των διανυσμάτων δοκιμής λαμβάνουν μία από τις δυο δυαδικές τιμές ('0' ή '1'), ή μερικώς ορισμένα, όπου μπορεί να υπάρχουν κάποια αδιάφορα δυαδικά ψηφία (x). Τα αδιάφορα δυαδικά ψηφία είναι δυνατό να λάβουν οποιαδήποτε τιμή επιθυμεί ο χρήστης. Η προτεινόμενη μέθοδος είναι εφαρμόσιμη και στα δύο είδη συνόλων δοκιμής. Το αρχικό σύνολο δοκιμής T_{orig} υφίσταται έναν αριθμό προπαρασκευαστικών βημάτων ώστε να δημιουργηθεί μία τροποποιημένη έκδοση του T_{mod} . Στη συνέχεια ο πίνακας T_{mod} χρησιμοποιείται για να κατασκευάσει τον μηχανισμό παραγωγής διανυσμάτων.

4.3.2 Αλγόριθμος προεπεξεργασίας συνόλου δοκιμής

Η μετατροπή της δοσμένου συνόλου δοκιμής, T_{orig} , γίνεται μέσα από την εφαρμογή ενός αριθμού προπαρασκευαστικών βημάτων. Ας θεωρήσουμε τη γενική περίπτωση που το σύνολο δοκιμής περιλαμβάνει αδιάφορα δυαδικά ψηφία. Η ύπαρξη αδιάφορων δυαδικών ψηφίων παρέχει ευελιξία στην ανάθεση τιμών ώστε να ελαχιστοποιηθεί το υλικό υλοποίησης του μηχανισμού παραγωγής διανυσμάτων. Σκοπός των προπαρασκευαστικών βημάτων είναι να δημιουργηθούν στήλες όπου η μία από τις δύο δυαδικές τιμές εμφανίζεται πολύ περισσότερο από την άλλη. Το σύνολο δοκιμής που θα προκύψει πρόκειται τελικά να οδηγήσει σε έναν αρκετά απλό μηχανισμό δημιουργίας διανυσμάτων. Το Σχήμα 4-18 περιέχει τον αλγόριθμο που εφαρμόζει έναν αριθμό από προπαρασκευαστικά βήματα πάνω στο αρχικό σύνολο δοκιμής και παράγει το τελικό σύνολο δοκιμής T_{mod} .

Αλγόριθμος 4-3

Είσοδος: σύνολο δοκιμής T_{orig}

Έξοδος: σύνολο δοκιμής T_{mod}

- Βήμα 1.** Προσδιορισμός αν υπάρχουν σταθερές στήλες και αφαίρεσή τους.
- Βήμα 2.** Αναδιάταξη των διανυσμάτων δοκιμής έτσι ώστε να μειωθεί το άθροισμα των αποστάσεων Hamming των αποστάσεων ανάμεσα στα ζεύγη διανυσμάτων.
- Βήμα 3.** Προσδιορισμός πιθανών πανομοιότυπων / συμπληρωματικών στηλών και καθορισμός των κατάλληλων τιμών για τα αδιάφορα δυαδικά ψηφία.
- Βήμα 4.** Αν παραμένουν κάποια αδιάφορα δυαδικά ψηφία τότε ανάθεσή τους στη δυαδική τιμή που έχει τις περισσότερες παρουσίες στη στήλη.
- Βήμα 5.** Αφαίρεση πανομοιότυπων διανυσμάτων. Το αποτέλεσμα είναι το πλήρως ορισμένο σύνολο δοκιμής T_{full} .
- Βήμα 6.** Δημιουργία του συνόλου δοκιμής που περιέχει τα διανύσματα διαφορών, T_{diff} .
- Βήμα 7.** Επιλογή των κατάλληλων στηλών από τα σύνολα δοκιμής T_{full} και T_{diff} ώστε να προκύψει το σύνολο δοκιμής T_{mod} .

Σχήμα 4-18. Αλγόριθμος κατασκευής συνόλου δοκιμής T_{mod}

4.3.3 Περιγραφή προπαρασκευαστικών βημάτων

Σε αυτή την ενότητα θα περιγραφούν αναλυτικά τα προπαρασκευαστικά βήματα που οδηγούν στη δημιουργία του πίνακα T_{mod} .

Το Βήμα 1 αφαιρεί, εάν υπάρχουν, μερικά από τα αδιάφορα δυαδικά ψηφία του αρχικού συνόλου δοκιμής. Η πρώτη περίπτωση που εξετάζεται είναι η ύπαρξη στηλών που περιέχουν μόνο '1' και 'x', ή '0' και 'x'. Μετά τον εντοπισμό μιας τέτοιας στήλης, αυτή χαρακτηρίζεται ως σταθερή/αμετάβλητη και δεν λαμβάνεται υπόψη στη δημιουργία του T_{mod} δεδομένου ότι μπορεί εύκολα να παραχθεί. Προφανώς, τα σύνολα δοκιμής που ανιχνεύουν όλα τα ελαττώματα του κυκλώματος δεν περιέχουν τέτοιες στήλες. Αν όμως το σύνολο δοκιμής χωριστεί σε φάσεις με την ίδια λογική που χρησιμοποιήθηκε στη μέθοδο που βασίζεται στους ολισθητές φάσης τότε τέτοιες στήλες μπορεί να βρεθούν σε κάθε φάση του πίνακα δοκιμής.

Το επόμενο βήμα (Βήμα 2) αποσκοπεί στην αναδιάταξη των διανυσμάτων δοκιμής ώστε να μειωθεί το άθροισμα των αποστάσεων Hamming των διαδοχικών ζευγών διανυσμάτων δοκιμής. Με αυτόν τον τρόπο και εξετάζοντας τα διανύσματα διαφορών, μπορούμε τελικά να μειώσουμε το πλήθος των '1' στο σύνολο δοκιμής που προκύπτει. Η μείωση του αθροίσματος των αποστάσεων Hamming μεταξύ των ζευγών διανυσμάτων δοκιμής είναι ισοδύναμη με το πρόβλημα του πλανόδιου πωλητή (Travelling Salesman Problem - TSP), το οποίο είναι γνωστό ότι αποτελεί NP-complete πρόβλημα, και έτσι χρησιμοποιείται μια ευρετική μέθοδος. Αρχικά κατασκευάζεται ένας γράφος από το δοσμένο σύνολο δοκιμής όπου κάθε κόμβος αντιπροσωπεύει ένα διάνυσμα δοκιμής και κάθε ακμή που συνδέει δύο κόμβους έχει ως βάρος την απόσταση Hamming του αντίστοιχου ζεύγους διανυσμάτων δοκιμής. Η τιμή της απόστασης Hamming ανατίθεται ως βάρος στην αντίστοιχη ακμή του γράφου. Όταν υπάρχουν αδιάφορα δυαδικά ψηφία στα διανύσματα δοκιμής τότε η απόσταση Hamming υπολογίζεται με έναν λίγο διαφορετικό τρόπο. Το αδιάφορο δυαδικό ψηφίο θεωρείται ότι έχει την ίδια τιμή με το αντίστοιχο ψηφίο του άλλου διανύσματος δοκιμής και έτσι η απόσταση Hamming του ζεύγους δεν αυξάνεται.

Έχοντας κατασκευάσει το γράφο, η επιλογή ενός ζεύγους διανυσμάτων δοκιμής βασίζεται σε μια άπληστη προσέγγιση, σύμφωνα με την οποία σε κάθε βήμα επιλέγεται το ζεύγος διανυσμάτων δοκιμής με τη μικρότερη απόσταση Hamming. Μετά από κάθε επιλογή, τα αδιάφορα δυαδικά ψηφία που τυχόν υπάρχουν πρέπει να λάβουν τιμές που δεν θα έρθουν σε αντίθεση με την τιμή της απόστασης Hamming που χρησιμοποιήθηκε για την επιλογή του ζεύγους. Δεν πρέπει δηλαδή η απόσταση Hamming να αυξηθεί. Επομένως, κάθε φορά που ο συνδυασμός 'x', '1' ('x', '0') εμφανίζεται σε αντίστοιχες θέσεις δυαδικών ψηφίων μετατρέπεται στο συνδυασμό '1', '1' ('0', '0'), όπως παρουσιάζεται στο ζεύγος διανυσμάτων του Σχήματος 4-19. Έχοντας υπόψη αυτές τις αναθέσεις τιμών, ο γράφος ενημερώνεται με τις νέες τιμές των αποστάσεων Hamming μεταξύ των υπόλοιπων διανυσμάτων δοκιμής και έπειτα το ζεύγος με τη μικρότερη απόσταση Hamming επιλέγεται και πάλι. Η διαδικασία συνεχίζεται έως ότου να μην υπάρχει κανένας κόμβος που δεν τον έχουμε επισκεφτεί.

$$\begin{array}{ccc} \begin{array}{c} 1 \times 0 \times 0 1 1 1 \\ \times 0 0 1 0 1 \times 1 \end{array} & \xrightarrow[\begin{array}{c} (x, 0 = 0, 0) \\ (x, 1 = 1, 1) \end{array}]{\quad} & \begin{array}{c} 1 0 0 1 0 1 1 1 \\ 1 0 0 1 0 1 1 1 \end{array} \end{array}$$

Σχήμα 4-19. Ανάθεση τιμών στα αδιάφορα δυαδικά ψηφία

Εκτός από την άπληστη προσέγγιση μπορούν επίσης να χρησιμοποιηθούν άλλες προσεγγίσεις [Murgai 98] [Drechsler 99]. Οι τελευταίες εξετάζουν την περίπτωση όπου τα διανύσματα μπορούν να αντιστραφούν, πράξη η οποία παρέχει περισσότερη ευελιξία στην επίτευξη λιγότερων μεταβάσεων. Ωστόσο, αυτό θα απαιτούσε επιπρόσθετη λογική που θα έλεγε τις αντιστροφές των διανυσμάτων. Στην εργασία [Murgai 98] [Drechsler 99] εφαρμόζονται 3 τεχνικές βασισμένες σε Διπλά Γεννητικά δέντρα (Double Spanning Tree), σε Ελάχιστο Γεννητικό δέντρο μέγιστου ταιριάσματος (Minimum Spanning Tree Maximum Matching) και σε μια άπληστη προσέγγιση και τα πειραματικά αποτελέσματα έδειξαν ότι η

τελευταία τεχνική ήταν η αποδοτικότερη. Στην εργασία [Drechsler 99] ένας γενετικός αλγόριθμος χρησιμοποιήθηκε πάνω στα μερικώς ορισμένα σύνολα δοκιμής και βρέθηκε να είναι αποδοτικότερος από την άπληστη προσέγγιση.

Το Βήμα 2 μπορεί να μην αφαιρέσει απαραίτητως όλα τα αδιάφορα δυαδικά ψηφία από τα διανύσματα δοκιμής και έτσι εκτελείται το Βήμα 3. Αν μελετήσουμε το σύνολο δοκιμής κατά στήλες, μπορούμε να αναθέσουμε τέτοιες τιμές στα αδιάφορα δυαδικά ψηφία ώστε να μεγιστοποιηθεί η ύπαρξη πανομοιότυπων ή συμπληρωματικών στηλών. Εάν υπάρχουν τέτοιες στήλες τότε κάποιο αδιάφορο δυαδικό ψηφίο της στήλης θα λάβει την τιμή του δυαδικού ψηφίου της πανομοιότυπης/συμπληρωματικής στήλης που βρίσκεται στην αντίστοιχη θέση. Αυτό το βήμα μπορεί επίσης να εφαρμοστεί αν χωρίσουμε το διαταγμένο σύνολο δοκιμής σε φάσεις ίσου μήκους, αυξάνοντας κατά συνέπεια την πιθανότητα εύρεσης πανομοιότυπων/συμπληρωματικών στηλών.

Εάν μετά από όλα τα ανωτέρω βήματα υπάρχουν ακόμα μερικά αδιάφορα δυαδικά ψηφία τότε μέσω του Βήματος 4, αναθέτουμε τέτοιες τιμές ώστε να μεγιστοποιήσουμε ή να ελαχιστοποιήσουμε την παρουσία μιας από τις δύο τιμές ('0' ή '1'). Πιο συγκεκριμένα, αν το πλήθος των '0' (των '1') είναι μεγαλύτερο από το πλήθος των '1' (των '0') τότε τα υπόλοιπα αδιάφορα δυαδικά ψηφία λαμβάνουν την τιμή '0' ('1'). Η ιδέα πίσω από αυτήν την προσέγγιση είναι να πολώσουμε τα δυαδικά ψηφία κάθε στήλης σε μία από τις δύο δυαδικές τιμές ώστε όταν θα δημιουργηθούν τα διανύσματα διαφορών να επιτευχθούν όσο το δυνατόν λιγότερες μεταβάσεις από '1' σε '0' ή αντίστροφα. Αυτή η ιδέα συμβαδίζει με το γεγονός ότι τα αδιάφορα δυαδικά ψηφία θεωρήθηκαν ότι έχουν την ίδια τιμή όταν εφαρμόστηκε το βήμα της αναδιάταξης διανυσμάτων (Βήμα 2).

Το Βήμα 5 ελέγχει εάν το αποτέλεσμα όλων των αναθέσεων τιμών έχει παράγει κάποια πανομοιότυπα διανύσματα. Σε αυτή την περίπτωση αυτά τα διανύσματα απομακρύνονται επειδή η παραγωγή τους δεν εξυπηρετεί κανένα σκοπό και θα οδηγήσει σε μεγαλύτερες απαιτήσεις υλικού υλοποίησης.

Είναι προφανές ότι όταν δίνεται ένα πλήρως ορισμένο σύνολο δοκιμής δεν είναι απαραίτητο να εκτελέσουμε τα βήματα που αναθέτουν τιμές στα αδιάφορα δυαδικά ψηφία, δηλαδή τα Βήματα 1 και 4. Το Βήμα 5 επίσης δεν εκτελείται δεδομένου ότι σε ένα πλήρως ορισμένο σύνολο δοκιμής δεν υπάρχουν πανομοιότυπα διανύσματα. Τα μόνα βήματα που εκτελούνται είναι η αναδιάταξη των διανυσμάτων δοκιμής σύμφωνα με τις αποστάσεις Hamming των ζευγών διανυσμάτων και ο εντοπισμός των πανομοιότυπων ή συμπληρωματικών στηλών με μικρές διαφορές στην υλοποίηση του κάθε βήματος. Επίσης όταν κατασκευαστεί ο γράφος δεν είναι απαραίτητη η ενημέρωσή του με νέες τιμές, δεδομένου ότι οι αποστάσεις Hamming δεν αλλάζουν μετά την επιλογή ενός ζεύγους διανυσμάτων.

Με τα ανωτέρω προπαρασκευαστικά βήματα έχουμε δημιουργήσει μια πλήρως ορισμένη έκδοση, T_{full} , του αρχικού συνόλου δοκιμής. Με βάση το T_{full} , το Βήμα 6 δημιουργεί τα

διανύσματα διαφορών και κατασκευάζει τον πίνακα T_{diff} σύμφωνα με τον ακόλουθο τρόπο: $v_1, v_1 \oplus v_2, v_2 \oplus v_3, \dots, v_{n-1} \oplus v_n$, όπου το v_i ανήκει στο T_{full} .

Η δημιουργία του T_{mod} (Βήμα 7) επιτυγχάνεται χρησιμοποιώντας τους πίνακες T_{full} και T_{diff} . Εξετάζουμε τα δύο σύνολα κατά στήλη και για κάθε στήλη μετράμε το πλήθος των '0' και '1'. Η μικρότερη από τις δύο τιμές ορίζεται ως βάρος της στήλης. Επιλέγουμε έπειτα τη στήλη από το T_{full} μόνο αν το βάρος της είναι μικρότερο από το βάρος της αντίστοιχης στήλης του T_{diff} αυξημένο κατά κάποιο όριο, όπως φαίνεται στη Σχέση (4-5):

$$W_{i,full} < W_{i,diff} + \text{Όριο}, 0 \leq i \leq w \quad (4-5)$$

Στα ανωτέρω το w είναι ο αριθμός των κύριων εισόδων του κυκλώματος και τα $W_{i,full}$, $W_{i,diff}$ είναι τα βάρη των στηλών i , του πλήρως ορισμένου συνόλου δοκιμής και του συνόλου διανυσμάτων διαφορών αντίστοιχα. Η τιμή της παραμέτρου Όριο λαμβάνει υπόψη της το πως το σύνολο δοκιμής θα παραχθεί από το μηχανισμό παραγωγής διανυσμάτων που περιγράφεται στην επόμενη ενότητα και καθορίζεται πειραματικά.

4.3.4 Μηχανισμός Παραγωγής Διανυσμάτων Δοκιμής

Έχοντας παράγει το τροποποιημένο σύνολο δοκιμής T_{mod} μπορούμε τώρα να κατασκευάσουμε το μηχανισμό παραγωγής διανυσμάτων δοκιμής (TPG). Ο μηχανισμός αυτός χρησιμοποιεί το σύνολο δοκιμής T_{mod} , που περιέχει στήλες είτε από το T_{full} είτε από το T_{diff} , και αναπαράγει το σύνολο δοκιμής T_{full} σε τόσους κύκλους ρολογιού όσο είναι το πλήθος των διανυσμάτων δοκιμής.

Σχήμα 4-20. Προτεινόμενος μηχανισμός παραγωγής διανυσμάτων δοκιμής

Το Σχήμα 4-20 απεικονίζει τα τμήματα από τα οποία αποτελείται ο προτεινόμενος μηχανισμός παραγωγής διανυσμάτων. Υπάρχει ένας κυκλικός ολισθητής ο οποίος τροφοδοτεί w σύνολα δέντρων που είναι κατασκευασμένα από πύλες OR και τα οποία έχουν ως σκοπό την παραγωγή των στηλών του συνόλου δοκιμής T_{mod} . Η κάθε ομάδα δέντρων πυλών OR περιέχει m δέντρα, όπου m είναι ο αριθμός των φάσεων στις οποίες έχει χωριστεί το σύνολο δοκιμής. Οι

έξοδοι των δέντρων OR κάθε ομάδας οδηγούν τις εισόδους ενός m σε 1 ($m > 1$) πολυπλέκτη, ο οποίος έχει ως στόχο να επιλέξει το κατάλληλο δέντρο OR, όπως γίνεται αντίστοιχα στα δέντρα των ολισθητών φάσης της Ενότητας 4.2.3. Τα σήματα ελέγχου του κάθε πολυπλέκτη οδηγούνται από ένα δυαδικό μετρητή που μετρά μέχρι το m . Προφανώς αν το σύνολο δοκιμής δεν έχει χωριστεί σε φάσεις, δεν θα υπάρχουν ούτε οι πολυπλέκτες $m > 1$ ούτε ο δυαδικός μετρητής. Τελικά, οι έξοδοι των πολυπλεκτών οδηγούνται στις πύλες XOR, των οποίων οι άλλες εισόδους τροφοδοτούνται από το αντίστοιχο φλιπ-φλοπ του καταχωρητή εισόδου του κυκλώματος υπό δοκιμή ώστε να παράγονται οι στήλες του συνόλου δοκιμής με τον τρόπο που περιγράφηκε στην προηγούμενη ενότητα. Ο αριθμός πυλών XOR που απαιτείται, καθορίζεται κατά τη διάρκεια της κατασκευής του T_{mod} και είναι ίσος με τον αριθμό στηλών που λαμβάνονται από τον πίνακα T_{diff} .

Πριν εξηγήσουμε πως ο παραπάνω μηχανισμός παράγει τα διανύσματα δοκιμής, θα δείξουμε πώς κατασκευάζονται τα δέντρα OR. Το κλειδί για την κατασκευή τους είναι η αρχική τιμή του κυκλικού ολισθητή. Στην περίπτωση μας ο ολισθητής περιέχει το διάνυσμα $\{100... 00\}$ και σε κάθε κύκλο ρολογιού το '1' μετακινείται προς τα δεξιά κατά μία θέση. Αυτό εξασφαλίζει ότι σε κάθε κύκλο ρολογιού μπορεί να υπάρχει μόνο ένα '1' στις εισόδους κάθε δέντρου OR. Θεωρήστε για παράδειγμα ότι πρέπει να παραγάγουμε την ακολουθία '10011' που αντιστοιχεί σε κάποια στήλη ενός πίνακα δοκιμής. Προκειμένου να το επιτύχουμε αυτό, πρέπει να χρησιμοποιήσουμε έναν κυκλικό ολισθητή με 5 φλιπ-φλοπ αρχικοποιώντας τον στην τιμή '10000' (Σχήμα 4-21). Το δέντρο OR που θα χρησιμοποιηθεί για την παραγωγή της ακολουθίας θα οδηγηθεί από κάποια από τα 5 φλιπ-φλοπ του ολισθητή και συγκεκριμένα από τα D_0 , D_3 και D_4 . Είναι προφανές ότι στους κύκλους ρολογιού 0, 3 και 4 η έξοδος του δέντρου θα είναι ίση με το '1' ενώ στους υπόλοιπους κύκλους θα είναι στο '0'. Άρα όπου η προς παραγωγή στήλη έχει '1' η έξοδος του αντίστοιχου φλιπ-φλοπ του ολισθητή αποτελεί είσοδο του δέντρου OR.

Σχήμα 4-21. Παράδειγμα κατασκευής δέντρου OR

Από το παράδειγμα είναι προφανές ότι η κατασκευή δέντρων OR είναι απλή και γρήγορη. Χρησιμοποιώντας τις στήλες του πίνακα T_{mod} κατασκευάζουμε τα κατάλληλα δέντρα και οι πολυπλέκτες $m > 1$ προωθούν την κατάλληλη έξοδο από τα δέντρα OR στις πύλες XOR ή στο απευθείας στο φλιπ-φλοπ του καταχωρητή εισόδου αν αντίστοιχα η στήλη του T_{mod} προέρχεται από τον πίνακα T_{full} ή τον πίνακα T_{diff} .

Έχοντας εξηγήσει πως κατασκευάζονται τα δέντρα OR, μπορούμε τώρα να δείξουμε πώς λειτουργεί το κύκλωμα παραγωγής διανυσμάτων του Σχήματος 4-20. Στην αρχή, ο

καταχωρητής εισόδου, ο οποίος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας λαμβάνει τις εξόδους των πυλών XOR, αρχικοποιείται στο '0' με αποτέλεσμα να μην επηρεάζεται η αρχική τιμή που καταφθάνει στις εισόδους των πυλών XOR που οδηγούνται από τους $m \rightarrow 1$ πολυπλέκτες. Όπως αναφέρθηκε νωρίτερα, οι στήλες που τροφοδοτούν τις πύλες XOR είναι αυτές που λαμβάνονται από το T_{diff} με αποτέλεσμα το πρώτο τους δυαδικό ψηφίο να είναι το αντίστοιχο δυαδικό ψηφίο του πρώτου διανύσματος του συνόλου δοκιμής T_{full} . Συγχρόνως, ο κυκλικός ολισθητής και ο δυαδικός μετρητής αρχικοποιούνται αντίστοιχα στις τιμές $\{100...00\}$ και $\{0...0\}$. Στη συνέχεια σε κάθε κύκλο ρολογιού, ο μετρητής αυξάνεται κατά ένα, εφαρμόζοντας ένα νέο διάνυσμα δοκιμής στο κύκλωμα υπό δοκιμή. Όταν ο μετρητής φθάσει στην τιμή m παράγει ένα σήμα ρολογιού για τον κυκλικό ολισθητή έτσι ώστε να τροφοδοτηθούν τα δέντρα OR με νέες τιμές στις εισόδους τους. Όταν το '1' στον καταχωρητή φθάσει στη δεξιότερη θέση και ο μετρητής φθάσει στην τιμή m , τότε η διαδικασία παραγωγής διανυσμάτων δοκιμής ολοκληρώνεται. Όπως φαίνεται, η παραγωγή των διανυσμάτων γίνεται με τρόπο ίδιο με αυτόν που χρησιμοποιείται στο Σχήμα III της μεθόδου που βασίζεται στους ολισθητές φάσης της Ενότητας 4.2.3. Με αυτόν τον τρόπο μειώνονται οι αλλαγές κατάστασης μέσα στα δέντρα OR και επομένως γενικά η κατανάλωση ισχύος του μηχανισμού παραγωγής διανυσμάτων.

4.3.5 Πειραματικά αποτελέσματα και συγκρίσεις

Στη γενική περίπτωση ο σχεδιαστής ενός κυκλώματος παρέχει μαζί με το κύκλωμα και το σύνολο δοκιμής. Το σύνολο δοκιμής μπορεί είτε να είναι πλήρως ορισμένο είτε να περιέχει και αδιάφορα δυαδικά ψηφία. Για αυτό το λόγο χρησιμοποιούνται τόσο πλήρως ορισμένα όσο και μερικώς ορισμένα σύνολα δοκιμής ώστε να συγκριθεί η αποδοτικότητα της προτεινόμενης μεθόδου με ήδη προταθείσες προσεγγίσεις. Τα σύνολα δοκιμής που χρησιμοποιήθηκαν στα πειράματά μας αφορούσαν τα κυκλώματα αναφοράς ISCAS'85 και είναι τα ίδια με αυτά που χρησιμοποιήθηκαν για τα πειράματα της Ενότητας 4.2.5.2. Επίσης χρησιμοποιήθηκαν μερικώς ορισμένα σύνολα δοκιμής τα οποία παράχθηκαν με το εργαλείο αυτόματης παραγωγής διανυσμάτων ATALANTA [Lee 93]. Για την κατασκευή των μηχανισμών παραγωγής διανυσμάτων έχουμε χρησιμοποιήσει τα ίδια εργαλεία σύνθεσης και την ίδια βιβλιοθήκη όπως στις Ενότητες 4.2.5.1 και 4.2.5.2.

Μεταξύ των μεθόδων που έχουν προταθεί για την εμφώλευση των διανυσμάτων δοκιμής ([Lew Yan Voon 92] [Edisooriya 92] [Dufaza 93] [Kagaris 96] [Kagaris 99] [Swaminathan 01]), μόνο οι μέθοδοι που προτείνονται στα [Lew Yan Voon 92] [Dufaza 93] και η μέθοδος που βασίζεται στους ολισθητές φάσης, η οποία παρουσιάστηκε παραπάνω, μπορούν να χρησιμοποιηθούν για σύνολα δοκιμής που ανιχνεύουν όλα τα απλά σφάλματα μόνιμης τιμής και να εξασφαλίσουν ότι ένα σύνολο δοκιμής n διανυσμάτων θα παραχθεί σε k κύκλους ρολογιού, όπου το k είναι ίσο ή ελάχιστο μεγαλύτερο του n . Οι μέθοδοι που δίνονται στα [Kagaris 96] [Kagaris 99] βασίζονται στο χειρισμό μεγάλου αριθμού αδιάφορων δυαδικών ψηφίων που εμφανίζονται στα σύνολα δοκιμής που ανιχνεύουν τα δύσκολο να ανιχνευτούν

σφάλματα δοκιμής και οδηγούν συνήθως σε πολύ μεγάλους χρόνους εφαρμογής. Επομένως δεν μπορούν να χρησιμοποιηθούν στην περίπτωση των πλήρως ορισμένων συνόλων δοκιμής που ανιχνεύουν όλα τα σφάλματα του υπό δοκιμή κυκλώματος. Ακόμη και στην περίπτωση χρήσης μερικώς ορισμένων συνόλων δοκιμής οι ανωτέρω μέθοδοι οδηγούν σε πολύ μεγάλους χρόνους παραγωγής των διανυσμάτων δοκιμής.

Επίσης ο απαιτούμενος χρόνος εφαρμογών δοκιμής με τη μέθοδο [Swaminathan 01] είναι περισσότερο από 1000 φορές μεγαλύτερος από αυτόν που απαιτείται με τη βασισμένη στο ROM εμφώλευση διατάξεων συνόλου δοκιμής. Επομένως δεν συγκρίνουμε τη μέθοδό μας με αυτή που δίνεται στα [Kagaris 96] [Kagaris 99] [Swaminathan 01]. Η μέθοδος που βασίζεται στους ολισθητές φάσης όπως φάνηκε από τα πειραματικά αποτελέσματα της Ενότητας 4.2.5 είναι πιο αποδοτική, όσον αφορά το υλικό υλοποίησης από τη μέθοδο που είναι βασισμένη σε μνήμη ROM αλλά και από τη μέθοδο που δίνεται στο [Lew Yan Voon 92]. Επομένως συγκρίνουμε την προτεινόμενη μέθοδο με τη μέθοδο που είναι βασισμένη στους ολισθητές φάσης και με αυτή που παρουσιάζεται στο [Dufaza 93], στις οποίες εφεξής θα αναφερόμαστε ως Ο.Φ. και LFSRom αντίστοιχα. Η προτεινόμενη μέθοδος χρησιμοποιεί μια άπληστη προσέγγιση ώστε να αναδιατάξει τα διανύσματα δοκιμής. Η χρήση του γενετικού αλγορίθμου του [Drechsler 99] θα μπορούσε να οδηγήσει ενδεχομένως σε ελαφρώς καλύτερα πειραματικά αποτελέσματα.

Ο Πίνακας 4-10 παρουσιάζει τα χαρακτηριστικά των συνόλων δοκιμής που χρησιμοποιήθηκαν για τα πειράματά μας. Η προτεινόμενη μέθοδος εφαρμόζει κάποια προπαρασκευαστικά βήματα πάνω στα μερικώς ορισμένα σύνολα δοκιμής με αποτέλεσμα πιθανή αφαίρεση πανομοιότυπων διανυσμάτων. Η δεξιότερη στήλη του πίνακα δείχνει το μέγεθος του συνόλου δοκιμής T_{full} που προκύπτει μετά την εφαρμογή του Βήματος 5.

Πίνακας 4-10. Μεγέθη πλήρως και μερικώς ορισμένων συνόλων δοκιμής

Κύκλωμα	Είσοδοι	Πλήρως ορισμένα σύνολα	Μερικώς ορισμένα σύνολα	
			Αρχικό μέγεθος	Αλγόριθμος 4-3
c432	36	48	95	79
c499	41	52	55	55
c880	60	49	62	59
c1355	41	85	137	137
c1908	33	111	123	122
c2670	233	100	124	124
c3540	50	143	157	154
c5315	178	112	120	120
c6288	32	27	51	50
c7552	207	178	231	230

Καθορίσαμε αρχικά την τιμή της παραμέτρου *Όριο* της Σχέσης (4-5) που χρησιμοποιείται για την επιλογή των στηλών. Μετά από διάφορα πειράματα, η τιμή των 5 δυαδικών ψηφίων επιλέχθηκε για την παράμετρο αυτή και είναι λίγο μεγαλύτερη από το μέγεθος σε δυαδικά ψηφία μιας ισοδύναμης πύλης. Κατόπιν καθορίσαμε τον αριθμό φάσεων. Στη μέθοδο που βασίζεται στους ολισθητές φάσης κάθε στήλη του πίνακα του δοσμένου συνόλου δοκιμής

πρέπει να βρεθεί μέσα στην χαρακτηριστική ακολουθία κάποιου ολισθητή γραμμικής ανάδρασης κατάλληλου μεγέθους και χαρακτηριστικού πολυώνυμου. Προκειμένου να είμαστε βέβαιοι ότι θα βρούμε μια ακολουθία μήκους l πρέπει να χρησιμοποιήσουμε ένα χαρακτηριστικό πολυώνυμο βαθμού τουλάχιστον ίσο με το l .

Τα ανωτέρω υπονοούν ότι το μέγεθος του ολισθητή γραμμικής ανάδρασης πρέπει να είναι το πάνω ακέραιο μέρος της διαίρεσης του μεγέθους του συνόλου δοκιμής με το πλήθος των φάσεων, δηλαδή:

$$l = \left\lceil \frac{\text{Μέγεθος Συνόλου Δοκιμής}}{\text{Πλήθος φάσεων}} \right\rceil$$

Στη βασισμένη στους ολισθητές φάσης μέθοδο δεν μπορούμε να μειώσουμε τον αριθμό φάσεων καθώς έτσι θα αυξηθεί το μέγεθος του ολισθητή γραμμικής ανάδρασης και επομένως ο χρόνος αναζήτησης γίνεται ανεπίτρεπτα μεγάλος. Αντίθετα στην προτεινόμενη μέθοδο, καθώς επίσης και στη μέθοδο που δίνεται στο [Dufaza 93], ο χρόνος σχεδιασμού των δέντρων OR είναι αμελητέος και επομένως κατά συνέπεια μπορούμε να εξετάσουμε έναν αριθμό επιλογών για τον αριθμό των φάσεων στις οποίες μπορεί να χωριστεί το σύνολο δοκιμής προκειμένου να βρεθεί η τιμή που οδηγεί στην ελαχιστοποίηση του υλικού υλοποίησης του μηχανισμού παραγωγής διανυσμάτων. Στο Σχήμα 4-22 φαίνεται η συμπεριφορά του υλικού υλοποίησης ως προς τον αριθμό των φάσεων που χρησιμοποιούνται για τα κυκλώματα c499 και c1355. Όπως μπορούμε να δούμε, για κάθε κύκλωμα υπάρχουν συγκεκριμένες τιμές για τον αριθμό των φάσεων που δίνουν το ελάχιστο υλικό υλοποίησης. Στα υπόλοιπα πειράματα γίνεται χρήση εκείνων των τιμών που επιτυγχάνουν το ελάχιστο υλικό υλοποίησης.

Σχήμα 4-22. Η επίπτωση του αριθμού των φάσεων στο υλικό υλοποίησης

Τα πειραματικά αποτελέσματα που αφορούν τα πλήρως ορισμένα σύνολα δοκιμής παρουσιάζονται στον Πίνακα 4-11. Όπως μπορεί να διαπιστωθεί η προτεινόμενη μέθοδος είναι καλύτερη από αυτή που βασίζεται στους ολισθητές φάσης. Η διαφορά γίνεται μεγαλύτερη για τα πιο μεγάλα σύνολα δοκιμής και τα κυκλώματα με πολλές εισόδους. Επιπλέον είναι καλύτερη από τη μέθοδο LFSRom [Dufaza 93] σε όλες εκτός από τις 3 περιπτώσεις (c2670, c5315 και c7552). Παρά το γεγονός ότι η μέθοδος που βασίζεται στους ολισθητές φάσης έχει χειρότερη συμπεριφορά από πλευράς υλικού υλοποίησης έχει το πλεονέκτημα ότι χρησιμοποιεί έναν ολισθητή γραμμικής ανάδρασης, ο οποίος μπορεί να χρησιμοποιηθεί για την εφαρμογή

ψευδοτυχαίου ελέγχου σε άλλα κυκλώματα. Αντίθετα ο κυκλικός ολισθητής στον οποίο βασίζονται η προτεινόμενη μέθοδος και η μέθοδος του [Dufaza 93] λόγω του πολύ μικρού αριθμού καταστάσεων που παράγει δεν μπορεί να χρησιμοποιηθεί από άλλα κυκλώματα.

Πίνακας 4-11. Υλικό υλοποίησης για πλήρως ορισμένα σύνολα δοκιμής

Κύκλωμα	Ο.Φ.		LFSRom		Προτεινόμενη		Κέρδη %	
	Φάσεις	Υλικό	Φάσεις	Υλικό	Φάσεις	Υλικό	Προτεινόμενη προς Ο.Φ.	Προτεινόμενη προς LFSRom
c432	2	381,8	2	342	2	329,6	13,7	3,6
c499	2	455	2	392,4	2	390,2	14,2	0,6
c880	2	573,2	1	463,4	1	458,2	20,1	1,1
c1355	4	685,6	3	596	3	578,8	15,6	2,9
c1908	4	708,8	3	621,2	3	571,6	19,4	8,0
c2670	4	3506,4	3	2647,6	3	2700,6	23,0	-2,0
c3540	8	1406,4	4	1085,2	4	1034,4	26,5	4,7
c5315	4	3284,4	3	2434,8	3	2462,4	25,0	-1,1
c6288	3	209,6	1	172,6	1	171,4	18,2	0,7
c7552	8	5670	4	4128,4	4	4170,8	26,4	-1,0

Η μέθοδος LFSRom προτάθηκε μόνο για πλήρως ορισμένα σύνολα δοκιμής. Για να μπορέσουμε να τη συγκρίνουμε με την προτεινόμενη μέθοδο την έχουμε βελτιώσει έτσι ώστε να μπορεί να εφαρμοστεί και για μερικώς ορισμένα σύνολα δοκιμής. Προφανώς στην περίπτωση των μερικώς ορισμένων συνόλων δοκιμής, πρέπει να αφαιρεθούν τα αδιάφορα δυαδικά ψηφία. Αρχικά εντοπίζουμε τις περιπτώσεις όπου μπορούν να υπάρχουν πανομοιότυπες/συμπληρωματικές στήλες και αναθέτουμε τις κατάλληλες τιμές στα αδιάφορα δυαδικά ψηφία. Όσα αδιάφορα δυαδικά ψηφία έχουν παραμείνει μπορούν να λάβουν τιμή με βάση μια από τις παρακάτω δύο πολιτικές ανάθεσης:

- Η «Τυχαία» πολιτική αναθέτει στα αδιάφορα ψηφία με πιθανότητα 0,5 τη μία από τις δύο δυνατές τιμές.
- Η «Πολωμένη» πολιτική αναθέτει στα αδιάφορα δυαδικά ψηφία εκείνη την τιμή που ελαχιστοποιεί την παρουσία μιας από τις δύο τιμές της κάθε στήλης του συνόλου δοκιμής. Για παράδειγμα αν το πλήθος των '0' είναι μεγαλύτερο από το πλήθος των '1' σε μία στήλη τότε τα αδιάφορα δυαδικά ψηφία λαμβάνουν την τιμή '0' ελαχιστοποιώντας την παρουσία των '1'. Η «Πολωμένη» πολιτική είναι στην ουσία ισοδύναμη με το Βήμα 4 των προπαρασκευαστικών βημάτων της Ενότητας 4.3.3.

Ο Πίνακας 4-12 περιέχει πειραματικά αποτελέσματα για τη μέθοδο βασισμένη σε ολισθητές φάσης, για τις δύο πολιτικές ανάθεσης τιμών στα αδιάφορα δυαδικά ψηφία στη βελτίωση της μεθόδου LFSRom και την προτεινόμενη μέθοδο. Για κάθε μέθοδο παρέχουμε παράλληλα και τον αριθμό φάσεων στις οποίες χωρίστηκε το σύνολο δοκιμής. Είναι προφανές ότι η προτεινόμενη μέθοδος είναι ανώτερη από τους ολισθητές φάσης και από τη βελτίωση της μεθόδου LFSRom όταν χρησιμοποιείται η «Τυχαία» πολιτική ανάθεσης τιμών. Η προτεινόμενη μέθοδος είναι ακόμα ανώτερη σε όλες εκτός από τις δύο περιπτώσεις (c2670 και c5315) όταν χρησιμοποιείται η «Πολωμένη» πολιτική ανάθεσης τιμών στα αδιάφορα δυαδικά ψηφία.

Πίνακας 4-12. Υλικό υλοποίησης για μερικώς ορισμένα σύνολα δοκιμής

Κύκλωμα	Ο.Φ.		Βελτιωμένο LFSRom		Προτεινόμενη		Κέρδη %			
	Φάσεις	Υλικό	Φάσεις	Υλικό		Φάσεις	Υλικό	Προτεινόμενο προς Ο.Φ.	Προτεινόμενο προς Τυχαίο	Προτεινόμενο προς Πολωμένο
				Τυχαίο	Πολωμένο					
c432	4	418	3	546,4	284,2	3	278	33,5	49,1	2,2
c499	2	382,4	2	202,4	191	2	187,2	51,1	7,5	2,0
c880	2	632,4	2	603,8	498	2	474,2	25,0	21,5	4,8
c1355	4	1004,6	4	601,6	576	4	541,8	46,1	9,9	5,9
c1908	4	696	4	596	591,4	3	533,6	23,3	10,5	9,8
c2670	4	2639	3	3230,4	2022,2	3	2068,6	21,6	36,0	-2,3
c3540	8	1301,8	4	1184,6	1105,8	4	1004,2	22,9	15,2	9,2
c5315	4	3022,8	3	2546,8	2470	3	2501,8	17,2	1,8	-1,3
c6288	2	343	2	216,2	183,2	2	170,4	50,3	21,2	7,0
c7552	8	5592,6	4	5234	4313,8	4	3959,8	29,2	24,3	8,2

Από τους Πίνακες 4-11 και 4-12, μπορούμε να παρατηρήσουμε ότι στην περίπτωση των μερικώς ορισμένων διανυσμάτων δοκιμής, τα οφέλη της ύπαρξης των αδιάφορων δυαδικών ψηφίων υπερκαλύπτουν το μειονέκτημα του μεγαλύτερου πληθυσμού διανυσμάτων δοκιμής με αποτέλεσμα να οδηγούμαστε σε μηχανισμούς παραγωγής διανυσμάτων δοκιμής που είναι μικρότεροι σε μέγεθος. Αντίθετα, οι άλλες δύο μέθοδοι παρουσιάζουν αύξηση του υλικού υλοποίησης όταν χρησιμοποιούνται μερικώς ορισμένα σύνολα δοκιμής. Στον Πίνακα 4-13 παρουσιάζουμε την επίδραση της χρήσης μερικώς ορισμένων συνόλων δοκιμής σε σχέση με πλήρως ορισμένα σύνολα δοκιμής όταν χρησιμοποιείται η προτεινόμενη μέθοδος. Παρατηρούμε ότι η ύπαρξη αδιάφορων δυαδικών ψηφίων οδηγεί κατά κανόνα σε μικρότερους μηχανισμούς παραγωγής διανυσμάτων παρά το γεγονός ότι ο αριθμός των διανυσμάτων είναι σημαντικά μεγαλύτερος. Χαρακτηριστική περίπτωση αποτελεί το κύκλωμα c2670 όπου παρά την αύξηση των διανυσμάτων κατά 24% η μείωση του μεγέθους του μηχανισμού παραγωγής διανυσμάτων είναι 23,4%. Η μείωση στο υλικό υλοποίησης μπορεί να φτάσει μέχρι το 52,0% όπως φαίνεται από το κύκλωμα c499.

Πίνακας 4-13. Η επίδραση της χρήσης μερικώς ορισμένων συνόλων δοκιμής σε σχέση με πλήρως ορισμένα σύνολα δοκιμής στην προτεινόμενη μέθοδο

Κύκλωμα	Πλήρως ορισμένα σύνολα δοκιμής		Μερικώς ορισμένα σύνολα δοκιμής		Μερικώς προς πλήρως ορισμένα σύνολα δοκιμής
	Διανύσματα	Υλικό	Διανύσματα	Υλικό	
c432	48	329,6	79	278	15,7%
c499	52	390,2	55	187,2	52,0%
c880	49	458,2	59	474,2	-4,1%
c1355	85	578,8	137	541,8	6,4%
c1908	111	571,6	122	533,6	6,6%
c2670	100	2700,6	124	2068,6	23,4%
c3540	143	1034,4	154	1004,2	2,9%
c5315	112	2462,4	120	2501,8	-1,6%
c6288	27	171,4	50	170,4	0,6%
c7552	178	4170,8	230	3959,8	5,1%

4.4 Ανακεφαλαίωση

Σε αυτό το κεφάλαιο προτάθηκαν δύο μέθοδοι αντιμετώπισης του προβλήματος της εμφώλευσης διανυσμάτων δοκιμής. Οι δύο μέθοδοι προτείνονται ως μηχανισμοί παραγωγής διανυσμάτων δοκιμής σε περιβάλλοντα ενσωματωμένου αυτοελέγχου και μπορούν να χειριστούν τόσο πλήρως όσο και μερικώς ορισμένα σύνολα δοκιμής. Στην περίπτωση που τα σύνολα δοκιμής ανιχνεύουν τα δύσκολο να ανιχνευτούν σφάλματα, τότε οι προτεινόμενοι μηχανισμοί παραγωγής διανυσμάτων μπορούν να χρησιμοποιηθούν σε περιβάλλον ενσωματωμένου αυτοελέγχου μεικτής λειτουργίας (Mixed Mode BIST), όπου ο προτεινόμενος μηχανισμός ανιχνεύει τα δύσκολο να ανιχνευτούν σφάλματα και στη συνέχεια τα υπόλοιπα σφάλματα ανιχνεύονται με κάποιον μηχανισμό παραγωγής ψευδοτυχαίων διανυσμάτων. Ο αριθμός των διανυσμάτων που θα εφαρμόσει ο τελευταίος καθορίζεται από εξομοίωση σφαλμάτων, που σημαίνει ότι είναι απαραίτητη η γνώση της εσωτερικής δομής του κυκλώματος. Όταν το χρησιμοποιούμενο σύνολο δοκιμής ανιχνεύει όλα τα σφάλματα του κυκλώματος τότε ο μηχανισμός αναπαράγει όλα τα δοσμένα διανύσματα και έτσι δεν είναι απαραίτητη κανενός είδους εξομοίωση και άρα δεν είναι απαραίτητη η γνώση του κυκλώματος. Οι προτεινόμενες μέθοδοι λοιπόν, είναι ιδανικές για τις περιπτώσεις που κάποιος χρησιμοποιεί IP πυρήνες.

Η πρώτη μέθοδος βασίζεται στη χρήση ολισθητών φάσης και ολισθητές γραμμικής ανάδρασης. Η μέθοδος μελετά τα διανύσματα δοκιμής κατά στήλες και βασιζόμενη πάνω σε κάποιες ιδιότητες των ολισθητών γραμμικής ανάδρασης παράγει ένα δυαδικό ψηφίο κάθε στήλης σε κάθε κύκλο ρολογιού. Για την υλοποίηση των μηχανισμών παραγωγής διανυσμάτων προτάθηκαν 4 σχήματα, που αποσκοπούν στην επίτευξη διαφόρων στόχων, όπως είναι η εφαρμογή του συνόλου δοκιμής σε συχνότητα ίση με τη συχνότητα λειτουργίας του κυκλώματος (Σχήμα I), η μείωση του υλικού υλοποίησης (Σχήμα II), η μείωση της μέσης κατανάλωσης ισχύος (Σχήμα III) και η μείωση της μέγιστης κατανάλωσης ισχύος (Σχήμα IV).

Η δεύτερη μέθοδος βασίζεται στην αρχή των διανυσμάτων διαφορών και σε δέντρα πυλών OR που τροφοδοτούνται από έναν κυκλικό ολισθητή. Η προτεινόμενη μέθοδος, όπως και η προηγούμενη, μελετάει τα σύνολα δοκιμής κατά στήλες και μέσω ενός αλγορίθμου προεπεξεργασίας των διανυσμάτων δοκιμής, ο οποίος λαμβάνει υπόψη την αρχή των διανυσμάτων διαφορών, και παράγει ένα νέο σύνολο δεδομένων δοκιμής που χρησιμοποιείται για την παραγωγή αποδοτικών μηχανισμών παραγωγής διανυσμάτων. Οι πειραματικές μετρήσεις δείχνουν ότι οι προτεινόμενοι μηχανισμοί παραγωγής διανυσμάτων είναι ως και 36% μικρότεροι σε σχέση με ήδη υπάρχουσες προσεγγίσεις.

5 Έλεγχος ορθής λειτουργίας αθροιστών αριθμητικού συστήματος υπολοίπων (RNS)

Στις προηγούμενες ενότητες παρουσιάστηκαν γενικές μέθοδοι εμφώλευσης διανυσμάτων δοκιμής. Αυτές οι μέθοδοι δεν οδηγούν σε αποδοτικούς μηχανισμούς παραγωγής διανυσμάτων στην περίπτωση που τα υπό δοκιμή κυκλώματα είναι *κανονικής μορφής* (regular circuits). Σε αυτήν την περίπτωση κυκλωμάτων είναι δυνατή η εξαγωγή επαναχρησιμοποιούμενων συνόλων δοκιμής κανονικής μορφής τα οποία να εκφράζονται ως συνάρτηση του πλήθους των εισόδων του κυκλώματος. Η κανονική μορφή του συνόλου δοκιμής μπορεί να οδηγήσει σε σχετικά εύκολη κατασκευή αποδοτικών μηχανισμών παραγωγής διανυσμάτων που μπορεί να ενσωματωθούν σε ένα σχήμα ενσωματωμένου αυτοελέγχου με πολύ μικρό κόστος υλικού υλοποίησης. Αν επιπλέον το σύνολο δοκιμής που χρησιμοποιείται είναι ανεξάρτητο της τεχνολογίας υλοποίησης του υπό δοκιμή κυκλώματος τότε μπορεί να μεταφερθεί αυτούσιο σε νέες βιβλιοθήκες υλοποίησης.

Κυκλώματα κανονικής μορφής αποτελούν οι αθροιστές για το αριθμητικό σύστημα υπολοίπων (Residue Number System – RNS), το οποίο έχει χρησιμοποιηθεί ευρέως σε εφαρμογές ψηφιακής επεξεργασίας σήματος (Digital Signal Processing – DSP) [Paliouras 99] [Di Claudio 95]. Σε αυτό το κεφάλαιο εξάγεται ένα παραμετροποιημένο σύνολο δοκιμής κανονικής μορφής για αυτούς τους αθροιστές και προτείνεται ένα αποδοτικό σχήμα ενσωματωμένου αυτοελέγχου (BIST) [Vergos 01] [Vergos 03].

5.1 Αθροιστές αριθμητικού συστήματος υπολοίπων (Residue Number System Adders)

Ένα σύστημα RNS ορίζεται από ένα σύνολο L υπολοίπων, έστω $(m_1, m_2, \dots, m_L)$, τα οποία είναι ανά ζεύγος πρώτοι αριθμοί, δηλαδή δεν έχουν κανένα κοινό διαιρέτη εκτός από τη μονάδα. Το σύστημα αυτό μπορεί να αναπαραστήσει ακέραιους αριθμούς από το 0 μέχρι το $M-1$ όπου το M είναι το αποτέλεσμα του πολλαπλασιασμού των τιμών των υπολοίπων, δηλαδή $M = (m_1 \times m_2 \times \dots \times m_L)$. Ένας οποιοσδήποτε ακέραιος αριθμός X , με $0 \leq X < M$, αναπαρίσταται μοναδικά από την L -αδα των αριθμών $(x_1, x_2, \dots, x_L)$, όπου $x_i = X \bmod m_i$. Σε αυτό το αριθμητικό σύστημα μια πράξη μεταξύ δύο εντέλων x, y , έστω $*$, ορίζεται ως:

$$(z_1, z_2, \dots, z_L) = (x_1, x_2, \dots, x_L) * (y_1, y_2, \dots, y_L),$$

όπου $z_i = (x_i * y_i) \bmod m_i$. Στις περισσότερες εφαρμογές όπου χρησιμοποιείται το σύστημα RNS η πράξη $*$ είναι είτε πρόσθεση είτε αφαίρεση είτε πολλαπλασιασμός. Με βάση τα παραπάνω κάθε αριθμός της L -αδας που αναπαριστά το αποτέλεσμα μπορεί να υπολογιστεί ανεξάρτητα από τους υπόλοιπους, επιτρέποντας ταχεία επεξεργασία των δεδομένων σε L παράλληλα κανάλια που είναι ανεξάρτητα μεταξύ τους.

Ο χρόνος εκτέλεσης της πρόσθεσης (αλλά και μιας οποιασδήποτε πράξης) στο σύστημα RNS εξαρτάται από το κανάλι που απαιτεί τον περισσότερο χρόνο για την ολοκλήρωση της πράξης μεταξύ των εντέλων που λαμβάνει ως είσοδο. Ο χρόνος αυτός είναι μεγαλύτερος για αθροιστές ως προς υπόλοιπο m , όπου $m \neq 2^n$. Εντούτοις έχουν προταθεί αποδοτικοί σχεδιασμοί για τα κανάλια του RNS συστήματος για m ίσο με 2^n-1 [Efsthathiou 94] [Kalamboukas 00] [Efsthathiou 00]. Συγκεκριμένα οι συγγραφείς των [Efsthathiou 94] [Kalamboukas 00] προτείνουν αντίστοιχα τη χρήση λογικής πρόβλεψης κρατουμένου (Carry Look-Ahead – CLA) και λογική parallel prefix για την κατασκευή αθροιστών υπολοίπου 2^n-1 που λειτουργούν τόσο γρήγορα όσο οι αθροιστές υπολοίπου 2^n . Τροποποιημένοι Booth πολλαπλασιαστές υπολοίπου 2^n-1 ίσης ταχύτητας με αντίστοιχου μεγέθους πολλαπλασιαστές ακεραίων έχουν προταθεί στην εργασία [Efsthathiou 00]. Με βάση τις παραπάνω εργασίες η κατασκευή αθροιστών RNS με χρήση υπολοίπων της μορφής 2^n , 2^n-1 , 2^k-1 , 2^l-1 , ..., με $l < k < n$ οδηγεί στις ταχύτερες δυνατές υλοποιήσεις και για αυτό το λόγο εστιάζουμε την προσοχή μας σε αυτού του είδους τους αθροιστές. Στις περισσότερες πρακτικές εφαρμογές χρησιμοποιούνται 3 ($L = 3$) υπόλοιπα και το k είναι ίσο με $n-1$, δηλαδή η βάση είναι $(2, 2^n-1, 2^{n-1}-1)$. Στις εργασίες [Soderstrand 77] [Jenkins 78] [Jenkins 79] έχουν προταθεί τέτοια συστήματα αθροιστών που βασίζονταν σε παλαιότερους σχεδιασμούς για το κανάλι υπολοίπου 2^n-1 . Προφανώς υπάρχει και η ανάγκη μετατροπής των αριθμών από το αριθμητικό σύστημα υπολοίπου στο δυαδικό και για τη βάση $(2, 2^n-1, 2^{n-1}-1)$ έχουν προταθεί αποδοτικοί μετατροπείς στα [Hiasat 98] και [Wang 00].

Στις επόμενες ενότητες θα παρουσιάσουμε ένα σύνολο δοκιμής κανονικής μορφής για inclusive-OR CLA και parallel prefix αθροιστές υπολοίπου 2^n που αποτελείται από $2 \times n$ διανύσματα και ένα νέο σύνολο δοκιμής κανονικής μορφής για αθροιστές υπολοίπου 2^n-1 που υλοποιούνται είτε με λογική πλήρους πρόβλεψης κρατουμένου (full CLA) ή με λογική parallel prefix. Επίσης δείχνουμε ότι χρησιμοποιώντας ένα υποσύνολο k στηλών ($k < n$) του προαναφερθέντος συνόλου δοκιμής κατασκευάζουμε ένα σύνολο δοκιμής που αφορά τον έλεγχο ορθής λειτουργίας ενός αθροιστή υπολοίπου 2^k-1 ή ενός αθροιστή υπολοίπου 2^k . Επομένως το σύνολο δοκιμής ενός αθροιστή υπολοίπου 2^n-1 είναι υπερσύνολο του συνόλου δοκιμής ενός οποιουδήποτε 2^k-1 , 2^l-1 , ..., αθροιστή με $l < k < n$. Συγχωνεύοντας τα σύνολα δοκιμής των αθροιστών υπολοίπου 2^n και 2^n-1 κατασκευάζουμε ένα σύνολο δοκιμής ενός αθροιστή για το σύστημα RNS που βασίζεται στα υπόλοιπα $(2^n, 2^n-1, 2^k-1, 2^l-1, \dots)$ αποτελούμενο από $n^2 + 2$ διανύσματα. Αυτά τα σύνολα δοκιμής εκτός από το ότι είναι σχετικά μικρού μεγέθους έχουν το πλεονέκτημα ότι κατασκευάζονται με βάση τις σχέσεις που υλοποιούν έναν αθροιστή και είναι παραμετροποιημένα ως προς το μέγεθος των εντέλων του αθροιστή. Έτσι ένας σχεδιαστής μπορεί να τα χρησιμοποιήσει ανεξαρτήτως της τεχνολογίας υλοποίησης που θα ακολουθηθεί.

Επίσης με βάση αυτά τα σύνολα δοκιμής προτείνεται ένα σχήμα ενσωματωμένου αυτοελέγχου (BIST) που εφαρμόζει το σύνολο δοκιμής σε $O(n^2)$ κύκλους ρολογιού. Το σχήμα αυτό συγκρίνεται σε σχέση με σχήματα που βασίζονται σε ολισθητές γραμμικής ανάδρασης, σε

μνήμες ROM και σε μηχανές πεπερασμένων καταστάσεων (FSM). Το πρώτο από αυτά τα σχήματα παράγει ψευδοτυχαία διανύσματα ενώ τα υπόλοιπα δύο είναι μηχανισμοί ντετερμινιστικής παραγωγής διανυσμάτων. Το προτεινόμενο σχήμα προσφέρει 100% post compaction κάλυψη σφαλμάτων ενώ αποτελεί ελκυστική λύση από πλευράς χρόνου εφαρμογής των διανυσμάτων και υλικού υλοποίησης.

5.2 Βασικές έννοιες

Έστω ότι οι $A = a_{n-1}a_{n-2}...a_1a_0$ και $B = b_{n-1}b_{n-2}...b_1b_0$ είναι δύο αριθμοί των n δυαδικών ψηφίων. Για να υπολογιστεί το άθροισμά τους $S = s_{n-1}s_{n-2}...s_1s_0$ πρέπει να υπολογιστούν τα κρατούμενα $c_{n-1}, c_{n-2}, \dots, c_1, c_0$, καθώς το άθροισμα στη θέση i δίνεται από τη σχέση:

$$s_i = a_i \oplus b_i \oplus c_{i-1}$$

Πρέπει να σημειωθεί ότι το c_{-1} είναι το κρατούμενο εισόδου και επομένως δεν υπολογίζεται από κάποια σχέση και το c_{n-1} είναι το κρατούμενο εξόδου.

Για να επιταχυνθεί η πράξη της πρόσθεσης πρέπει να ελαττωθεί ο χρόνος υπολογισμού των κρατουμένων όσο το δυνατόν γίνεται. Για την αντιμετώπιση αυτού του προβλήματος χρησιμοποιούνται κυρίως αθροιστές πρόβλεψης κρατουμένου [Koren 93] [Hwang 79]. Καθώς όμως η λογική πρόβλεψης κρατουμένου αυξάνεται απότομα σε σχέση με το μέγεθος των εντέλων, είναι πολύ βολικό και αποδοτικό να χωρίσουμε τον υπολογισμό των κρατουμένων σε μικρότερες μονάδες. Οι έξοδοι κρατουμένων αυτών των μονάδων μπορούν είτε να συνδεθούν σε μορφή αλυσίδας, όπου η έξοδος της μιας μονάδας οδηγεί την είσοδο της άλλης, ή να τροφοδοτήσουν μια μονάδα επόμενου επιπέδου οδηγώντας στην κατασκευή αθροιστών πρόβλεψης κρατουμένου δύο ή περισσότερων επιπέδων. Αν ο υπολογισμός κρατουμένου θεωρηθεί ως ένα prefix πρόβλημα, τότε οδηγούμαστε σε μια ειδική μορφή αθροιστών πρόβλεψης κρατουμένου που ονομάζονται parallel prefix αθροιστές.

Για την περιγραφή των εξισώσεων των κρατουμένων σε αθροιστές πρόβλεψης κρατουμένου χρησιμοποιούνται δύο συναρτήσεις:

- η συνάρτηση παραγωγής κρατουμένου g_i (carry generate function), που δίνεται από τη σχέση $g_i = a_i \cdot b_i$ για τη θέση i
- η συνάρτηση διάδοσης κρατουμένου (carry propagate function) p_i

Η συνάρτηση διάδοσης κρατουμένου μπορεί να οριστεί με δύο διαφορετικούς τρόπους, ο καθένας από τους οποίους επηρεάζει την ελεγχσιμότητα του παραγόμενου αθροιστή. Στους inclusive-OR αθροιστές πρόβλεψης κρατουμένου η συνάρτηση διάδοσης κρατουμένου ορίζεται ως $p_i = a_i + b_i$, ενώ παράλληλα για τον υπολογισμό του μερικού αθροίσματος (half sum) στο δυαδικό ψηφίο i χρησιμοποιείται η συνάρτηση $h_i = a_i \oplus b_i$. Προφανώς το δυαδικό ψηφίο της θέσης i υπολογίζεται από την έκφραση $s_i = h_i \oplus c_{i-1}$. Για exclusive-OR αθροιστές πρόβλεψης κρατουμένου η συνάρτηση διάδοσης κρατουμένου είναι $p_i = a_i \oplus b_i$ και το δυαδικό ψηφίο της θέσης i υπολογίζεται ως $s_i = p_i \oplus c_{i-1}$. Στην τρέχουσα τεχνολογία CMOS η πύλη OR έχει μικρότερη καθυστέρηση διάδοσης σε σχέση με μια αντίστοιχου πλήθους εισόδων πύλη XOR

και επομένως οι inclusive-OR αθροιστές πρόβλεψης κρατουμένου είναι ταχύτεροι από τους αντίστοιχους exclusive-OR αθροιστές.

Αρκετά μοντέλα σφαλμάτων έχουν προταθεί για την αναπαράσταση των πραγματικών ελαττωμάτων των CMOS κυκλωμάτων. Το πιο ευρέως χρησιμοποιούμενο, όμως, είναι το μοντέλο απλού σφάλματος μόνιμης τιμής εξαιτίας της απλότητας στον ορισμό των σφαλμάτων και των επιδράσεών τους και της αποδοτικότητάς του. Στην παρούσα μελέτη για κάθε κελί ενεργοποιούμε τα λογικά μονοπάτια από τις εισόδους στις εξόδους του και διαδίδουμε την επίδραση κάθε σφάλματος στις κύριες εξόδους του κυκλώματος, εφαρμόζοντας έτσι μια διαδικασία ισοδύναμη με την εξαγωγή συνόλου δοκιμής για απλά σφάλματα μόνιμης τιμής [Moore 98]. Χρησιμοποιούμε μια βιβλιοθήκη που περιέχει τις βασικότερες πύλες, δηλαδή αντιστροφείς, πύλες AND, NAND, OR, NOR δύο εισόδων, ενώ οι πιο πολύπλοκες πύλες όπως είναι η XOR δύο εισόδων αντικαθίστανται από ισοδύναμα κυκλώματα βασικών πυλών. Αυτή η θεώρηση έχει αντίκτυπο στον απαιτούμενο αριθμό διανυσμάτων που πρέπει να εφαρμοστούν σε τέτοιου τύπου πύλες. Για παράδειγμα, ενώ 3 διανύσματα είναι αρκετά για την κάλυψη των σφαλμάτων μια πύλης XOR δύο εισόδων, με βάση την παραπάνω θεώρηση πρέπει να εφαρμοστούν και τα 4 δυνατά διανύσματα. Πρέπει επίσης να σημειωθεί ότι, με βάση την παραπάνω θεώρηση, η χρήση εκδόσεων των βασικών πυλών με περισσότερες εισόδους δεν επιφέρει καμιά αλλαγή στα διανύσματα δοκιμής που έχουν ήδη εξαχθεί [Batek 94].

Για την περιγραφή των διανυσμάτων δοκιμής υιοθετούμε το συμβολισμό που χρησιμοποιήθηκε στο [Moore 98], ο οποίος εκφράζει την παραγωγή και διάδοση κρατουμένου μέσα από συνεχόμενες γειτονικές θέσεις δυαδικών ψηφίων. Συγκεκριμένα χρησιμοποιούνται τα παρακάτω:

G^l είναι το διάνυσμα δοκιμής που παράγει ένα κρατούμενο μέσα από l συνεχόμενα ζεύγη δυαδικών ψηφίων

P^l είναι το διάνυσμα δοκιμής που επιτρέπει τη διάδοση ενός κρατουμένου μέσα από l συνεχόμενα ζεύγη δυαδικών ψηφίων χωρίς όμως να παράγει ένα κρατούμενο εξόδου

O^l είναι το διάνυσμα δοκιμής που δεν επιτρέπει ούτε διάδοση κρατουμένου, ούτε παραγωγή κρατουμένου μέσα από l συνεχόμενα ζεύγη δυαδικών ψηφίων

X^l είναι το αδιάφορο διάνυσμα που αφορά l συνεχόμενα ζεύγη δυαδικών ψηφίων

$\overline{P^l}$ είναι το διάνυσμα για το οποίο δεν ισχύει το P^l , που ισοδυναμεί με το O^l στην περίπτωση του inclusive-OR αθροιστή

$\overline{G^l}$ μπορεί να είναι οποιοδήποτε από τα P^l ή O^l

Ένα πλήρες διάνυσμα δοκιμής συμβολίζεται ως μια λίστα από γινόμενα με τα πιο σημαντικά ψηφία να βρίσκονται στα αριστερά. Έτσι για παράδειγμα το διάνυσμα δοκιμής $(a_3, b_3, a_2, b_2, a_1, b_1, a_0, b_0) = (1, 0, 1, 1, 0, 1, 0, 1)$ συμβολίζεται ως $[P \cdot G \cdot P \cdot P]$ ή πιο απλά $[P \cdot G \cdot P^2]$. Οι συμβολισμοί P_a και P_b χρησιμοποιούνται για το διαχωρισμό των περιπτώσεων $(a, b) = (1, 0)$ και $(a, b) = (0, 1)$ αντίστοιχα. Η ύπαρξη κρατουμένων εισόδου και κρατουμένων εξόδου, όπου

παρουσιάζεται η ανάγκη χρήσης τους, αναπαρίσταται με τα σύμβολα + και − όπως φαίνεται παρακάτω:

T_+ είναι το διάνυσμα δοκιμής που απαιτεί την ύπαρξη κρατούμενου εισόδου

T_- είναι το διάνυσμα δοκιμής που απαιτεί να μην υπάρχει κρατούμενο εισόδου

^+T είναι το διάνυσμα δοκιμής που παράγει ένα κρατούμενο εξόδου

^-T είναι το διάνυσμα δοκιμής που δεν παράγει ένα κρατούμενο εξόδου

Τέλος ένα σύνολο δοκιμής που απαρτίζεται από k διανύσματα αναπαρίσταται ως εξής:

$$\begin{bmatrix} T_1 \\ T_2 \\ \dots \\ T_k \end{bmatrix}$$

5.3 Σύνολο δοκιμής κανονικής μορφής για RNS αθροιστές

5.3.1 Εξαγωγή συνόλου δοκιμής για inclusive-OR αθροιστές υπολοίπου 2^n

Επικεντρωνόμαστε στην εξαγωγή συνόλων δοκιμής για υλοποιήσεις ενός επιπέδου πρόβλεψης κρατούμενου ή για parallel prefix υλοποιήσεις [Koren 93] [Hwang 79]. Κανονικής μορφής σύνολα δοκιμής για CLA αθροιστές ακεραίων έχουν παρουσιαστεί στα [Batek 94] και [Moore 98]. Στο [Batek 94] οι συγγραφείς δείχνουν ότι για τον έλεγχο ορθής λειτουργίας ενός απλού CLA inclusive-OR αθροιστή n δυαδικών ψηφίων απαιτούνται $2(n+1)$ διανύσματα δοκιμής ενώ ο συγγραφέας του [Moore 98] κατασκευάζει σύνολα δοκιμής για exclusive-OR CLA, που είναι πιο αργό από τους αντίστοιχους inclusive-OR CLA αθροιστές, και για block-CLA αθροιστές.

Ένας αθροιστής υπολοίπου 2^n αποτελεί παραλλαγή ενός αθροιστή ακεραίων από τον οποίο έχει αφαιρεθεί κάποια λογική. Συγκεκριμένα οι δύο αθροιστές διαφέρουν στα παρακάτω:

1. Δεν υπάρχει κρατούμενο εισόδου με αποτέλεσμα να μην είναι απαραίτητη η ύπαρξη του p_0 .
2. Δεν απαιτείται η ύπαρξη κρατούμενου εξόδου. Επομένως η λογική που το υπολογίζει δεν υπάρχει και αντίστοιχα δεν υπάρχουν τα p_{n-1} και g_{n-1} .

Η σχέση που υπολογίζει τα κρατούμενα ενός αθροιστή υπολοίπου 2^n μπορεί να εξαχθεί από την αντίστοιχη σχέση υπολογισμού των κρατούμενων του αθροιστή ακεραίων, η οποία είναι η εξής:

$$c_i = g_i + \sum_{j=0}^{i-1} \left(\prod_{k=j+1}^i p_k \right) g_j + \left(\prod_{k=0}^i p_k \right) c_{-1}, \text{ για } 0 \leq i \leq n-1$$

Με βάση τη σχέση αυτή και χρησιμοποιώντας τις δύο παραπάνω παρατηρήσεις η έκφραση υπολογισμού των κρατούμενων του αθροιστή υπολοίπου 2^n είναι:

$$c_i = g_i + \sum_{j=0}^{i-1} \left(\prod_{k=j+1}^i p_k \right) g_j, \text{ για } 0 \leq i \leq n-2$$

Καθώς ένας αθροιστής υπολοίπου 2^n δεν έχει κρατούμενο εισόδου δεν είναι δυνατό να εφαρμοστούν άμεσα τα σύνολα δοκιμής που έχουν κατασκευαστεί για τους inclusive-OR αθροιστές ακεραίων των [Batek 94] και [Moore 98]. Μπορούμε, όμως, να ακολουθήσουμε μια παρόμοια διαδικασία εξαγωγής συνόλου δοκιμής προσαρμοσμένη στα ιδιαίτερα χαρακτηριστικά των υπό μελέτη αθροιστών.

Καθώς οι συναρτήσεις μερικού αθροίσματος h υλοποιούνται με πύλες XOR είναι απαραίτητη η εφαρμογή όλων των συνδυασμών στις εισόδους της κάθε πύλης για κάθε ζεύγος δυαδικών ψηφίων. Η έξοδος κάθε τέτοιας πύλης συνδέεται απευθείας με κάποια πύλη XOR που βρίσκεται στις εξόδους του αθροιστή. Η ύπαρξη αυτών των πυλών στις εξόδους του αθροιστή διευκολύνει την διάδοση των αποτελεσμάτων πιθανών σφαλμάτων από τις πύλες του μερικού αθροίσματος στις εξόδους του αθροιστή καθώς είναι γνωστό ότι μια αλλαγή στις εισόδους μιας πύλης XOR προκαλεί μια αλλαγή στην έξοδό της. Για κάθε λοιπόν ζεύγος δυαδικών ψηφίων a_i, b_i πρέπει να εφαρμοστούν οι παρακάτω τιμές:

$$\begin{vmatrix} O \\ P_a \\ P_b \\ G \end{vmatrix} \quad (5-1)$$

Οι συναρτήσεις παραγωγής κρατουμένου g_i υλοποιούνται με πύλες AND, που απαιτούν την εφαρμογή των παρακάτω ελέγχων:

$$\begin{vmatrix} P_a \\ P_b \\ G \end{vmatrix}$$

Η ύπαρξη κάποιου σφάλματος που ενεργοποιείται από τους παραπάνω ελέγχους πρέπει να διαδοθεί μέσω των συναρτήσεων υπολογισμού των κρατουμένων. Ένας τρόπος για να το επιτύχουμε είναι να διαδοθεί η επίδραση του σφάλματος από το g_i στο c_i (και επομένως στο s_i μέσω της πύλης XOR) με το να τεθούν όλοι οι υπόλοιποι όροι που χρησιμοποιούνται για τον υπολογισμό του c_i στο μηδέν. Αυτό όμως δεν μπορεί να επιτευχθεί με το να ελέγξουμε την τιμή του p_i , αλλά εξασφαλίζοντας ότι δεν υπάρχει κρατούμενο εισόδου στο i δυαδικό ψηφίο. Ας πάρουμε ως παράδειγμα την εξίσωση υπολογισμού του κρατουμένου c_2 που είναι η εξής:

$$c_2 = g_2 + p_2 \cdot g_1 + p_2 \cdot p_1 \cdot g_0$$

Για να διαδώσουμε την επίδραση του σφάλματος από το g_2 στο c_2 οι όροι $p_2 \cdot g_1$ και $p_2 \cdot p_1 \cdot g_0$ πρέπει να τεθούν στο 0. Καθώς δεν είναι δυνατό να θέσουμε το p_2 στο μηδέν ανεξάρτητα από το g_2 είναι απαραίτητο και οι δύο όροι g_1 και $p_1 \cdot g_0$ να είναι στο μηδέν. Δεδομένου ότι $g_0 = c_0$, η ύπαρξη κάποιου σφάλματος στο g_2 δεν προκαλεί προβλήματα διάδοσης σφαλμάτων. Με βάση τα παραπάνω θα πρέπει για κάθε θέση δυαδικού ψηφίου $1 \leq i \leq n-2$ να εφαρμοστούν οι εξής έλεγχοι:

$$\begin{vmatrix} P_a \\ P_b \\ G \end{vmatrix} \quad (5-2)$$

Οι έλεγχοι για το δυαδικό ψηφίο 0 καλύπτονται από τους ελέγχους που δίνονται στο σύνολο (5-1).

Με παρόμοιο τρόπο για την ενεργοποίηση σφαλμάτων για τις συναρτήσεις διάδοσης κρατούμενου p_i , που υλοποιούνται από πύλες OR, απαιτούνται οι έλεγχοι $[O]$, $[P_a]$ και $[P_b]$ αλλά για την διάδοση των σφαλμάτων στο c_i είναι απαραίτητη η παρουσία ενός κρατούμενου εισόδου. Επομένως για κάθε δυαδικό ψηφίο i , $1 \leq i \leq n-2$, απαιτούνται οι παρακάτω έλεγχοι:

$$\begin{vmatrix} O_+ \\ P_{a+} \\ P_{b+} \end{vmatrix} \quad (5-3)$$

Η διαδικασία εξαγωγής των απαραίτητων ελέγχων για τις συναρτήσεις υπολογισμού κρατούμενων θα φανεί με τη χρήση ενός παραδείγματος. Έστω ένας αθροιστής υπολοίπου 32 (2^5). Το πιο σημαντικό κρατούμενο είναι το c_3 που δίνεται από την παρακάτω σχέση:

$$c_3 = g_3 + p_3 \cdot g_2 + p_3 \cdot p_2 \cdot g_1 + p_3 \cdot p_2 \cdot p_1 \cdot g_0$$

Για τον έλεγχο σφαλμάτων σε αυτό το κρατούμενο πρέπει να ελέγξουμε κάθε όρο της συνάρτησης και να διαδώσουμε πιθανά σφάλματα στον καθένα. Οι έλεγχοι που εξάγονται εκφράζονται ως προς τα 4 λιγότερο σημαντικά ψηφία του αθροιστή καθώς αυτά συμμετέχουν στην παραπάνω σχέση.

- Όρος g_3 . Για την ενεργοποίηση σφαλμάτων απαιτούνται τα $[G \cdot X^3]$ και $[\bar{G} \cdot X^3]$. Η διάδοση όμως του σφάλματος στο c_3 απαιτεί όλοι οι υπόλοιποι όροι να είναι ίσοι με το 0, το οποίο επιτυγχάνεται από τους ελέγχους $[\bar{P} \cdot X^3]$ ή $[P \cdot X^3]$. Η συγχώνευση των ελέγχων ενεργοποίησης και διάδοσης του σφάλματος δίνει τον πλήρη έλεγχο για τον όρο g_3 :

$$\begin{vmatrix} [G \cdot X^3] \\ [O \cdot X^3] \text{ ή } [P \cdot X^3] \end{vmatrix}$$

- Όρος $p_3 \cdot g_2$. Για την ενεργοποίηση των σφαλμάτων απαιτείται η εφαρμογή των ελέγχων $[P \cdot G \cdot X^2]$, $[P \cdot \bar{G} \cdot X^2]$ και $[\bar{P} \cdot G \cdot X^2]$. Όπως και για τον όρο g_3 η διάδοση του σφάλματος επιτρέπεται μόνο όταν οι υπόλοιποι όροι είναι ίσοι με το 0. Ο όρος g_3 τίθεται στο 0 με το $[\bar{G} \cdot X^3]$, ενώ οι όροι $p_3 \cdot p_2 \cdot g_1$ και $p_3 \cdot p_2 \cdot p_1 \cdot g_0$ μηδενίζονται με τα $[\bar{P}^2 \cdot X^2]$ ή $[P^2 \cdot X^2]$. Με τη συγχώνευση των συνθηκών ενεργοποίησης και διάδοσης του σφάλματος προκύπτει ο παρακάτω πλήρης έλεγχος για το όρο $p_3 \cdot g_2$:

$$\begin{vmatrix} [P \cdot G \cdot X^2] \\ [P \cdot O \cdot X^3] \text{ ή } [P^2 \cdot X^2] \\ [O \cdot G \cdot X^2] \end{vmatrix}$$

- Όρος $p_3 \cdot p_2 \cdot g_1$. Η χρήση της ίδιας συλλογιστικής δίνει τον παρακάτω έλεγχο:

$$\begin{vmatrix} [P \cdot P \cdot G \cdot \bar{G}] \\ [P \cdot P \cdot G \cdot \bar{G}] \text{ ή } [P \cdot P \cdot O \cdot X] \\ [P \cdot O \cdot G \cdot X] \\ [O \cdot P \cdot G \cdot X] \end{vmatrix}$$

- Όρος $p_3 \cdot p_2 \cdot p_1 \cdot g_0$. Το πλήρες σύνολο ελέγχων για τον τελευταίο όρο είναι το εξής:

$$\begin{vmatrix} [P \cdot P \cdot P \cdot G] \\ [P \cdot P \cdot P \cdot \bar{G}] \\ [P \cdot P \cdot O \cdot G] \\ [P \cdot O \cdot P \cdot G] \text{ ή } [P \cdot O \cdot G \cdot G] \\ [O \cdot P \cdot P \cdot G] \end{vmatrix}$$

Η κατασκευή ενός πλήρους συνόλου για το c_3 απαιτεί το συνδυασμό όλων των παραπάνω ελέγχων που αφορούν κάθε όρο της συνάρτησης υπολογισμού του κρατούμενου. Είναι προφανές ότι το διάνυσμα $[P \cdot P \cdot P \cdot \bar{G}]$ μπορεί να αντικαταστήσει το δεύτερο διάνυσμα των ελέγχων κάθε όρου καθώς επιτυγχάνει τις απαιτούμενες συνθήκες ενεργοποίησης και διάδοσης του σφάλματος. Για τον ίδιο λόγο το διάνυσμα $[O \cdot G \cdot G \cdot G]$ μπορεί να αντικαταστήσει το τελευταίο διάνυσμα των ελέγχων κάθε όρου. Έτσι το ελάχιστο σύνολο δοκιμής για το κρατούμενο c_3 είναι:

$$\left| \begin{array}{c} [P \cdot P \cdot P \cdot \bar{G}] \\ \hline [P \cdot P \cdot P \cdot G] \\ [P \cdot P \cdot G \cdot X] \\ [P \cdot G \cdot X^2] \\ [G \cdot X^3] \\ \hline [P \cdot P \cdot O \cdot G] \\ [P \cdot O \cdot G \cdot G] \\ [O \cdot G \cdot G \cdot G] \end{array} \right| \quad (5-4)$$

Ακολουθώντας τα ίδια βήματα για τις συναρτήσεις των κρατουμένων c_2 και c_1 παρατηρούμε ότι όλα τα σύνολα που απαιτούνται για την κάλυψη των σφαλμάτων σε αυτά καλύπτονται από το σύνολο δοκιμής που κατασκευάστηκε για το κρατούμενο c_3 . Επίσης καθώς το κρατούμενο c_2 είναι το πιο σημαντικό κρατούμενο ενός αθροιστή υπολοίπου 16, είναι φανερό ότι το σύνολο δοκιμής (5-4) είναι ένα υπερσύνολο του συνόλου δοκιμής για τις συναρτήσεις κρατουμένων του αθροιστή υπολοίπου 16. Στη γενική περίπτωση ενός αθροιστή υπολοίπου 2^n όλοι οι έλεγχοι που απαιτούνται για τις συναρτήσεις κρατουμένων καλύπτονται από τους ελέγχους που αφορούν τη συνάρτηση του κρατουμένου c_{n-2} .

$$\left| \begin{array}{c} [X \cdot P^{n-2} \cdot \bar{G}] \\ \hline [X \cdot P^{n-1-i} \cdot G \cdot X^{i-1}] \\ \hline [X \cdot P^{n-2-i} \cdot O \cdot G^i] \end{array} \right| \begin{array}{l} \\ \rightarrow \text{για } 1 \leq i \leq (n-1) \\ \rightarrow \text{για } 1 \leq i \leq (n-2) \end{array} \quad (5-5)$$

Επεκτείνοντας το σύνολο δοκιμής (5-4) για έναν αθροιστή υπολοίπου 2^n λαμβάνουμε το σύνολο (5-5). Συγκρινώντας τα σύνολα δοκιμής (5-1), (5-2) και (5-3) με το σύνολο δοκιμής (5-5) μπορούμε να εξάγουμε το πλήρες σύνολο δοκιμής για έναν αθροιστή υπολοίπου 2^n . Ένα πιθανό σύνολο δοκιμής αποτελούμενο από $2 \cdot n$ διανύσματα είναι:

$$\left| \begin{array}{c} [P_a^n] \\ [P_b^n] \\ \hline [O \cdot P_a^{n-1} \cdot G] \\ [P_b^{n-1} \cdot G] \\ [G \cdot P_b^{n-3} \cdot G \cdot O] \\ [P_b^{n-1-i} \cdot G \cdot P_b^i] \\ \hline [P_b^{n-1-i} \cdot O \cdot G^i] \end{array} \right| \begin{array}{l} \\ \\ \\ \\ \rightarrow \text{για } 2 \leq i \leq (n-1) \\ \rightarrow \text{για } 1 \leq i \leq (n-1) \end{array}$$

5.3.2 Εξαγωγή συνόλου δοκιμής για inclusive-OR αθροιστές υπολοίπου 2^n-1

Όπως και στην προηγούμενη ενότητα επικεντρωνόμαστε σε inclusive-OR αθροιστές υπολοίπου 2^n-1 που σχεδιάζονται χρησιμοποιώντας είτε λογική πρόβλεψης κρατουμένου [Efsthathiou 94] ενός επιπέδου ή parallel prefix λογική [Kalamboukas 00]. Ένας τέτοιος αθροιστής δεν έχει ούτε κρατούμενο εισόδου ούτε κρατούμενο εξόδου όμως, σε αντίθεση με τον αθροιστή υπολοίπου 2^n , υπάρχει η λογική υπολογισμού του πιο σημαντικού κρατουμένου καθώς αυτό οδηγείται μαζί με το μερικό άθροισμα h της θέσης 0 σε μια πύλη XOR ώστε να παραχθεί το λιγότερο σημαντικό ψηφίο του αθροίσματος. Συνεπώς, όπως έχει αποδειχτεί στα [Efsthathiou 94] για υλοποιήσεις πρόβλεψης κρατουμένου και στο [Kalamboukas 00] για parallel prefix υλοποιήσεις, ένας αθροιστής υπολοίπου 2^n-1 υλοποιημένος με λογική πρόβλεψης κρατουμένου έχει παρόμοια δομή με έναν αθροιστή ακεραίων, με τη μόνη διαφορά να έγκειται στις τροποποιημένες συναρτήσεις υπολογισμού των κρατουμένων. Συγκεκριμένα οι συναρτήσεις υπολογισμού των κρατουμένων για κάθε θέση i δίνονται από την παρακάτω γενική σχέση [Efsthathiou 94]:

$$c_i = g_{|n+i|_n} + \sum_{j=0}^{n-2} \left(\prod_{k=j+1}^{n-1} p_{|k+i+1|_n} \right) g_{|j+i+1|_n} \quad \text{για } -1 \leq i \leq (n-2)$$

Ο συμβολισμός $|x|_n$ αντιστοιχεί στο υπόλοιπο της διαίρεσης του x με τον αριθμό n .

Τα σύνολα δοκιμής που δίνονται στα (5-1), (5-2) και (5-3) απαιτούνται και για αυτόν τον αθροιστή καθώς ενεργοποιούν τα σφάλματα στις συναρτήσεις μερικού αθροίσματος, παραγωγής κρατουμένου και διάδοσης κρατουμένου και διαδίδουν την επίδρασή τους μέσω της λογικής υπολογισμού των κρατουμένων.

Η διαδικασία εξαγωγής των συνόλων δοκιμής για κάθε κρατούμενο θα γίνει πιο εμφανής χρησιμοποιώντας έναν αθροιστή υπολοίπου 15 (2^4-1). Με βάση την παραπάνω σχέση για τα κρατούμενα και αντικαθιστώντας όπου n το 4 προκύπτουν οι εξής εκφράσεις για το καθένα από τα κρατούμενα του αθροιστή:

$$c_{-1} = g_3 + p_3 \cdot g_2 + p_3 \cdot p_2 \cdot g_1 + p_3 \cdot p_2 \cdot p_1 \cdot g_0$$

$$c_0 = g_0 + p_0 \cdot g_3 + p_0 \cdot p_3 \cdot g_2 + p_0 \cdot p_3 \cdot p_2 \cdot g_1$$

$$c_1 = g_1 + p_1 \cdot g_0 + p_1 \cdot p_0 \cdot g_3 + p_1 \cdot p_0 \cdot p_3 \cdot g_2$$

$$c_2 = g_2 + p_2 \cdot g_1 + p_2 \cdot p_1 \cdot g_0 + p_2 \cdot p_1 \cdot p_0 \cdot g_3$$

Παρατηρώντας τις συναρτήσεις των κρατουμένων διαπιστώνουμε ότι:

- α) οι συναρτήσεις έχουν μια κυκλική συμπεριφορά. Επομένως αν είναι γνωστό το σύνολο δοκιμής για το κρατούμενο c_k τότε είναι δυνατό να κατασκευαστούν τα σύνολα δοκιμής και για τα υπόλοιπα κρατούμενα μετά από απλές κυκλικές ολισθήσεις προς τα δεξιά/αριστερά του κάθε διανύσματος του συνόλου δοκιμής του κρατουμένου c_k .
- β) στον αθροιστή υπολοίπου 2^n-1 η συνάρτηση υπολογισμού του κρατουμένου έχει παρόμοια μορφή με το πιο σημαντικό κρατούμενο ενός αθροιστή υπολοίπου 2^{n+1} . Για το παραπάνω παράδειγμα η συνάρτηση του κάθε κρατουμένου είναι παρόμοιας μορφής με τη συνάρτηση

για το κρατούμενο c_3 του αθροιστή υπολοίπου 32. Μάλιστα το κρατούμενο c_{-1} έχει την ίδια ακριβώς συνάρτηση με το κρατούμενο c_3 του αθροιστή υπολοίπου 32.

Με βάση τις παρατηρήσεις (α) και (β) και χρησιμοποιώντας το σύνολο δοκιμής (5-4) μπορούμε να παράγουμε τα σύνολα δοκιμής για τα κρατούμενα c_{-1} , c_0 , c_1 και c_2 . Συγκεκριμένα το σύνολο δοκιμής για το c_{-1} είναι ίδιο με το (5-4) ενώ τα σύνολα δοκιμής για τα c_0 , c_1 και c_2 είναι κυκλικές ολισθήσεις του συνόλου για το c_{-1} κατά 1, 2 και 3 θέσεις αριστερά.

$[P \cdot P \cdot P \cdot \bar{G}]$	για το c_{-1}	$[P \cdot P \cdot \bar{G} \cdot P]$	για το c_0
$[P \cdot P \cdot P \cdot G]$		$[P \cdot P \cdot G \cdot P]$	
$[P \cdot P \cdot G \cdot X]$		$[P \cdot G \cdot X \cdot P]$	
$[P \cdot G \cdot X^2]$		$[G \cdot X^2 \cdot P]$	
$[G \cdot X^3]$		$[X^3 \cdot G]$	
$[P \cdot P \cdot O \cdot G]$	για το c_1	$[P \cdot O \cdot G \cdot P]$	για το c_2
$[P \cdot O \cdot G \cdot G]$		$[O \cdot G \cdot G \cdot P]$	
$[O \cdot G \cdot G \cdot G]$		$[G \cdot G \cdot G \cdot O]$	
$[P \cdot \bar{G} \cdot P \cdot P]$		$[\bar{G} \cdot P \cdot P \cdot P]$	
$[P \cdot G \cdot P \cdot P]$		$[G \cdot P \cdot P \cdot P]$	
$[G \cdot X \cdot P \cdot P]$	για το c_1	$[X \cdot P \cdot P \cdot G]$	για το c_2
$[X^2 \cdot P \cdot G]$		$[X \cdot P \cdot G \cdot X]$	
$[X^2 \cdot G \cdot X]$		$[X \cdot G \cdot X^2]$	
$[O \cdot G \cdot P \cdot P]$		$[G \cdot P \cdot P \cdot O]$	
$[G \cdot G \cdot P \cdot O]$		$[G \cdot P \cdot O \cdot G]$	
$[G \cdot G \cdot O \cdot G]$		$[G \cdot O \cdot G \cdot G]$	

Με δεδομένο ότι ο υπολογισμός κάθε κρατουμένου εξαρτάται από όλα τα ζεύγη δυαδικών ψηφίων εισόδου και γίνεται με έναν κυκλικό τρόπο πρέπει τα διανύσματα που περιέχουν τους αδιάφορους όρους να τηρούν το χαρακτηριστικό ότι δεν παράγουν κρατούμενο γιατί τότε δε θα μπορεί να γίνει διάδοση του σφάλματος. Για παράδειγμα το διάνυσμα $[X \cdot G \cdot X^2]$ που αφορά το κρατούμενο c_2 έχει την απαίτηση ότι ο πρώτος αδιάφορος όρος δεν παράγει κρατούμενο όπως και το σύνολο των 2 αδιάφορων όρων. Το ίδιο ισχύει για την περίπτωση του διανύσματος $[X^3 \cdot G]$ του κρατουμένου c_0 .

Τα τέσσερα παραπάνω σύνολα μπορούν να συγχωνευτούν σε ένα ως εξής:

- Για τα πρώτα διανύσματα του κάθε συνόλου το $\bar{G}$ μπορεί να αντικατασταθεί με το P με αποτέλεσμα τα διανύσματα να συμπτύσσονται στο $[P \cdot P \cdot P \cdot P]$.
- Όσον αφορά τα διανύσματα που περιέχουν αδιάφορους όρους, αυτοί μπορούν να αντικατασταθούν με το P . Έτσι τα 16 διανύσματα που υπάρχουν συμπτύσσονται σε 4, τα $[P \cdot P \cdot P \cdot G]$, $[P \cdot P \cdot G \cdot P]$, $[P \cdot G \cdot P \cdot P]$ και $[G \cdot P \cdot P \cdot P]$, ενώ ταυτόχρονα τηρείται ο περιορισμός της μη παραγωγής κρατουμένου από τα δυαδικά ψηφία που ήταν αδιάφοροι όροι.

Έτσι το σύνολο δοκιμής για τις συναρτήσεις των κρατουμένων ενός αθροιστή υπολοίπου 15 είναι:

$[P \cdot P \cdot P \cdot P]$	(5-6)	
$[P \cdot P \cdot P \cdot G]$		
$[P \cdot P \cdot G \cdot P]$		
$[P \cdot G \cdot P \cdot P]$		
$[G \cdot P \cdot P \cdot P]$		
$[O \cdot G \cdot P \cdot P]$		
$[P \cdot O \cdot G \cdot P]$		
$[P \cdot P \cdot O \cdot G]$		
$[G \cdot P \cdot P \cdot O]$		
$[O \cdot G \cdot G \cdot P]$		
$[P \cdot O \cdot G \cdot G]$		
$[G \cdot P \cdot O \cdot G]$		
$[G \cdot G \cdot P \cdot O]$		
$[O \cdot G \cdot G \cdot G]$		
$[G \cdot O \cdot G \cdot G]$		
$[G \cdot G \cdot O \cdot G]$		
$[G \cdot G \cdot G \cdot O]$		

Ανάγοντας το παραπάνω σύνολο δοκιμής για τις συναρτήσεις ενός αθροιστή υπολοίπου 2^n-1 καταλήγουμε στο παρακάτω σύνολο γενικής μορφής:

$[P^n]$	(5-7)	
$[P^{n-1} \cdot G]$		
$[O \cdot G^i \cdot P^{n-1-i}]$	και όλες οι δυνατές κυκλικές ολισθήσεις του για $1 \leq i \leq (n-1)$ και για όλες τις δυνατές κυκλικές ολισθήσεις του	

Το παραπάνω σύνολο αποτελείται από n^2+1 διανύσματα δοκιμής φανερώνοντας ότι ο έλεγχος ενός αθροιστή υπολοίπου 2^n-1 είναι πολύ πιο απαιτητικός από τον έλεγχο ενός αντίστοιχου αθροιστή υπολοίπου 2^n ή ενός αθροιστή ακεραίων των n δυαδικών ψηφίων. Επίσης είναι φανερό ότι το (5-6) είναι υπερσύνολο του (5-4), το οποίο αφορά το σύνολο δοκιμής των συναρτήσεων υπολογισμού κρατουμένων του αθροιστή υπολοίπου 32. Στη γενική περίπτωση ισχύει ότι το σύνολο δοκιμής των συναρτήσεων υπολογισμού των κρατουμένων ενός αθροιστή υπολοίπου 2^n-1 αποτελεί σύνολο δοκιμής για τις αντίστοιχες συναρτήσεις ενός αθροιστή υπολοίπου 2^{n+1} το οποίο με βάση τη συζήτηση της προηγούμενης ενότητας αποτελεί υπερσύνολο του συνόλου δοκιμής για τις συναρτήσεις του αθροιστή 2^n .

Τέλος παρατηρώντας τη μορφή του συνόλου δοκιμής (5-7) συμπεραίνουμε ότι η χρήση οποιουδήποτε υποσυνόλου των στηλών του (5-7) με τη σχετική σειρά που εμφανίζονται στο (5-7) αποτελεί σύνολο δοκιμής για έναν αθροιστή υπολοίπου 2^{k-1} , με $k < n$. Για παράδειγμα αν χρησιμοποιήσουμε την πρώτη, δεύτερη και τέταρτη στήλη του συνόλου (5-6) με αυτή τη σειρά τότε λαμβάνουμε το παρακάτω σύνολο δοκιμής ενός αθροιστή υπολοίπου 7, όπου τα γραμμοσκιασμένα διανύσματα είναι είτε άχρηστα ή επαναλαμβανόμενα διανύσματα.:

$[P \cdot P \cdot P]$
$[P \cdot P \cdot G]$
$[P \cdot P \cdot P]$
$[P \cdot G \cdot P]$
$[G \cdot P \cdot P]$
$[O \cdot G \cdot P]$
$[P \cdot O \cdot P]$
$[P \cdot P \cdot G]$
$[G \cdot P \cdot O]$
$[O \cdot G \cdot P]$
$[P \cdot O \cdot G]$
$[G \cdot P \cdot G]$
$[G \cdot G \cdot O]$
$[O \cdot G \cdot G]$
$[G \cdot O \cdot G]$
$[G \cdot G \cdot G]$
$[G \cdot G \cdot O]$

5.3.3 Σύνολο δοκιμής κανονικής μορφής για έναν αθροιστή RNS

Με βάση τα παραπάνω η εξαγωγή ενός συνόλου δοκιμής για έναν αθροιστή του αριθμητικού συστήματος RNS που για τα κανάλια του χρησιμοποιεί τα υπόλοιπα 2^n , 2^{n-1} , 2^{k-1} , 2^{l-1} , ..., με $l < k < n$ είναι πολύ απλή. Το σύνολο (5-7) αποτελεί υπερσύνολο όλων των συνόλων δοκιμής που αφορούν τις συναρτήσεις υπολογισμού των κρατουμένων των αθροιστών υπολοίπου 2^n , 2^{k-1} , 2^{l-1} , ..., . Μπορεί λοιπόν να συνδυαστεί με τα σύνολα δοκιμής (5-1), (5-2) και (5-3) ώστε να δώσει το πλήρες σύνολο δοκιμής του αθροιστή RNS. Ένα πιθανό σύνολο δοκιμής που αποτελείται από n^2+2 διανύσματα είναι:

$$\begin{array}{|c|} \hline [P_a^n] \\ \hline [P_a^{n-1} \cdot G] \\ [P_b^{n-1} \cdot G] \\ [P_b^{n-2} \cdot G \cdot P_a] \\ [P_b^{n-1-i} \cdot G \cdot P_b^i] \\ \hline [O \cdot G^i \cdot P_b^{n-1-i}] \\ \hline \end{array} \quad \begin{array}{l} (5-8) \\ \text{για } 2 \leq i \leq (n-1) \\ \text{για } 1 \leq i \leq (n-1) \text{ και για όλες τις} \\ \text{δυνατές κυκλικές ολισθήσεις του} \end{array}$$

Παράδειγμα 5-1. Ας θεωρήσουμε ένα αθροιστή RNS βασισμένο στα υπόλοιπα (2^4 , 2^4-1 , 2^3-1) και έστω ότι $x_3x_2x_1x_0$ και $y_3y_2y_1y_0$, $w_3w_2w_1w_0$ και $z_3z_2z_1z_0$ και $g_2g_1g_0$ και $f_2f_1f_0$ είναι οι είσοδοι των καναλιών υπολοίπου 2^4 , υπολοίπου 2^4-1 και υπολοίπου 2^3-1 αντίστοιχα. Το κοινό σύνολο δοκιμής για παράλληλο έλεγχο ορθής λειτουργίας και των 3 καναλιών άθροισης περιέχεται στον Πίνακα 5-1. Οι γραμμοσκιασμένες περιοχές του πίνακα αφορούν διανύσματα που δεν είναι απαραίτητα για την ολοκλήρωση του ελέγχου ορθής λειτουργίας του αθροιστή υπολοίπου 2^3-1 . ■

Πίνακας 5-1. Σύνολο δοκιμής για αθροιστή RNS βασισμένο στα υπόλοιπα ($2^4, 2^4-1, 2^3-1$)

x_3, w_3	y_3, z_3	x_2, w_2, g_2	y_2, z_2, f_2	x_1, w_1, g_1	y_1, z_1, f_1	x_0, w_0, g_0	y_0, z_0, f_0
1	0	1	0	1	0	1	0
1	0	1	0	1	0	1	1
0	1	0	1	0	1	1	1
0	1	0	1	1	1	1	0
0	1	1	1	0	1	0	1
1	1	0	1	0	1	0	1
0	0	1	1	0	1	0	1
0	1	0	0	1	1	0	1
0	1	0	1	0	0	1	1
1	1	0	1	0	1	0	0
0	0	1	1	1	1	0	1
0	1	0	0	1	1	1	1
1	1	0	1	0	0	1	1
1	1	1	1	0	1	0	0
0	0	1	1	1	1	1	1
1	1	0	0	1	1	1	1
1	1	0	1	0	0	1	1
1	1	1	1	0	1	0	0
0	0	1	1	1	1	1	1
1	1	0	0	1	1	1	1
1	1	1	1	0	0	1	1
1	1	1	1	1	1	0	0

5.4 Προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου

Σε αυτή την ενότητα παρουσιάζεται ένα test-per-clock σχήμα ενσωματωμένου αυτοελέγχου που εφαρμόζει το σύνολο δοκιμής στα κανάλια ενός αθροιστή RNS. Στο [Al-Asaad 98] έχουν παρουσιαστεί μηχανισμοί παραγωγής διανυσμάτων για την περίπτωση των inclusive-OR αθροιστών ακεραίων βασισμένων στη λογική πρόβλεψης κρατούμενου και οι οποίοι έχουν το χαρακτηριστικό ότι εύκολα προσαρμόζονται στο μέγεθος του αθροιστή (scalable test pattern generators). Αυτοί όμως οι μηχανισμοί παράγουν μόνο $O(n)$ διανύσματα δοκιμής και έτσι δεν μπορούν να χρησιμοποιηθούν για την παραγωγή του συνόλου δοκιμής των $O(n^2)$ διανυσμάτων που αφορά τον αθροιστή υπολοίπου 2^n-1 . Το γενικό διάγραμμα του προτεινόμενου σχήματος ενσωματωμένου αυτοελέγχου φαίνεται στο Σχήμα 5-1.

Σχήμα 5-1. Προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου

Τα βασικά στοιχεία του προτεινόμενου σχήματος είναι:

- α) Μετατροπή του καταχωρητή εισόδου του κάθε καναλιού έτσι ώστε κατά τη διάρκεια του ελέγχου ορθής λειτουργίας να συμπεριφέρονται ως ολισθητές. Κάθε ολισθητής είναι σχεδιασμένος έτσι ώστε τα περιεχόμενά του να ολισθαίνουν κατά μία θέση προς τα δεξιά σε κάθε κύκλο ρολογιού. Οι καταχωρητές που αντιστοιχούν σε μικρότερου μεγέθους αθροιστές, όπως για παράδειγμα στον αθροιστή υπολοίπου 2^k-1 , συμπληρώνονται από $n-k$ φλιπ-φλοπ ώστε να δημιουργηθεί ένας ολισθητής n δυαδικών ψηφίων. Τα παραπάνω φλιπ-φλοπ δεν τροφοδοτούν καμία είσοδο αλλά χρησιμεύουν για τη δημιουργία ενός ολισθητή n δυαδικών ψηφίων. Καθώς συνήθως ένας αθροιστής RNS αποτελείται από 3 κανάλια που χρησιμοποιούν τα υπόλοιπα $(2^n, 2^n-1, 2^{n-1}-1)$ μόνο δύο φλιπ-φλοπ προστίθενται στους καταχωρητές εισόδου του αθροιστή υπολοίπου $2^{n-1}-1$. Η έξοδος κάθε ολισθητή οδηγείται πίσω στην είσοδό του μέσα από μια πύλη XOR πράγμα που αντικατοπτρίζει την κυκλική φύση του συνόλου δοκιμής που έχουμε εξάγει. Τέλος στο ξεκίνημα του ελέγχου ορθής λειτουργίας ο αριστερός ολισθητής κάθε καναλιού αρχικοποιείται στο διάνυσμα $\{111...111\}$ και ο δεξιός στο διάνυσμα $\{000...001\}$.
- β) Μια μονάδα ελέγχου που αναλαμβάνει τη διεξαγωγή του ελέγχου ορθής λειτουργίας μέσω των σημάτων t_1 , t_2 και Test_Complete. Τα πρώτα δύο σήματα οδηγούν τις πύλες XOR με το t_1 να οδηγεί αυτές των αριστερών ολισθητών και το t_2 των δεξιών. Με αυτό τον τρόπο σε συγκεκριμένους κύκλους ρολογιού το κάθε σήμα συμπληρώνει την τιμή της εξόδου του αντίστοιχου ολισθητή. Η μονάδα ελέγχου αποτελείται από έναν μετρητή διανυσμάτων και συνδυαστική λογική που αποκωδικοποιεί τις καταστάσεις του μετρητή διανυσμάτων και παράγει τα σήματα t_1 , t_2 και Test_Complete. Με βάση τη σειρά που θα εφαρμοστούν τα διανύσματα δοκιμής το σήμα t_1 πρέπει να είναι στη μονάδα στους κύκλους ρολογιού 4, 5, ..., $(n+2)$, $(2n+2)$, $(2n+3)$ και $k(n+1)$, για $3 \leq k \leq n$. Αντίστοιχα το σήμα t_2 πρέπει να είναι στη μονάδα στους κύκλους 2, 3, ..., $(n+2)$, $(2n+2)$, $(2n+3)$, $k(n+1)$ και $k(n+1)+1$, για $3 \leq k \leq n$. Μπορούμε να παρατηρήσουμε ότι το σήμα t_1 βρίσκεται στη μονάδα στην πλειοψηφία των περιπτώσεων που και το σήμα t_2 βρίσκεται στη μονάδα, με αποτέλεσμα τα δύο σήματα να μοιράζονται μέρος της λογικής που αποκωδικοποιεί τις καταστάσεις του μετρητή διανυσμάτων. Το σήμα Test_Complete σηματοδοτεί το τέλος της διαδικασίας ελέγχου ορθής λειτουργίας και λαμβάνει την τιμή 1 στο τέλος του (n^2+2n) κύκλου ρολογιού. Η μονάδα ελέγχου μπορεί να περιγραφεί εύκολα σε κάποια γλώσσα περιγραφής υλικού για διάφορες τιμές του n και να περάσει από κάποιο εργαλείο σύνθεσης.
- γ) Μετατροπή των καταχωρητών εξόδου κάθε αθροιστή έτσι ώστε κατά τη διάρκεια ελέγχου ορθής λειτουργίας να υλοποιούν κυκλώματα ανάλυσης αποκρίσεων και συγκεκριμένα Multiple Input Shift Registers - MISR.

Τα παραγόμενα από το σχήμα ενσωματωμένου αυτοελέγχου διανύσματα φαίνονται στον Πίνακα 5-2. Είναι προφανές ότι τα διανύσματα που το σύνολο (5-8) αναπαριστά παρουσιάζονται στον Πίνακα 5-2. Τα γραμμοσκιασμένα διανύσματα αφορούν διανύσματα που παράγονται από το μηχανισμό παραγωγής διανυσμάτων χωρίς όμως να ανήκουν στο σύνολο

δοκιμής (5-8). Καθώς τα διανύσματα απαιτούν $n^2 + 2n$ κύκλους ρολογιού για την εφαρμογή τους η μονάδα ελέγχου του Σχήματος 5-1 απαιτεί την ύπαρξη ενός δυαδικού μετρητή $\lceil \log_2(n^2 + 2n) \rceil$ δυαδικών ψηφίων.

Πίνακας 5-2. Παραγόμενη ακολουθία διανυσμάτων

Κύκλος ρολογιού	t_1	t_2	Αριστερός Καταχωρητής	Δεξιός Καταχωρητής	Εφαρμοζόμενο διάνυσμα
1	0	0	1111...1111	0000...0001	$P_a^{n-1} \cdot G$
2	0	1	1111...1111	0000...0000	P_a^n
3	0	1	1111...1111	1000...0000	$G \cdot P_a^{n-1}$
4	1	1	0111...1111	1100...0000	$P_b \cdot G \cdot P_a^{n-2}$
...	1	1	...	...	$P_b^2 \cdot G \cdot P_a^{n-3} \dots P_b^{n-3} \cdot G \cdot P_a^2$
$n+1$	1	1	0000...0011	1111...1110	$P_b^{n-2} \cdot G \cdot P_a$
$n+2$	1	1	0000...0001	1111...1111	$P_b^{n-1} \cdot G$
$n+3$	0	0	1000...0000	1111...1111	$G \cdot P_b^{n-1}$
$n+4$	0	0	0100...0000	1111...1111	$P_b \cdot G \cdot P_b^{n-2}$
...	0	0	...	...	$P_b^2 \cdot G \cdot P_b^{n-3} \dots P_b^{n-3} \cdot G \cdot P_b^2$
$2n+1$	0	0	0000...0010	1111...1111	$P_b^{n-2} \cdot G \cdot P_b$
$2n+2$	1	0	1000...0001	1111...1111	$G \cdot P_b^{n-2} \cdot G$
$2n+3$	1	1	0100...0000	0111...1111	$O \cdot G \cdot P_b^{n-2}$
$2n+4$	0	0	0010...0000	1011...1111	$P_b \cdot O \cdot G \cdot P_b^{n-3}$
...	0	0	...	...	$P_b^2 \cdot O \cdot G \cdot P_b^{n-4} \dots P_b^{n-3} \cdot O \cdot G$
$3n+2$	0	0	1000...0000	1111...1110	$G \cdot P_b^{n-2} \cdot O$
$3n+3$	1	1	1100...0000	1111...1111	$G^2 \cdot P_b^{n-2}$
$3n+4$	0	1	0110...0000	0111...1111	$O \cdot G^2 \cdot P_b^{n-3}$
$3n+5$	0	0	0011...0000	1011...1111	$P_b \cdot O \cdot G^2 \cdot P_b^{n-4}$
...	0	0	...	...	$P_b^2 \cdot O \cdot G^2 \cdot P_b^{n-5} \dots P_b^{n-3} \cdot O \cdot G^2$
$4n+3$	0	0	1100...0000	1111...1110	$G^2 \cdot P_b^{n-3} \cdot O$
$4n+4$	1	1	1110...0000	1111...1111	$G^3 \cdot P_b^{n-3}$
$4n+5$	0	1	0111...0000	0111...1111	$O \cdot G^3 \cdot P_b^{n-4}$
$4n+6$	0	0	0011...0000	1011...1111	$P_b \cdot O \cdot G^3 \cdot P_b^{n-5}$
...	0	0	...	...	$P_b^2 \cdot O \cdot G^3 \cdot P_b^{n-6} \dots P_b^{n-4} \cdot O \cdot G^3$ & $O \cdot G^i \cdot P_b^{n-1-i}$ και όλες οι δυνατές κυκλικές ολισθήσεις για $4 \leq i \leq n-2$ καταλήγοντας στο $G^{n-3} \cdot P_b \cdot O \cdot G$
n^2+n-1	0	0	1111...1100	1111...1110	$G^{n-2} \cdot P_b \cdot O$
n^2+n	1	1	1111...1110	1111...1111	$G^{n-1} \cdot P_b$
n^2+n+1	0	1	0111...1111	0111...1111	$O \cdot G^{n-1}$
n^2+n+2	0	0	1011...1111	1011...1111	$G \cdot O \cdot G^{n-2}$
...	0	0	...	...	$G^2 \cdot O \cdot G^{n-3} \dots G^{n-2} \cdot O \cdot G$
n^2+2n	0	0	1111...1110	1111...1110	$G^{n-1} \cdot O$

Παράδειγμα 5-2. θεωρείστε ότι το προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου εφαρμόζεται σε ένα RNS σύστημα τριών καναλιών βασισμένων στα υπόλοιπα 2^4 , 2^4-1 και 2^3-1 . Ο Πίνακας 5-3 περιέχει τα περιεχόμενα κάθε καταχωρητή εισόδου μαζί με την τιμή των σημάτων t_1 και t_2 για κάθε κύκλο ρολογιού. Συγκρίνοντας τους Πίνακες 5-2 και 5-3 είναι εύκολο να διαπιστώσουμε ότι τα διανύσματα που απαιτούνται για τον έλεγχο ορθής λειτουργίας του αθροιστή RNS περιέχονται μέσα στα διανύσματα που παράγει το προτεινόμενο σχήμα αυτοελέγχου του Σχήματος 5-1. Τα γραμμοσκιασμένα διανύσματα του Πίνακα 5-3 αφορούν διανύσματα που παράγονται από το σχήμα ενσωματωμένου αυτοελέγχου αλλά δεν ανήκουν στο σύνολο δοκιμής που δίνεται από το (5-8). ■

Πίνακας 5-3. Παραγόμενα διανύσματα του Παραδείγματος 5-2

Κύκλος ρολογιού	t1	t2	Αθροιστής υπολοίπου 16		Αθροιστής υπολοίπου 15		Αθροιστής υπολοίπου 7	
			Έντελο 1	Έντελο 2	Έντελο 1	Έντελο 2	Έντελο 1	Έντελο 2
1	0	0	1111	0001	1111	0001	111	001
2	0	1	1111	0000	1111	0000	111	000
3	0	1	1111	1000	1111	1000	111	000
4	1	1	0111	1100	0111	1100	111	100
5	1	1	0011	1110	0011	1110	011	110
6	1	1	0001	1111	0001	1111	001	111
7	0	0	1000	1111	1000	1111	000	111
8	0	0	0100	1111	0100	1111	100	111
9	0	0	0010	1111	0010	1111	010	111
10	1	0	1001	1111	1001	1111	001	111
11	1	1	0100	0111	0100	0111	100	111
12	0	0	0010	1011	0010	1011	010	011
13	0	0	0001	1101	0001	1101	001	101
14	0	0	1000	1110	1000	1110	000	110
15	1	1	1100	1111	1100	1111	100	111
16	0	1	0110	0111	0110	0111	110	111
17	0	0	0011	1011	0011	1011	011	011
18	0	0	1001	1101	1001	1101	001	101
19	0	0	1100	1110	1100	1110	100	110
20	1	1	1110	1111	1110	1111	110	111
21	0	1	0111	0111	0111	0111	111	111
22	0	0	1011	1011	1011	1011	011	011
23	0	0	1101	1101	1101	1101	101	101
24	0	0	1110	1110	1110	1110	110	110

5.5 Αξιολόγηση του σχήματος ενσωματωμένου αυτοελέγχου

Σε αυτή την ενότητα συγκρίνουμε το προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου με αρχιτεκτονικές που βασίζονται σε: α) μνήμη ROM, β) μηχανές πεπερασμένων καταστάσεων (FSM) και γ) ψευδοτυχαίες γεννήτριες διανυσμάτων και συγκεκριμένα σε ολισθητές γραμμικής ανάδρασης (LFSR). Οι αρχιτεκτονικές αυτές θα αναφέρονται εφεξής ως ROM_BIST,

FSM_BIST και LFSR_BIST αντίστοιχα. Στη περίπτωση των ROM_BIST και FSM_BIST δεν χρησιμοποιείται το σύνολο δοκιμής (5-8) αλλά ένα σύνολο δοκιμής που έχει εξαχθεί μέσω κάποιου εργαλείου αυτόματης παραγωγής διανυσμάτων καθώς έτσι γίνεται προσπάθεια εμφώλευσης αρκετά λιγότερων διανυσμάτων. Αυτό οφείλεται στο γεγονός ότι η εξαγωγή των διανυσμάτων του (5-8) βασίζεται στη χρήση των εξισώσεων και συγκεκριμένα κάθε διάνυσμα αποσκοπεί στην ανίχνευση μόνο ενός σφάλματος χωρίς να μας ενδιαφέρει αν ανιχνεύονται άλλα σφάλματα ενώ ένα εργαλείο ATPG εξάγει διανύσματα που ανιχνεύουν αρκετά μεγάλο αριθμό σφαλμάτων το καθένα και επομένως το σύνολο δοκιμής είναι μικρότερο.

Στην περίπτωση των αρχιτεκτονικών ενσωματωμένου αυτοελέγχου που βασίζονται σε ολισθητές γραμμικής ανάδρασης θεωρούμε ότι οι καταχωρητές εισόδου κατά τη διάρκεια του ελέγχου ορθής λειτουργίας μετατρέπονται σε ολισθητές γραμμικής ανάδρασης. Το κάθε κανάλι του αθροιστή RNS απαιτεί ένα συγκεκριμένο αριθμό διανυσμάτων που πρέπει να εφαρμοστούν ώστε να επιτευχθεί 100% post-compaction κάλυψη σφαλμάτων και προφανώς το κανάλι που απαιτεί το μεγαλύτερο αριθμό καθορίζει και τη χρονική διάρκεια του ελέγχου ορθής λειτουργίας. Μπορούμε να διακρίνουμε δύο πολιτικές που μπορούν να ακολουθήσουν οι ολισθητές γραμμικής ανάδρασης κατά τη διάρκεια του ελέγχου ορθής λειτουργίας. Στη πρώτη πολιτική όλοι οι ολισθητές συνεχίζουν να παράγουν διανύσματα μέχρι το κανάλι που απαιτεί το μεγαλύτερο αριθμό διανυσμάτων λάβει τα απαιτούμενα διανύσματα. Έτσι στην πολιτική αυτή, που ονομάζεται *Single_Check*, ελέγχεται αν έφτασε στην τελευταία απαιτούμενη κατάσταση μόνο ο ολισθητής γραμμικής ανάδρασης που παράγει τα περισσότερα διανύσματα. Στη δεύτερη πολιτική μόλις ο κάθε ολισθητής γραμμικής ανάδρασης φτάσει στην τελευταία του κατάσταση τότε σταματάει τη λειτουργία του και ο έλεγχος ορθής λειτουργίας τερματίζει όταν και οι τρεις ολισθητές σταματήσουν να παράγουν νέες καταστάσεις. Αντίστοιχα σταματάνε τη λειτουργία τους και τα κυκλώματα ανάλυσης αποτελεσμάτων που βρίσκονται στις εξόδους κάθε καναλιού. Καθώς λοιπόν γίνονται ανεξάρτητοι έλεγχοι σε κάθε ολισθητή γραμμικής ανάδρασης η πολιτική ονομάζεται *Distinct_Checks*. Είναι επίσης προφανές ότι η πολιτική αυτή μειώνει την κατανάλωση ενέργειας και στους ολισθητές γραμμικής ανάδρασης αλλά και στα κανάλια του αθροιστή RNS.

Η απόδοση της ακολουθίας που παράγει ο ολισθητής γραμμικής ανάδρασης εξαρτάται από διάφορους παράγοντες όπως είναι το χαρακτηριστικό πολυώνυμο του ολισθητή και η αρχική κατάστασή του. Για να βρούμε μια αρχική κατάσταση που θα εξασφάλιζε μικρού μεγέθους ακολουθίες που επιτυγχάνουν 100% κάλυψη σφαλμάτων χρησιμοποιήσαμε την μέθοδο βελτιστοποίησης που περιγράφεται στο [Girard 98a]. Βασικός στόχος ήταν η επίτευξη 100% pre-compaction κάλυψη σφαλμάτων.

Για τις συγκρίσεις μας χρησιμοποιήσαμε τις παρακάτω 3 μετρικές:

- 1) το υλικό υλοποίησης που απαιτεί κάθε αρχιτεκτονική ενσωματωμένου αυτοελέγχου,
- 2) το post-compaction ποσοστό κάλυψης σφαλμάτων (PCFC) που επιτυγχάνεται και
- 3) ο χρόνος εφαρμογής του συνόλου δοκιμής εκφρασμένος ως αριθμός διανυσμάτων.

Ένας αθροιστής RNS θα αποτελεί στη γενική περίπτωση τμήμα ενός συστήματος σε πυρίτιο (SoC) με αποτέλεσμα οι εισοδοί του και οι εξοδοί του να μην είναι άμεσα προσπελάσιμες από τις ακίδες εισόδου και εξόδου του ολοκληρωμένου. Σε αυτή την περίπτωση η εφαρμογή ενός συνόλου δοκιμής γίνεται μέσω της χρήσης μονοπατιών ανίχνευσης. Επομένως το σχήμα κάθε αρχιτεκτονικής συγκρίνεται με μια αρχιτεκτονική όπου όλα τα φλιπ-φλοπ των καταχωρητών εισόδου και εξόδου συνδέονται μεταξύ τους ώστε να αποτελούν ένα μοναδικό μονοπάτι ανίχνευσης.

Μελετήσαμε 3 διαφορετικούς αθροιστές RNS, οι οποίοι καθορίζονται από τα σύνολα υπολοίπων $\langle 2^8, 2^8-1, 2^7-1 \rangle$, $\langle 2^{16}, 2^{16}-1, 2^{15}-1 \rangle$ και $\langle 2^{32}, 2^{32}-1, 2^{31}-1 \rangle$. Κάθε αθροιστής εφεξής θα αναφέρεται με το σύνολο υπολοίπων που χρησιμοποιεί. Για να λάβουμε ρεαλιστικά στοιχεία ως προς το υλικό υλοποίησης, κάθε αθροιστής περιγράφηκε σε γλώσσα περιγραφής υλικού και με τη χρήση των εργαλείων σύνθεσης Synopsys[®] υλοποιήθηκε στην UMC-VST 25 (0,25μm, μέχρι 5 επίπεδα μετάλλου, 1,8 / 3,3V) τεχνολογία. Στόχος ήταν να κατασκευαστούν κυκλώματα τα οποία θα μπορούσαν να έχουν συχνότητα λειτουργίας τουλάχιστον ίση με 200MHz για τις τυπικές παραμέτρους της τεχνολογίας και ανεξαρτήτως της εισαγωγής ή όχι υλικού για αυξημένη δοκιμαστικότητα (Design-For-Testability, DFT).

Πίνακας 5-4. Συγκρίσεις απαιτήσεων υλικού υλοποίησης

Αθροιστής RNS	FSM_BIST	ROM_BIST	LFSR_BIST		Προτεινόμενο BIST
			Single_Check	Distinct_Checks	
$\langle 2^8, 2^8-1, 2^7-1 \rangle$	112,2 %	54,2 %	25,6 %	33,2 %	30,3 %
$\langle 2^{16}, 2^{16}-1, 2^{15}-1 \rangle$	148,5 %	59,4 %	13,9 %	24,8 %	17,4 %
$\langle 2^{32}, 2^{32}-1, 2^{31}-1 \rangle$	228,3 %	78,0 %	12,7 %	22,7 %	15,4 %

Ο Πίνακας 5-4 παρουσιάζει την επιβάρυνση σε υλικό υλοποίησης ενός αθροιστή RNS και της εκάστοτε αρχιτεκτονικής ενσωματωμένου αυτοελέγχου ως ποσοστό του υλικού υλοποίησης ενός αθροιστή RNS και του μονοπατιού ανίχνευσης που τον συνοδεύει. Στην περίπτωση του ROM_BIST η υλοποίηση της μνήμης μπορεί να γίνει είτε ως ένας πίνακας μνήμης όπου χρησιμοποιείται ένα τρανζίστορ για την αποθήκευση ενός δυαδικού ψηφίου ή ως ένα συνδυαστικό κύκλωμα. Καθώς το πλήθος των διανυσμάτων που πρέπει να αποθηκευτούν στη ROM είναι μικρό, οδηγούμαστε σε μικρές μνήμες οι οποίες υλοποιούνται πιο αποδοτικά ως συνδυαστικά κυκλώματα. Όπως μπορούμε να παρατηρήσουμε από τον Πίνακα 5-4 τα ROM_BIST και FSM_BIST έχουν υπερβολικές απαιτήσεις υλικού υλοποίησης που στην περίπτωση του FSM_BIST ο μηχανισμός παραγωγής διανυσμάτων έχει μέγεθος τουλάχιστον τόσο όσο είναι αθροιστής RNS μαζί με το μονοπάτι ανίχνευσης. Παρά το γεγονός ότι το ROM_BIST έχει μικρότερες απαιτήσεις από ότι το FSM_BIST στην περίπτωση του $\langle 2^{32}, 2^{32}-1, 2^{31}-1 \rangle$ το επιπλέον υλικό υλοποίησης είναι το 78% του αθροιστή RNS που συνοδεύεται από το μονοπάτι ανίχνευσης, σε αντίθεση με το 15,4% που απαιτεί το προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου. Επίσης είναι φανερό ότι το προτεινόμενο σχήμα έχει παρόμοιες απαιτήσεις υλικού υλοποίησης με το LFSR_BIST και για τα τρία μεγέθη του αθροιστή RNS.

Ο υπολογισμός του post-compaction ποσοστού κάλυψης σφαλμάτων έγινε με τη χρήση ενός εξομοιωτή σφαλμάτων. Για τους αθροιστές $\langle 2^{16}, 2^{16}-1, 2^{15}-1 \rangle$ και $\langle 2^{32}, 2^{32}-1, 2^{31}-1 \rangle$ θεωρήσαμε ότι ο καταχωρητής εξόδου κάθε καναλιού μετατρέπεται σε ένα MISR. Με βάση αυτή τη θεώρηση στην περίπτωση του $\langle 2^8, 2^8-1, 2^7-1 \rangle$ αθροιστή κανένα από τα σχήματα ενσωματωμένου αυτοελέγχου δεν πέτυχε 100% post-compaction ποσοστό κάλυψης σφαλμάτων και έτσι θεωρήσαμε ότι οι τρεις καταχωρητές εξόδου μετατρέπονται σε ένα μοναδικό MISR ώστε να αυξηθεί το χαρακτηριστικό του πολυώνυμο και να βελτιωθεί η συμπεριφορά του. Ο Πίνακας 5-5 περιέχει αποτελέσματα σχετικά με το μήκος της παραγόμενης ακολουθίας διανυσμάτων και το επιτυγχάνόμενο post-compaction ποσοστό κάλυψης σφαλμάτων. Κάθε κελί του Πίνακα 5-5 περιέχει μια τριάδα που τα στοιχεία της οποίας αφορούν το καθένα από τα κανάλια του αθροιστή. Μόνη εξαίρεση αποτελεί το PCFC του $\langle 2^8, 2^8-1, 2^7-1 \rangle$ αθροιστή, το οποίο αφορά όλο τον αθροιστή και όχι τα επιμέρους κανάλια. Όπως φαίνεται από τα πειραματικά αποτελέσματα του Πίνακα 5-5 η πλειοψηφία των περιπτώσεων παρουσιάζει 100% PCFC.

Πίνακας 5-5. Ποσοστό κάλυψης σφαλμάτων και χρόνος εφαρμογής διανυσμάτων δοκιμής

FSM_BIST / ROM_BIST		LFSR_BIST		Προτεινόμενο
		Single_Check	Distinct_Checks	
$\langle 2^8, 2^8-1, 2^7-1 \rangle$				
PCFC (%)	99,92	100	100	100
Κύκλοι ρολογιού	(31, 31, 31)	(67, 67, 67)	(26, 63, 67)	(80, 80, 80)
$\langle 2^{16}, 2^{16}-1, 2^{15}-1 \rangle$				
PCFC (%)	(100, 100, 100)	(100, 100, 100)	(100, 100, 100)	(100, 100, 100)
Κύκλοι ρολογιού	(55, 55, 55)	(564, 564, 564)	(98, 564, 168)	(288, 288, 288)
$\langle 2^{32}, 2^{32}-1, 2^{31}-1 \rangle$				
PCFC (%)	(100, 100, 99,97)	(100, 100, 100)	(100, 100, 100)	(100, 100, 100)
Κύκλοι ρολογιού	(98, 98, 98)	(293404, 293404, 293404)	(2835, 229641, 293404)	(1088, 1088, 1088)

Ο Πίνακας 5-5 φανερώνει επίσης ότι ο χρόνος εφαρμογής του συνόλου δοκιμής χρησιμοποιώντας το προτεινόμενο σχήμα ενσωματωμένου αυτοελέγχου είναι σημαντικά μικρότερος από τον αντίστοιχο χρόνο των βασισμένων σε ολισθητές γραμμικής ανάδρασης σχημάτων. Για την περίπτωση του $\langle 2^{16}, 2^{16}-1, 2^{15}-1 \rangle$ αθροιστή τα σχήματα βασισμένα σε ολισθητές γραμμικής ανάδρασης απαιτούν 95,83% περισσότερο χρόνο, ο οποίος φτάνει στο 26967% για τον $\langle 2^{32}, 2^{32}-1, 2^{31}-1 \rangle$ αθροιστή. Σε αυτό το χρόνο πρέπει να προστεθεί και η διαδικασία εύρεσης της κατάλληλης αρχικής κατάστασης του ολισθητή γραμμικής ανάδρασης ώστε να επιτευχθεί 100% κάλυψης σφαλμάτων με την ελάχιστη δυνατή ακολουθία παραγόμενων διανυσμάτων. Σε έναν προσωπικό υπολογιστή εξοπλισμένο με επεξεργαστή Pentium® III συχνότητας λειτουργίας 500MHz και μνήμη 384MB ο χρόνος αυτός ήταν 31 λεπτά για τον $\langle 2^{16}, 2^{16}-1, 2^{15}-1 \rangle$ αθροιστή ενώ ξεπέρασε τις 8 ώρες για την περίπτωση του $\langle 2^{32}, 2^{32}-1, 2^{31}-1 \rangle$ αθροιστή. Είναι προφανές ότι ο πολύ μικρότερος χρόνος εφαρμογής των διανυσμάτων δοκιμής του προτεινόμενου μηχανισμού παραγωγής διανυσμάτων συνεπάγεται σημαντικά μικρότερη κατανάλωση ενέργειας.

5.6 Ανακεφαλαίωση

Στο παρόν κεφάλαιο παρουσιάστηκαν δυο σύνολα δοκιμής για αθροιστές υπολοίπου 2^n και 2^n-1 , τα οποία είναι ανεξάρτητα της τεχνολογίας υλοποίησης των αθροιστών και πλήρως παραμετροποιήσιμα ως προς το μέγεθος των δεδομένων εισόδου των αθροιστών και επομένως είναι ανεξάρτητα της τεχνολογίας υλοποίησης. Τα σύνολα δοκιμής αφορούν αθροιστές που χρησιμοποιούν είτε λογική πλήρους πρόβλεψης κρατούμενου είτε parallel prefix δομές. Τα δύο αυτά σύνολα συνδυάστηκαν για την εξαγωγή ενός συνόλου δοκιμής ενός αθροιστή ενός αριθμητικού συστήματος υπολοίπων βασισμένο στα υπόλοιπα (2^n , 2^n-1 , 2^k-1 , 2^l-1 , ...), το οποίο αποτελείται από n^2+2 διανύσματα δοκιμής και διατηρεί τα χαρακτηριστικά των δύο συνόλων δοκιμής από τα οποία προήρθε.

Επίσης προτάθηκε ένας μηχανισμός παραγωγής διανυσμάτων, ο οποίος παράγει n^2+2n διανύσματα δοκιμής. Ανάμεσα σε αυτά τα διανύσματα βρίσκονται εμφωλευμένα και τα n^2+2 διανύσματα του προτεινόμενου συνόλου δοκιμής. Ο προτεινόμενος μηχανισμός παραγωγής διανυσμάτων απαιτεί παρόμοιο υλικό υλοποίησης σε σχέση με προσεγγίσεις που στηρίζονται σε ολισθητές γραμμικής ανάδρασης αλλά παρουσιάζει το πλεονέκτημα του σημαντικά μικρότερου χρόνου εφαρμογής των διανυσμάτων δοκιμής και επομένως και του χρόνου ελέγχου ορθής λειτουργίας του κυκλώματος. Παρά το γεγονός ότι το σύνολο δοκιμής είναι σημαντικά μεγαλύτερο από το σύνολο που παράγεται μέσω κάποιου εργαλείου αυτόματης παραγωγής διανυσμάτων, το απαιτούμενο υλικό υλοποίησης του προτεινόμενου μηχανισμού είναι μικρότερο από το αντίστοιχο υλικό υλοποίησης κάποιας μεθόδου για την εμφώλευση του μικρότερου συνόλου δοκιμής βασισμένη σε μνήμη ROM ή σε μηχανές πεπερασμένων καταστάσεων (FSM).

6 Αναδιάταξη συνόλου δοκιμής με σκοπό τη μείωση της κατανάλωσης

Τα τελευταία χρόνια έχει ανακύψει το πρόβλημα του χειρισμού της αυξημένης κατανάλωσης ισχύος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας. Είναι γνωστό ότι η ενέργεια και η ισχύς που καταναλώνονται κατά τη διάρκεια του ελέγχου ορθής λειτουργίας είναι σημαντικά μεγαλύτερες από ότι στην κανονική λειτουργία του κυκλώματος [Girard 02]. Αυτό οφείλεται στο ότι γίνεται προσπάθεια ανίχνευσης πολλών σφαλμάτων με μικρού μεγέθους ακολουθίες διανυσμάτων δοκιμής με αποτέλεσμα να παρουσιάζεται μεγάλος αριθμός αλλαγών κατάστασης στους κόμβους του κυκλώματος. Το πρόβλημα της κατανάλωσης ενέργειας επιδεινώνεται από την απαίτηση για έλεγχο των κυκλωμάτων σε συχνότητα ίση με τη συχνότητα λειτουργίας καθώς, όπως έχει αναφερθεί, η καταναλισκόμενη ενέργεια είναι ανάλογη της συχνότητας αλλαγών κατάστασης στους κόμβους του κυκλώματος. Η αυξημένη κατανάλωση ενέργειας και ισχύος προκαλεί διάφορα προβλήματα, όπως μείωση στην παραγωγή των ολοκληρωμένων, μικρότερο κύκλο ζωής του κυκλώματος καθώς και αυξημένο κόστος παραγωγής [Girard 02] [Nicolici 03] [Saxena 03]. Στην περίπτωση που ένα κύκλωμα βρίσκεται σε κάποιο σύστημα τροφοδοτούμενο από μπαταρία η κατανάλωση ενέργειας κατά τις περιοδικές φάσεις αυτοελέγχου του κυκλώματος επηρεάζει σημαντικά την αυτονομία του συστήματος αυτού.

Τεχνικές για τη μείωση της κατανάλωσης μπορούν να εφαρμοστούν τόσο στην περίπτωση χρήσης δομών ενσωματωμένου αυτοελέγχου όσο και στην περίπτωση του εξωτερικού ελέγχου. Στην πρώτη περίπτωση έχουν προταθεί μεταξύ άλλων τεχνικές χρονοπρογραμματισμού του ελέγχου των διαφόρων πυρήνων του συστήματος σε πυρίτιο [Zorian 93] [Chou 94], χρήση περισσότερων του ενός ολισθητών γραμμικής ανάδρασης διαφορετικής συχνότητας λειτουργίας [Wang 97b] [Wang 02], μετατροπή των στοιχείων μνήμης των scan αλυσίδων [Hertwig 98], επιλογή της κατάλληλης αρχικής κατάστασης του ολισθητή γραμμικής ανάδρασης [Girard 99b] και μέθοδοι αναδιάταξης των φλιπ-φλοπ της scan αλυσίδας [Sinanoglu 02] [Bonhomme 02][Bonhomme 03] [Bellos 04a]. Στην περίπτωση του εξωτερικού ελέγχου, υπάρχουν τεχνικές που εφαρμόζονται κατά τη διαδικασία παραγωγής των διανυσμάτων δοκιμής, όπως αυτές που υπάρχουν στις εργασίες [Wang 94] [Wang 97a] [Corno 98] και τεχνικές που εφαρμόζονται μετά την παραγωγή των διανυσμάτων δοκιμής [Girard 98b] [Girard 99a] [Luo 02] [Dabholkar 94] [Dabholkar 98] και οι οποίες αποτελούν το αντικείμενο αυτού του κεφαλαίου. Συγκεκριμένα μελετάται το πρόβλημα της μείωσης της μέσης και μέγιστης κατανάλωσης ισχύος μέσω της αναδιάταξης δοσμένων διανυσμάτων δοκιμής.

Για τη μείωση της μέσης και μέγιστης κατανάλωσης ισχύος προτείνονται δύο μεθοδολογίες που χρησιμοποιούνται σε συνδυασμό με την μέθοδο που παρουσιάστηκε στα [Dabholkar 94] και [Dabholkar 98]. Οι δύο μεθοδολογίες λαμβάνουν ως είσοδο την ακολουθία διανυσμάτων που παράγεται από την εφαρμογή της μεθόδου του [Dabholkar 98]. Η πρώτη μεθοδολογία αφορά τη μείωση της ενέργειας και της μέσης κατανάλωσης ισχύος, που επιτυγχάνεται με την τροποποίηση κάποιων διανυσμάτων της ακολουθίας και με τη μείωση του μήκους της ακολουθίας [Bellos 04b]. Η δεύτερη μεθοδολογία βασίζεται στην τροποποίηση της ακολουθίας διανυσμάτων στα σημεία όπου παρατηρείται η μέγιστη κατανάλωση ισχύος [Bellos 05a]. Καθώς η μέγιστη κατανάλωση ισχύος προκαλείται από ένα ζεύγος διανυσμάτων, η τροποποίηση της ακολουθίας επιτυγχάνεται με την εφαρμογή των παρακάτω ενεργειών: α) μεταβολή των κατάλληλων διανυσμάτων, β) αντιγραφή ή διαγραφή διανυσμάτων ή γ) συνδυασμός των ενεργειών α) και β).

Οι τεχνικές που προτείνονται μπορούν να εφαρμοστούν και σε περιπτώσεις δομών ενσωματωμένου αυτοελέγχου που χρησιμοποιούν ντετερμινιστικούς μηχανισμούς παραγωγής διανυσμάτων.

6.1 Βασικές έννοιες - Αλγόριθμος αναδιάταξης διανυσμάτων με επανάληψη διανυσμάτων

Πριν προχωρήσουμε στην περιγραφή των δυο προτεινόμενων μεθοδολογιών θα οριστούν κάποιες έννοιες και θα παρουσιαστεί συνοπτικά η μέθοδος που προτείνεται στο [Dabholkar 98] για τη μείωση της μέσης κατανάλωσης ισχύος. Όπως και πριν, χρησιμοποιείται το μοντέλο μηδενικής καθυστέρησης ώστε να υπολογίσουμε τη μέση κατανάλωση ισχύος του υπό δοκιμή κυκλώματος.

6.1.1 Βασικές έννοιες

Έστω ένα συνδυαστικό κύκλωμα C και ένα σύνολο δοκιμής $TV = \{tv_1, \dots, tv_n\}$, το οποίο αποτελείται από n διανύσματα δοκιμής. Με βάση αυτό το σύνολο δοκιμής κατασκευάζουμε έναν πλήρη μη κατευθυνόμενο γράφο $TG = (V, E)$, όπου κάθε κόμβος $v_i \in V$ αντιστοιχεί σε ένα διάνυσμα δοκιμής $tv_i \in TV$. Σε κάθε μη κατευθυνόμενη ακμή $(v_i, v_j) \in E$, η οποία αναπαριστά ένα ζεύγος διανυσμάτων ανατίθεται ένα βάρος $w(v_i, v_j)$ το οποίο εκφράζει την επίδραση που έχει η εφαρμογή του συγκεκριμένου ζεύγους στην κατανάλωση ισχύος που παρουσιάζεται στο κύκλωμα υπό δοκιμή. Με βάση την ήδη υπάρχουσα βιβλιογραφία το βάρος $w(v_i, v_j)$ μπορεί να είναι ίσο με κάποια από τα παρακάτω μεγέθη:

- α) ο αριθμός των αλλαγών κατάστασης που παρουσιάζονται στο κύκλωμα υπό δοκιμή εξαιτίας της εφαρμογής του ζεύγους διανυσμάτων (tv_i, tv_j) [Dabholkar 94] [Dabholkar 98] [Luo 02],
- β) η απόσταση Hamming των δύο διανυσμάτων του ζεύγους (tv_i, tv_j) [Girard 98b], ή
- γ) το άθροισμα των τιμών της μετρικής induced activity function [Girard 99a] μόνο για εκείνες τις εισόδους του κυκλώματος που αλλάζουν τιμή από '0' σε '1' ή από '1' σε '0' μετά την εφαρμογή του ζεύγους διανυσμάτων (tv_i, tv_j) . Η μετρική αυτή υπολογίζεται για κάθε είσοδο του

κυκλώματος και είναι ίση με το άθροισμα των πυκνοτήτων συχνότητας (transition densities) όλων των κόμβων του κυκλώματος που επηρεάζονται από τις αλλαγές κατάστασης στην εκάστοτε είσοδο [Wang 02]. Με λίγα λόγια γίνεται προσέγγιση της επίδρασης που έχει η συχνότητα αλλαγών κατάστασης της εισόδου υπό εξέταση στον αριθμό αλλαγών κατάστασης που ενεργοποιούνται στο κύκλωμα.

Οι μετρικές αυτές από εδώ και στο εξής θα αναφέρονται με τα ονόματα TRANS, HAM και IAF αντίστοιχα. Η μετρική HAM απαιτεί το λιγότερο χρόνο για τον υπολογισμό των τιμών της για κάθε ζεύγος διανυσμάτων δοκιμής αλλά έχει το μειονέκτημα ότι η ακρίβεια προσέγγισης της πραγματικής συμπεριφοράς του κυκλώματος μετά την εφαρμογή των αντίστοιχων διανυσμάτων είναι η χειρότερη μεταξύ και των τριών μετρικών. Αντίθετα η μετρική TRANS απαιτεί τον μεγαλύτερο υπολογιστικό χρόνο αλλά ταυτόχρονα παρέχει την πιο ακριβή προσέγγιση. Η μετρική IAF από πλευράς υπολογιστικού χρόνου και ακρίβειας της προσέγγισης της συμπεριφοράς του κυκλώματος υπό δοκιμή βρίσκεται ανάμεσα στις άλλες δυο. Για να αντιμετωπιστεί το πρόβλημα του μεγάλου χρόνου υπολογισμού προτάθηκε πρόσφατα μια μέθοδος η οποία παρέχει πολύ καλή προσέγγιση της κατανάλωσης ισχύος αλλά με σημαντικά μικρότερο χρόνο εκτέλεσης [Kavousianos 04].

Συμβολίζουμε ως $P(a, b)$ τον αριθμό των αλλαγών κατάστασης που ενεργοποιούνται στο κύκλωμα μετά την εφαρμογή του ζεύγους διανυσμάτων (a, b) , ο οποίος είναι ίσος με τη στιγμιαία κατανάλωση ισχύος που προκαλείται από την εφαρμογή του συγκεκριμένου ζεύγους. Το πρόβλημα της αναδιάταξης διανυσμάτων με επανάληψη διανυσμάτων που έχει ως στόχο την μείωση της μέσης κατανάλωσης ισχύος μπορεί να εκφραστεί ως εξής: Με δοσμένο ένα συνδυαστικό κύκλωμα C και ένα σύνολο από διανύσματα δοκιμής $TV = \{tv_1, \dots, tv_n\}$, στόχος είναι η κατασκευή μιας ακολουθίας διανυσμάτων δοκιμής $S = \langle s_1, \dots, s_m \rangle$, όπου $m \geq n$ και για κάθε $i \in \{1, \dots, n\}, j \in \{1, \dots, m\}$ υπάρχει s_j τέτοιο ώστε να ισχύει ότι $s_j = tv_i$ και η ποσότητα $\frac{1}{m-1} \sum_{i=1}^{m-1} P(s_i, s_{i+1})$ να ελαχιστοποιείται [Dabholkar 98]. Όταν στόχος είναι η ελαχιστοποίηση της μέγιστης κατανάλωσης ισχύος το παραπάνω πρόβλημα ορίζεται ως: Με δοσμένο ένα συνδυαστικό κύκλωμα C και ένα σύνολο από διανύσματα δοκιμής $TV = \{tv_1, \dots, tv_n\}$, στόχος είναι η κατασκευή μιας ακολουθίας διανυσμάτων δοκιμής $S = \langle s_1, \dots, s_m \rangle$, όπου $m \geq n$ και για κάθε $i \in \{1, \dots, n\}, j \in \{1, \dots, m\}$ υπάρχει s_j τέτοιο ώστε να ισχύει ότι $s_j = tv_i$ και η ποσότητα $\max_{i=1}^{m-1} \{P(s_i, s_{i+1})\}$ να ελαχιστοποιείται [Dabholkar 94]. Αν περιοριστεί το μέγεθος της ακολουθίας διανυσμάτων να μην είναι μεγαλύτερο από το διπλάσιο του μεγέθους του δοσμένου συνόλου διανυσμάτων τότε θα πρέπει να ισχύει ότι $m/n \leq 2$.

Οι παραπάνω ορισμοί δεν αναφέρουν με ποιο μοντέλο καθυστέρησης διάδοσης εκτιμάται η κατανάλωση ισχύος του ζεύγους (a, b) . Η εκτίμηση της κατανάλωσης μπορεί να γίνει με το γενικό μοντέλο καθυστέρησης διάδοσης με το μειονέκτημα όμως της χρονοβόρας διαδικασίας υπολογισμού. Για αυτό το λόγο μπορεί να χρησιμοποιηθεί το μοντέλο μηδενικής καθυστέρησης

διάδοσης απλοποιώντας έτσι σημαντικά τους απαιτούμενους υπολογισμούς. Σε αυτήν την περίπτωση η καταναλισκόμενη ενέργεια μπορεί να εκφραστεί ως ο αριθμός αλλαγών κατάστασης των λογικών πυλών του κυκλώματος, οι οποίες συμβαίνουν αμέσως μετά την εφαρμογή ενός διανύσματος. Παρά την απλότητα του μοντέλου αυτού τα αποτελέσματα που λαμβάνονται έχουν στενή σχέση με τα αποτελέσματα που λαμβάνουμε χρησιμοποιώντας ένα πιο γενικό μοντέλο καθυστέρησης διάδοσης, όπως έχει δειχτεί στο [Shen 92].

6.1.2 Αλγόριθμος αναδιάταξης διανυσμάτων δοκιμής με επανάληψη διανυσμάτων

Ο αλγόριθμος, που εφεξής θα αναφέρεται ως TVO_VR και ο οποίος επιλύει τα δύο παραπάνω προβλήματα χρησιμοποιώντας διαφορετικές τιμές για μια συγκεκριμένη παράμετρο [Dabholkar 94] [Dabholkar 98], βασίζεται στη χρήση ελάχιστων γεννητικών δέντρων – ΕΓΔ (Minimum Spanning Trees – MST) [Cormen 90]. Έστω ο μη κατευθυνόμενος γράφος $TG(V, E)$ που κατασκευάζεται από το σύνολο δοκιμής TV , όπου οι κόμβοι του αντιστοιχούν στα διανύσματα του συνόλου TV και οι ακμές του λαμβάνουν βάρη με βάση μια από τις μετρικές που παρουσιάστηκαν στην προηγούμενη ενότητα. Ο αλγόριθμος του Kruskal χρησιμοποιείται για την κατασκευή ενός ελάχιστου γεννητικού δέντρου του γράφου TG [Cormen 90]. Στη συνέχεια χρησιμοποιείται η παράμετρος *κατώφλι*, η οποία λαμβάνει τιμή ίση με τη μέση τιμή του βάρους των ακμών του ΕΓΔ όταν στόχος είναι η μείωση της μέσης κατανάλωσης ισχύος ή ίση με το βάρος της ακμής του ΕΓΔ που έχει το μέγιστο βάρος ανάμεσα σε όλες τις ακμές του ΕΓΔ όταν στόχος είναι η μείωση της μέγιστης κατανάλωσης ισχύος. Επόμενο βήμα είναι η επιλογή μιας ρίζας για το ΕΓΔ και η εξαγωγή της inorder διάταξης των κόμβων του δέντρου.

Με βάση το *κατώφλι*, την inorder διάταξη και την τοπολογία του ΕΓΔ ο αλγόριθμος κατασκευάζει μια διαδρομή *Tour* των κόμβων του ΕΓΔ ως εξής: έχοντας ως αρχή τον αριστερότερο κόμβο της inorder διάταξης ο οποίος ανατίθεται στη μεταβλητή *τρέχων* επιλέγουμε τον επόμενο κόμβο της inorder διάταξης που ανατίθεται στη μεταβλητή *επόμενος*. Η διαδρομή *Tour* είναι αρχικά κενή. Με βάση την τοπολογία του ΕΓΔ αλλά και την τοπολογία του γράφου η ακμή e που σχηματίζουν οι κόμβοι *τρέχων* και *επόμενος* εισάγεται στη διαδρομή *Tour* αν ικανοποιείται μια από τις δυο παρακάτω συνθήκες:

- α) η ακμή e είναι μια ακμή του ΕΓΔ ή
- β) το βάρος της ακμής e που ανήκει στο γράφο TG είναι μικρότερο από την τιμή που έχει αποθηκευτεί στην παράμετρο *κατώφλι*.

Σε αντίθετη περίπτωση χρειάζεται να οπισθοδρομήσουμε κατά ένα βήμα από τον κόμβο *τρέχων* στον πατέρα του με βάση το ΕΓΔ και να δούμε αν κάποια από τις δυο παραπάνω συνθήκες ικανοποιείται. Για την ακρίβεια η οπισθοδρόμηση γίνεται πάνω στο μονοπάτι του ΕΓΔ το οποίο περνάει από τον ελάχιστο κοινό πρόγονο (*Nearest Common Ancestor*) των κόμβων *τρέχων* και *επόμενος*. Έτσι μπορεί από κάποιο σημείο της οπισθοδρόμησης και μετά (συγκεκριμένα όταν φτάσουμε στον ελάχιστο κοινό πρόγονο) να αναγκαστούμε να χρησιμοποιήσουμε ένα από τα παιδιά του *τρέχων* για να συνεχίσουμε την οπισθοδρόμηση. Κατά τη διάρκεια της οπισθοδρόμησης η ακμή του ΕΓΔ που συνδέει τον κόμβο *τρέχων* με τον πατέρα του (ή το παιδί

του ανάλογα με το που πρέπει να κατευθυνθούμε στο ΕΓΔ) εισάγεται στη διαδρομή *Tour* και ταυτόχρονα η μεταβλητή *τρέχων* λαμβάνει τιμή τον πατέρα του (ή το κατάλληλο παιδί του). Είναι φανερό ότι η διαδικασία της οπισθοδρόμησης επαναλαμβάνει κάποιους κόμβους του ΕΓΔ μέσα στη διαδρομή *Tour*. Μόλις γίνει επιτυχής εισαγωγή της ακμής της οποίας το ένα άκρο είναι ο κόμβος *επόμενος* τότε η μεταβλητή *τρέχων* λαμβάνει την τιμή της μεταβλητής *επόμενος*, η μεταβλητή *επόμενος* τον αμέσως επόμενο κόμβο της *inorder* διάταξης και επαναλαμβάνουμε τη διαδικασία μέχρι να καλύψουμε όλους τους κόμβους της *inorder* διάταξης. Το Σχήμα 6-1 παρουσιάζει σε ψευδογλώσσα τον παραπάνω αλγόριθμο.

Αλγόριθμος 6-1. TVO_VR(TV)

Είσοδος: σύνολο δοκιμής *TV*

Εξοδος: σύνολο ακμών στο *Tour*

1. Δημιουργία μη κατευθυνόμενου γράφου *TG* από το σύνολο δοκιμής *TV* και κάποια μετρική (*TRANS*, *HAM*, *IAF*)
2. Δημιουργία ελάχιστου γεννητικού δέντρου *ΕΓΔ* μέσω του αλγορίθμου *Kruskal*. Υπολογισμός της μέσης τιμής του βάρους των ακμών του ΕΓΔ στη μεταβλητή *κατώφλι*.
3. Επιλογή ρίζας του ΕΓΔ και αποθήκευση της *inorder* διαπέρασης στη μεταβλητή *Inorder*.
4. Αποθήκευση στη μεταβλητή *τρέχων* του αριστερότερου κόμβου της μεταβλητής *Inorder*. *Tour* $\leftarrow \{ \}$
5. Αποθήκευση στη μεταβλητή *επόμενος* του επόμενου κόμβου της μεταβλητής *Inorder*
6. Αν η ακμή που ενώνει τους *τρέχων* και *επόμενος* υπάρχει στο ΕΓΔ τότε εισαγωγή της ακμής (*τρέχων* - *επόμενος*) στο *Tour*. Θέσε *τρέχων* ίσο με το *επόμενος*
7. Διαφορετικά αν η ακμή που ενώνει τους *τρέχων* και *επόμενος* υπάρχει στο *TG* και το βάρος της είναι μικρότερο από το *κατώφλι* τότε εισαγωγή της ακμής (*τρέχων* - *επόμενος*) στο *Tour*. Θέσε *τρέχων* ίσο με το *επόμενος*
8. Διαφορετικά εισαγωγή στο *Tour* της ακμής (*τρέχων* - πατέρας του *τρέχων*) θέσε στο *τρέχων* τον πατέρα του *τρέχων* και πήγαινε στο Βήμα 6
9. Αν όλα τα διανύσματα έχουν προσπελαστεί τότε τέλος διαφορετικά πήγαινε στο Βήμα 5.

Σχήμα 6-1. Ο αλγόριθμος TVO_VR

Η διαδρομή *Tour* περιέχει ακμές με συγκεκριμένη σειρά από την οποία μπορούμε εύκολα να εξάγουμε την ακολουθία *S* των διανυσμάτων δοκιμής που πρέπει να εφαρμοστεί στο υπό δοκιμή κύκλωμα. Τα βάρη των ακμών της διαδρομής *Tour* προσεγγίζουν την καταναλισκόμενη ενέργεια και συνεπώς και τη μέση κατανάλωση ισχύος που θα εμφανιστεί στο υπό δοκιμή κύκλωμα. Καθώς ο αλγόριθμος μελετάει τις ακμές του ΕΓΔ αλλά και του γράφου *TG* είναι φανερό ότι όταν η τιμή της παραμέτρου *κατώφλι* είναι ίση με το βάρος της ακμής του ΕΓΔ που έχει το μέγιστο βάρος ανάμεσα σε όλες τις ακμές του ΕΓΔ, τότε παράγεται μια ακολουθία διανυσμάτων δοκιμής όπου η μέγιστη κατανάλωση ισχύος είναι μικρότερη ή ίση με το βάρος της ακμής του ΕΓΔ με το μέγιστο βάρος. Αντίστοιχα, όταν η τιμή της παραμέτρου *κατώφλι*

είναι ίση με τη μέση τιμή του βάρους των ακμών του ΕΓΔ αφενός επιτυγχάνεται μείωση στη μέση κατανάλωση ισχύος καθώς τα ζεύγη που δημιουργούνται από τα επαναλαμβανόμενα διανύσματα αφορούν ακμές του γράφου TG με βάρος μικρότερο από τη μέση τιμή των βαρών των ακμών του ΕΓΔ και αφετέρου εξασφαλίζεται ότι η μέγιστη κατανάλωση ισχύος είναι ταυτόχρονα το πολύ ίση με την ακμή του ΕΓΔ με το μέγιστο βάρος.

Ο αλγόριθμος TVO_VR παράγει μια ακολουθία διανυσμάτων μεγέθους το πολύ $2n$ διανυσμάτων δοκιμής. Προφανώς η ακολουθία S περιέχει τα διανύσματα του αρχικού συνόλου δοκιμής όπως και έναν αριθμό από διανύσματα που αποτελούν αντίγραφα κάποιων από τα διανύσματα του αρχικού συνόλου δοκιμής. Επομένως μπορούμε να χωρίσουμε την ακολουθία σε δύο σύνολα:

- α) το σύνολο από διανύσματα $A = \{a_1, \dots, a_n\}$, όπου $a_i \in TV$. Τα διανύσματα αυτού του συνόλου εμφανίζονται με τη σχετική σειρά που εμφανίζονται στην inorder διάταξη του ΕΓΔ.
- β) το σύνολο από διανύσματα $EA = \{e_1, \dots, e_k\}$, με $k \leq n$, όπου περιέχονται τα υπόλοιπα διανύσματα της ακολουθίας.

Τα διανύσματα που περιέχονται στο σύνολο EA , που αποκαλούνται εφεξής επαναλαμβανόμενα, έχουν εισαχθεί στην ακολουθία μέσω της οπισθοδρόμησης που κάνει ο αλγόριθμος TVO_VR έτσι ώστε να επιτευχθεί είτε ο στόχος της μείωσης της μέσης κατανάλωσης ισχύος είτε ο στόχος της μείωσης της μέγιστης κατανάλωσης ισχύος. Όσον αφορά τον αλγόριθμο, η ανάθεση των διανυσμάτων στα δύο σύνολα γίνεται χαρακτηρίζοντας μέσω μιας μεταβλητής αν το διάνυσμα ανήκει στο σύνολο A ή στο σύνολο EA . Καθώς η οπισθοδρόμηση εισάγει ακμές στη διαδρομή $Tour$ που ανήκουν στο μονοπάτι που περνάει από τον ελάχιστο κοινό πρόγονο των κόμβων *τρέχων* και *επόμενος*, οι κόμβοι που ανήκουν στις ακμές που δεν έχουν ως άκρα έναν από τους κόμβους *τρέχων* και *επόμενος* είναι αυτοί που ανήκουν στο σύνολο EA .

Παράδειγμα 6-1. Για να φανεί η διαδικασία κατασκευής των συνόλων A και EA θεωρήστε το ΕΓΔ του Σχήματος 6-2. Για να εξαχθεί η inorder διάταξη του ΕΓΔ προσπελαύνονται πρώτα τα $\lceil c/2 \rceil$ παιδιά ενός κόμβου, μετά ο κόμβος και τέλος τα υπόλοιπα παιδιά του κόμβου. Με βάση αυτή την παρατήρηση η inorder διάταξη των κόμβων του δέντρου είναι: $\delta \mu \theta \nu \varepsilon \beta \zeta \alpha \iota \kappa \eta \lambda \gamma$. Έστω ότι ο αλγόριθμος TVO_VR παράγει την παρακάτω διαδρομή:

$$Tour = \{(\delta, \beta) (\beta, \varepsilon) (\varepsilon, \mu) (\mu, \theta) (\theta, \nu) (\nu, \theta) (\theta, \varepsilon) (\varepsilon, \beta) (\beta, \zeta) (\zeta, \alpha) (\alpha, \gamma) (\gamma, \eta) (\eta, \iota) (\iota, \kappa) (\kappa, \eta) (\eta, \lambda) (\lambda, \gamma)\}$$

από την οποία προκύπτει η εξής ακολουθία διανυσμάτων:

$$\delta \beta \varepsilon \mu \theta \nu \theta \varepsilon \beta \zeta \alpha \gamma \eta \iota \kappa \eta \lambda \gamma$$

Τα έντονα γράμματα παριστάνουν τα διανύσματα που εισαχθήκανε στην ακολουθία μέσω της οπισθοδρόμησης του αλγορίθμου και αποτελούν το σύνολο EA , δηλαδή $EA = \{\beta, \varepsilon, \theta, \gamma, \eta\}$. Τα υπόλοιπα διανύσματα ανήκουν στο σύνολο A και η σειρά εμφάνισής τους στην ακολουθία είναι ίδια με την σειρά εμφάνισης στην inorder διάταξη. Έτσι αν ένα διάνυσμα β , εμφανίζεται πριν από κάποιο άλλο διάνυσμα α στην ακολουθία S ενώ στην inorder διάταξη εμφανίζεται

μετά το α τότε αυτή η εμφάνιση του β είναι επανάληψη του β παρά το γεγονός ότι το β δεν έχει ακόμη εμφανιστεί στην ακολουθία. Για παράδειγμα, στην παραπάνω ακολουθία το διάνυσμα ε εμφανίζεται για πρώτη φορά πριν το μ αλλά στην inorder διάταξη εμφανίζεται κάποιες θέσεις μετά από το μ οπότε το ε τοποθετείται στο σύνολο EA . Αντίθετα η πρώτη εμφάνιση του διανύσματος θ γίνεται πριν από το διάνυσμα ν όπως και στην inorder διάταξη, οπότε το θ τοποθετείται στο σύνολο A . ■

Σχήμα 6-2. Το ελάχιστο γεννητικό δέντρο (ΕΓΔ) του Παραδείγματος 6-1

6.2 Μείωση μέσης κατανάλωσης ισχύος

Σε αυτή την ενότητα παρουσιάζονται δύο τεχνικές που μπορούν να συνδυαστούν με τον αλγόριθμο TVO_VR ώστε να μειωθεί η μέση κατανάλωση ισχύος, η καταναλισκόμενη ενέργεια και το μέγεθος της παραγόμενης από τον αλγόριθμο TVO_VR ακολουθίας. Η πρώτη τεχνική στοχεύει κυρίως στη μείωση της μέσης κατανάλωσης ισχύος και της ενέργειας μέσω της αλλαγής κάποιων διανυσμάτων της ακολουθίας S . Η δεύτερη στοχεύει στη μείωση του μεγέθους της ακολουθίας S επιτυγχάνοντας έτσι τη μείωση αφενός της καταναλισκόμενης ενέργειας και αφετέρου του χρόνου εφαρμογής της στο υπό δοκιμή κύκλωμα. Τέλος εξετάζουμε την επίδραση της παραμέτρου *κατώφλι* στα τρία υπό εξέταση μεγέθη, δηλαδή στη μέση κατανάλωση ισχύος, στην καταναλισκόμενη ενέργεια και στο μέγεθος της ακολουθίας.

6.2.1 Τροποποίηση των επαναλαμβανόμενων διανυσμάτων

Όπως αναφέρθηκε παραπάνω τα διανύσματα δοκιμής που απαρτίζουν την ακολουθία που παράγει ο αλγόριθμος TVO_VR [Dabholkar 98] μπορούν να ομαδοποιηθούν σε δύο σύνολα, με το σύνολο A να περιέχει τα διανύσματα του δοσμένου συνόλου δοκιμής και το σύνολο EA να περιέχει τα διανύσματα που επαναλαμβάνει ο αλγόριθμος. Είναι προφανές ότι για κάθε διάνυσμα $\varepsilon_i \in EA$ υπάρχει ένα διάνυσμα $\alpha_j \in A$ τέτοιο ώστε $\varepsilon_i = \alpha_j$, καθώς τα σύνολα A και TV είναι ίσα εκ κατασκευής και τα διανύσματα του συνόλου EA προέρχονται από το σύνολο TV . Αυτό σημαίνει ότι τα επαναλαμβανόμενα διανύσματα δεν έχουν καμιά επίδραση στο ποσοστό κάλυψης σφαλμάτων, επειδή τα σφάλματα που αυτά ανιχνεύουν ανιχνεύονται ήδη από τα διανύσματα του συνόλου A . Επομένως είναι δυνατό να τροποποιήσουμε τα επαναλαμβανόμενα διανύσματα έτσι ώστε να μειώσουμε τον αριθμό των αλλαγών κατάστασης στις εισόδους του υπό δοκιμή κυκλώματος μειώνοντας έτσι και τον αριθμό των αλλαγών κατάστασης που ενεργοποιούνται στις εσωτερικές γραμμές του κυκλώματος και αντίστοιχα μειώνοντας την κατανάλωση ισχύος κατά τη διάρκεια του ελέγχου ορθής λειτουργίας του κυκλώματος.

Παράδειγμα 6-2. Θεωρείστε ένα κύκλωμα με 8 εισόδους και ότι αλγόριθμος εισήγαγε ανάμεσα στα διανύσματα α_i και α_j , που ανήκουν στο σύνολο A , τα διανύσματα $\varepsilon_1, \varepsilon_2$ και ε_3 που ανήκουν στο σύνολο EA όπως φαίνεται στο Σχήμα 6-3. Αν παρατηρήσουμε το αριστερότερο δυαδικό ψηφίο κάθε διανύσματος βλέπουμε ότι τα διανύσματα α_i και α_j έχουν την ίδια τιμή σε αντίθεση με τα $\varepsilon_1, \varepsilon_2$ και ε_3 , που έχουν τιμές ‘0’, ‘1’ και ‘0’ αντίστοιχα. Άρα η εφαρμογή αυτών των 5 διανυσμάτων θα προκαλέσει 4 αλλαγές κατάστασης στην υπό εξέταση είσοδο. Ωστόσο το γεγονός ότι τα διανύσματα $\varepsilon_1, \varepsilon_2$ και ε_3 ανήκουν στο σύνολο EA μας δίνει τη δυνατότητα να τα τροποποιήσουμε θέτοντας την τιμή ‘1’ στο αριστερότερο δυαδικό ψηφίο και των 3 διανυσμάτων. Με αυτή την ενέργεια μειώνουμε στο ‘0’ τον αριθμό αλλαγών κατάστασης σε αυτή την είσοδο. Αν εφαρμοστεί η ίδια ενέργεια για κάθε δυαδικό ψηφίο όπου τα δύο διανύσματα α_i και α_j έχουν την ίδια τιμή τότε μπορούμε να μειώσουμε το συνολικό αριθμό των αλλαγών κατάστασης στις εισόδους του κυκλώματος από τις 24 στις 10. ■

α_i	1	0	0	0	1	1	0
ε_1	0	0	1	1	0	0	1
ε_2	1	1	0	0	1	0	0
ε_3	0	1	1	1	1	1	1
α_j	1	1	0	1	0	1	0

 $\Rightarrow$

α_i	1	0	0	0	1	1	0
ε'_1	1	0	0	1	0	1	1
ε'_2	1	1	0	0	1	1	0
ε'_3	1	1	0	1	1	1	0
α_j	1	1	0	1	0	1	0

Σχήμα 6-3. Παράδειγμα μεταβολής επαναλαμβανόμενων διανυσμάτων

```

ModifyRepeatedVectors ( S = < s1, ..., sk > )
begin
    Τρέχουσα_θέση = 1;          // s1 ∈ TV
    while (Τρέχουσα_θέση < k)    // Όσο δεν φτάσαμε στο τέλος της ακολουθίας
    begin
        Επόμενη_θέση = Βρες_τη_θέση_του_επόμενου_Α_διανύσματος(Τρέχουσα_θέση);
        if (Επόμενη_θέση ≠ Τρέχουσα_θέση+1 )
        begin
            Τρέχον_Διάνυσμα = SΤρέχουσα_θέση;
            Επόμενο_Διάνυσμα = SΕπόμενη_θέση;
            Για_κάθε_δυαδικό_ψηφίο_i
            begin
                if (Τρέχον_Διάνυσμα(i) = Επόμενο_Διάνυσμα(i) )
                for ( j = Τρέχουσα_θέση+1, ..., Επόμενη_θέση-1 )
                    sj(i) = Τρέχον_Διάνυσμα(i);
            end
        end
        Τρέχουσα_θέση = Επόμενη_θέση;
    end
end

```

Σχήμα 6-4. Η διαδικασία μεταβολής διανυσμάτων ModifyRepeatedVectors

Μια πιο τυπική περιγραφή της διαδικασίας μεταβολής των επαναλαμβανόμενων διανυσμάτων, που θα αποκαλείται ModifyRepeatedVectors – MRV, παρουσιάζεται σε μορφή ψευδογλώσσας στο Σχήμα 6-4. Η διαδικασία λαμβάνει ως είσοδο την ακολουθία S των διανυσμάτων που παράγει ο αλγόριθμος TVO_VR. Κάθε διάνυσμα της ακολουθίας συνοδεύεται από την πληροφορία σε ποιο σύνολο ανήκει. Ο αλγόριθμος TVO_VR εξασφαλίζει εκ κατασκευής ότι το πρώτο (s_1) και το τελευταίο (s_m) διάνυσμα της ακολουθίας ανήκουν στο σύνολο A . Οπότε η διαδικασία MRV ξεκινάει από το διάνυσμα s_1 και μεταβάλλει τα

επαναλαμβανόμενα διανύσματα μέχρι να φτάσει στο τελευταίο διάνυσμα της ακολουθίας. Σε κάθε βήμα η διαδικασία MRV ελέγχει αν υπάρχουν επαναλαμβανόμενα διανύσματα μεταξύ δύο γειτονικών διανυσμάτων του συνόλου A που περιέχονται στις μεταβλητές *Τρέχον_Διάνυσμα* και *Επόμενο_Διάνυσμα*. Η συνάρτηση *Βρες_τη_θέση_του_επόμενου_A_διανύσματος()* μέσω της inorder διάταξης βρίσκει τη θέση του γειτονικού διανύσματος του *Τρέχον_Διάνυσμα*. Στην περίπτωση που ανάμεσα στα δυο διανύσματα παρεμβάλλονται επαναλαμβανόμενα διανύσματα τότε για κάθε θέση που το *Τρέχον_Διάνυσμα* και το *Επόμενο_Διάνυσμα* έχουν την ίδια τιμή ('0' ή '1') οι αντίστοιχες θέσεις των επαναλαμβανόμενων διανυσμάτων λαμβάνουν την ίδια τιμή με το *Τρέχον_Διάνυσμα*. Στο παραπάνω σχήμα το $s_j(i)$ συμβολίζει το i δυαδικό ψηφίο του s_j διανύσματος δοκιμής. Η διαδικασία MRV παράγει μια ακολουθία διανυσμάτων S' όπου τα διανύσματα του συνόλου EA έχουν τροποποιηθεί κατάλληλα ώστε να μειωθούν οι αλλαγές κατάστασης στις κύριες εισόδους του υπό δοκιμή κυκλώματος.

Η διαδικασία MRV εφαρμόστηκε στα κυκλώματα αναφοράς ISCAS'85 ώστε να αξιολογηθεί η επίδρασή της στη μέση κατανάλωση ισχύος. Τα εργαλεία Synopsys® χρησιμοποιήθηκαν για την εξαγωγή συμπαγών (compacted) συνόλων δοκιμής που ανιχνεύουν όλα τα απλά σφάλματα μόνιμης τιμής. Στο πρώτο σύνολο μετρήσεων ο γράφος TG κατασκευάστηκε χρησιμοποιώντας τη μετρική HAM, όπου δηλαδή το βάρος της κάθε ακμής είναι ίσο με την απόσταση Hamming των διανυσμάτων που αυτή συνδέει. Αρχικά η ακολουθία S , που παράγει ο αλγόριθμος TVO_VR με την παράμετρο *κατώφλι* να είναι ίση με τη μέση τιμή των βαρών των ακμών του ΕΓΔ, εφαρμόστηκε στο εκάστοτε κύκλωμα ώστε να εκτιμηθεί η καταναλισκόμενη ενέργεια και η μέση κατανάλωση ισχύος. Στη συνέχεια εφαρμόσαμε τη διαδικασία MRV στην ακολουθία S και υπολογίσαμε εκ νέου την καταναλισκόμενη ενέργεια και τη μέση κατανάλωση. Ο Πίνακας 6-1 παρέχει πειραματικά αποτελέσματα για α) το μέγεθος της παραγόμενης ακολουθίας, β) για την καταναλισκόμενη ενέργεια (E) που προσεγγίζεται με το πλήθος των αλλαγών κατάστασης των εσωτερικών γραμμών του κυκλώματος και γ) για τη μέση κατανάλωση ισχύος (P) που δίνεται ως αριθμός αλλαγών κατάστασης ανά εφαρμοζόμενο διάνυσμα. Η τελευταία στήλη περιέχει το ποσοστό μείωσης της μέσης κατανάλωσης ισχύος που επιτυγχάνει η διαδικασία MRV. Καθώς το μέγεθος της ακολουθίας παραμένει σταθερό το ποσοστό μείωσης της μέσης κατανάλωσης ισχύος είναι ίσο με το ποσοστό μείωσης της καταναλισκόμενης ενέργειας. Εκτελέσαμε επίσης την ίδια σειρά μετρήσεων και για τις περιπτώσεις που ο γράφος TG κατασκευάζεται με χρήση των μετρικών IAF και TRANS. Όπως και στην περίπτωση της μετρικής HAM έτσι και σε αυτές τις δύο σειρές πειραματικών μετρήσεων η παράμετρος *κατώφλι* έχει τιμή ίση με τη μέση τιμή των βαρών των ακμών του ΕΓΔ. Οι Πίνακες 6-2 και 6-3 περιέχουν αποτελέσματα για τις δύο τελευταίες μετρικές αντίστοιχα. Αν και η χρήση της μετρικής TRANS απαιτεί $O(n^2)$ λογικές εξομοιώσεις του κυκλώματος ώστε να κατασκευαστεί ο γράφος TG , είναι εφικτή η χρήση της όταν τα σύνολα δοκιμής αποτελούνται από μερικές εκατοντάδες διανυσμάτων. Από τα πειραματικά αποτελέσματα των Πινάκων 6-1, 6-2 και 6-3 είναι φανερό ότι η χρήση της διαδικασίας MRV

επιτυγχάνει σημαντικά κέρδη στη μέση κατανάλωση ισχύος και στην καταναλισκόμενη ενέργεια που μπορούν να φτάσουν μέχρι το 26,4%.

Πίνακας 6-1. Επίδραση της διαδικασίας MRV σε ενέργεια και μέση ισχύ (μετρική HAM)

Κύκλωμα	Μέγεθος ακολουθίας			TVO_VR		TVO_VR με MRV		Ποσοστό μείωσης E και P
	Αρχικό	TVO_VR	Συντελεστής	E	P	E	P	
c432	52	99	1,90	8405	84,9	6249	63,1	25,7%
c499	59	101	1,71	7067	70,0	6513	64,5	7,8%
c880	49	89	1,82	21266	238,9	17730	199,2	16,6%
c1355	86	162	1,88	29275	180,7	27655	170,7	5,5%
c1908	117	223	1,91	90423	405,5	76229	341,8	15,7%
c2670	92	180	1,96	88298	490,5	68258	379,2	22,7%
c3540	206	404	1,96	281876	697,7	229104	567,1	18,7%
c5315	114	225	1,97	375274	1667,9	282774	1256,8	24,6%
c6288	27	48	1,78	76154	1586,5	67030	1396,5	12,0%
c7552	162	318	1,96	596457	1875,7	464627	1461,1	22,1%

Πίνακας 6-2. Επίδραση της διαδικασίας MRV σε ενέργεια και μέση ισχύ (μετρική IAF)

Κύκλωμα	Μέγεθος ακολουθίας			TVO_VR		TVO_VR με MRV		Ποσοστό μείωσης E και P
	Αρχικό	TVO_VR	Συντελεστής	E	P	E	P	
c432	52	99	1,90	8364	84,5	6394	64,6	23,6%
c499	59	110	1,86	7038	64,0	6338	57,6	9,9%
c880	49	86	1,76	21199	246,5	17073	198,5	19,5%
c1355	86	165	1,92	29552	179,1	27216	165,0	7,9%
c1908	117	226	1,93	88033	389,5	76203	337,2	13,4%
c2670	92	175	1,90	83025	469,1	64289	363,2	22,6%
c3540	206	404	1,96	253459	627,4	202849	502,1	20,0%
c5315	114	224	1,96	360194	1608,0	265054	1183,3	26,4%
c6288	27	50	1,85	81092	1621,8	68338	1366,8	15,7%
c7552	162	305	1,88	537289	1761,6	416421	1365,3	22,5%

Πίνακας 6-3. Επίδραση της διαδικασίας MRV σε ενέργεια και μέση ισχύ (μετρική TRANS)

Κύκλωμα	Μέγεθος ακολουθίας			TVO_VR		TVO_VR με MRV		Ποσοστό μείωσης E και P
	Αρχικό	TVO_VR	Συντελεστής	E	P	E	P	
c432	52	93	1,79	6091	65,5	5107	54,9	16,2%
c499	59	108	1,83	5126	47,5	5248	48,6	-2,4%
c880	49	94	1,92	18857	200,6	15473	164,6	17,9%
c1355	86	166	1,93	26604	160,3	26482	159,5	0,5%
c1908	117	228	1,95	78982	346,4	71404	313,2	9,6%
c2670	92	164	1,78	66123	403,2	54377	331,6	17,8%
c3540	206	399	1,94	211563	530,2	172459	432,2	18,5%
c5315	114	222	1,95	324228	1460,5	254524	1146,5	21,5%
c6288	27	49	1,81	73708	1504,2	62732	1280,2	14,9%
c7552	162	297	1,83	480144	1616,7	375718	1265	21,7%

Από τα πειραματικά αποτελέσματα του Πίνακα 6-3 παρατηρούμε ότι η εφαρμογή της διαδικασίας MRV οδηγεί σε ελάχιστη αύξηση της καταναλισκόμενης ενέργειας στη περίπτωση του κυκλώματος αναφοράς c499. Μελετώντας αυτή την περίπτωση διαπιστώθηκε ότι υπήρχε

αύξηση των αλλαγών κατάστασης μέσα στις εσωτερικές γραμμές του κυκλώματος, παρά το γεγονός ότι η διαδικασία MRV οδηγούσε στη μείωση των αποστάσεων Hamming μεταξύ των διανυσμάτων και επομένως του αριθμού αλλαγών κατάστασης στις κύριες εισόδους του κυκλώματος. Το παρακάτω παράδειγμα αποτελεί μια απλή περίπτωση όπου η μείωση στις αποστάσεις Hamming μεταξύ των διανυσμάτων δοκιμής οδηγεί στην αύξηση του αριθμού αλλαγών κατάστασης μέσα στο κύκλωμα.

Σχήμα 6-5. Σύνολα δοκιμής και κύκλωμα του Παραδείγματος 6-3

Παράδειγμα 6-3. Θεωρείστε ότι έχουμε το σύνολο δοκιμής του Σχήματος 6-5.α στο οποίο υπάρχουν 4 αλλαγές κατάστασης σε αντίστοιχα δυαδικά ψηφία των διανυσμάτων και επομένως και στις εισόδους του κυκλώματος του Σχήματος 6-5.γ. Όταν αυτό το σύνολο εφαρμόζεται στο κύκλωμα του Σχήματος 6-5.γ τότε ο αριθμός των αλλαγών κατάστασης που παρουσιάζονται στις εσωτερικές γραμμές του κυκλώματος είναι ίσος με 1. Η εφαρμογή της διαδικασίας MRV, δηλαδή η μείωση των αποστάσεων Hamming των διανυσμάτων v_I , r_I , v_2 με την ανάθεση της τιμής '0' στο δεύτερο δυαδικό ψηφίο του διανύσματος r_I δίνει το σύνολο δοκιμής του Σχήματος 6-5.β το οποίο παρουσιάζει 2 αλλαγές κατάστασης. Όμως η εφαρμογή του στις εισόδους του κυκλώματος προκαλεί 9 αλλαγές κατάστασης στις εσωτερικές γραμμές του κυκλώματος, όπως αυτές φαίνονται στο Σχήμα 6-5.δ με αποτέλεσμα όχι μόνο να αναιρείται το όφελος από τη μείωση των αποστάσεων Hamming των διανυσμάτων αλλά να προκαλείται περαιτέρω κατανάλωση ενέργειας μέσα στο κύκλωμα. ■

Η διαδικασία MRV δεν επηρεάζει συνήθως τη μέγιστη κατανάλωση ισχύος που παρατηρείται σε ένα κύκλωμα. Αυτό οφείλεται στο γεγονός ότι η μέγιστη κατανάλωση ισχύος καθορίζεται από το ζεύγος διανυσμάτων του οποίου τα μέλη ανήκουν στο σύνολο A , το οποίο η διαδικασία MRV δεν μεταβάλλει με κανένα τρόπο.

6.2.2 Διάταξη μονοπατιών του ΕΓΔ και επιλογή ρίζας

Σύμφωνα με τον αλγόριθμο TVO_VR, μετά την κατασκευή του ΕΓΔ μέσω του αλγορίθμου του Kruskal, επιλέγουμε τυχαία έναν κόμβο του ΕΓΔ για ρίζα του δέντρου και εξάγουμε την inorder διάταξή του. Διαπιστώθηκε ότι η επιλογή του κόμβου που θα γίνει ρίζα του ΕΓΔ επηρεάζει σημαντικά το μέγεθος της ακολουθίας διανυσμάτων που θα παραχθεί και επομένως

την καταναλισκόμενη ενέργεια κατά τη διάρκεια του ελέγχου ορθής λειτουργίας. Επιπροσθέτως, καθώς το ΕΓΔ δε συνοδεύεται από πληροφορία που αφορά τη σχετική θέση των παιδιών ενός κόμβου, είναι δυνατόν να χρησιμοποιήσουμε οποιαδήποτε μετάθεση των παιδιών και να έχουμε μια νέα έκδοση του ΕΓΔ. Επίσης η επιλογή μιας νέας ρίζας για το ΕΓΔ μπορεί να αντιστρέψει τη σχέση κάποιων κόμβων του δέντρου, δηλαδή ένας κόμβος α γίνεται παιδί ενός κόμβου β που με την προηγούμενη επιλογή της ρίζας ήταν πατέρας του β . Είναι προφανές ότι υπάρχει ένας εκθετικός αριθμός από διαφορετικά δέντρα, γεγονός που καθιστά υπολογιστικά ανέφικτο τον έλεγχο κάθε δέντρου ώστε να επιλεγεί εκείνο που ελαχιστοποιεί το μέγεθος της ακολουθίας διανυσμάτων. Για να αντιμετωπιστεί το συγκεκριμένο πρόβλημα χρησιμοποιήθηκε μια απλή διεργασία που ονομάζεται Αναδιάταξη Μονοπατιών – AM (Path Ordering - PO). Μετά την τυχαία επιλογή της ρίζας του ΕΓΔ κατασκευάζουμε ένα νέο δέντρο, το οποίο συνεχίζει να είναι ΕΓΔ, αναδιατάσσοντας τα παιδιά του κάθε κόμβου με τέτοιο τρόπο ώστε τα μακρύτερα μονοπάτια από τη ρίζα προς φύλλο να βρίσκονται στο αριστερό μέρος του δέντρου. Η ιδέα πίσω από αυτή τη διεργασία είναι ότι μονοπάτια με μικρές διαφορές στο μήκος τους θα έχουν κατά πάσα πιθανότητα μεγάλου εύρους κοινά τμήματα με αποτέλεσμα η οπισθοδρόμηση που γίνεται στον αλγόριθμο TVO_VR να είναι μικρότερη και έτσι να επαναλαμβάνεται μικρός αριθμός διανυσμάτων.

Η διαδικασία που υλοποιεί την αναδιάταξη των μονοπατιών διατρέπει το αρχικό ΕΓΔ και αποθηκεύει όλα τα μονοπάτια του από τη ρίζα προς τα φύλλα. Στη συνέχεια τα μονοπάτια διατάσσονται με βάση το μήκος τους και το μακρύτερο αποτελεί το πρώτο τμήμα της νέας έκδοσης του ΕΓΔ, έστω T' . Σε κάθε επόμενο βήμα επιλέγεται το μακρύτερο από τα εναπομείναντα μονοπάτια και προστίθεται στο T' με τον ακόλουθο τρόπο: αν συμβολίσουμε το επιλεγμένο μονοπάτι ως $\langle v_i, \dots, v_j, v_k, \dots, v_m \rangle$, όπου το τμήμα $\langle v_i, \dots, v_j \rangle$ εμφανίζεται ήδη μέσα στο δέντρο T' , τότε προσαρτούμε το τμήμα $\langle v_k, \dots, v_m \rangle$ στο δέντρο T' κάνοντας τον κόμβο v_k το δεξιότερο παιδί του κόμβου v_j που βρίσκεται ήδη στο T' . Ο τρόπος κατασκευής του T' επιτρέπει την ύπαρξη ενός μονοπατιού ανάμεσα σε δύο μονοπάτια μεγαλύτερου μήκους, καθώς δεν επιτρέπεται η αλλαγή των συνδέσεων του αρχικού δέντρου αλλά μόνο η αλλαγή των σχετικών τους θέσεων. Το Σχήμα 6-6 περιέχει σε ψευδογλώσσα τη διαδικασία αναδιάταξης μονοπατιών.

Αλγόριθμος 6-2. Αναδιάταξη μονοπατιών

Είσοδος: ΕΓΔ

Έξοδος: ΕΓΔ με αναδιαταγμένους κόμβους

1. Αποθήκευση μονοπατιών από ρίζα προς τα φύλλα του ΕΓΔ
2. Διάταξη των μονοπατιών από το μεγαλύτερο προς το μικρότερο
3. Αρχικοποίηση του δέντρου T' με το μεγαλύτερο μονοπάτι
4. Το επόμενο μεγαλύτερο μονοπάτι είναι το $\langle v_i, \dots, v_j, v_k, \dots, v_m \rangle$
5. Αν το τμήμα $\langle v_i, \dots, v_j \rangle$ του μονοπατιού ήδη υπάρχει στο T' τότε κάνε τον κόμβο v_k , δεξιότερο παιδί του v_j
6. Αν δεν έχουν χρησιμοποιηθεί όλα τα μονοπάτια πήγαινε στο 4

Σχήμα 6-6. Αλγόριθμος της μεθόδου αναδιάταξης μονοπατιών

Μελετήσαμε την αποδοτικότητα της αναδιάταξης μονοπατιών μέσω μιας σειράς πειραμάτων για κάθε κύκλωμα αναφοράς. Συγκεκριμένα κατασκευάσαμε το γράφο TG με βάση τη μετρική

HAM και εκτελέσαμε τον αλγόριθμο TVO_VR n φορές, όπου n είναι το μέγεθος του αρχικού συνόλου δοκιμής. Σε κάθε εκτέλεση του αλγορίθμου TVO_VR επιλέγεται ένας διαφορετικός κόμβος του ΕΓΔ ως ρίζα με αποτέλεσμα να παράγεται μια διαφορετική ακολουθία S . Με την ολοκλήρωση των n πειραμάτων υπολογίστηκε το μέσο μέγεθος μ των n ακολουθιών και σημειώθηκαν τα μεγέθη της μεγαλύτερης και της μικρότερης ακολουθίας. Στη συνέχεια επαναλάβαμε τον ίδιο αριθμό πειραμάτων εφαρμόζοντας σε κάθε ΕΓΔ διαφορετικής ρίζας την αναδιάταξη μονοπατιών. Η νέα έκδοση του ΕΓΔ που προέκυπτε κάθε φορά τροφοδοτούνταν στον αλγόριθμο TVO_VR για την παραγωγή των ακολουθιών διανυσμάτων. Ο Πίνακας 6-4 περιέχει το μέσο μέγεθος των παραγόμενων ακολουθιών και τα μεγέθη της μικρότερης και μεγαλύτερης ακολουθίας πριν και μετά την εφαρμογή της αναδιάταξης μονοπατιών. Μπορούμε να παρατηρήσουμε ότι, όταν εφαρμόζεται η αναδιάταξη μονοπατιών η χειρότερη λύση από πλευράς μεγέθους παραγόμενης ακολουθίας είναι στις μισές περιπτώσεις ίδια ή καλύτερη από την καλύτερη λύση που επιτυγχάνεται χωρίς την εφαρμογή της αναδιάταξης μονοπατιών, ενώ στις υπόλοιπες περιπτώσεις είναι χειρότερη κατά 1 διάνυσμα. Επίσης ο μέσος όρος του μεγέθους είναι στη μέση μεταξύ της καλύτερης και της χειρότερης λύσης και έτσι μπορούμε να συμπεράνουμε ότι η επιλογή μιας τυχαίας ρίζας για το ΕΓΔ και εφαρμογή αναδιάταξης μονοπατιών μπορεί να οδηγήσει σε μια καλή λύση από πλευράς μεγέθους της παραγόμενης ακολουθίας.

Πίνακας 6-4. Επίδραση της αναδιάταξης διανυσμάτων στο μέγεθος της ακολουθίας

Κύκλωμα	TVO_VR			PO και TVO_VR		
	Καλύτερο	Χειρότερο	μ	Καλύτερο	Χειρότερο	μ
c432	89	100	96,1	80	90	84,9
c499	101	108	103,9	97	102	99,6
c880	83	95	89,7	77	84	80,5
c1355	150	163	157,7	136	147	141,7
c1908	217	225	222,9	204	216	209,7
c2670	171	181	177,2	163	171	166,8
c3540	398	408	404,6	378	393	384,1
c5315	215	225	222,2	210	216	212,8
c6288	45	51	48,9	38	43	40,6
c7552	304	319	314,9	290	305	298,1

Όπως έχει ήδη αναφερθεί, η αναδιάταξη μονοπατιών βασίζεται στο γεγονός ότι μονοπάτια με μικρές διαφορές στο μήκος τους είναι πιθανόν να έχουν μεγάλα κοινά κομμάτια και άρα ο αριθμός οπισθοδρομήσεων που θα κάνει ο αλγόριθμος TVO_VR θα είναι σχετικά μικρός και άρα θα επαναληφθούν λιγότερα διανύσματα. Επομένως η αναδιάταξη μονοπατιών επωφελείται από τη χρήση εκείνου του δέντρου που έχει το μακρύτερο μονοπάτι από τη ρίζα προς κάποιο φύλλο. Αν, λοιπόν, αναζητείται μια πιο αποδοτική λύση τότε πρέπει να βρούμε το δέντρο που έχει το μακρύτερο μονοπάτι από τη ρίζα προς κάποιο φύλλο και να δημιουργήσουμε δύο δέντρα με ρίζες τα δύο άκρα του μονοπατιού όπου θα εφαρμοστεί η αναδιάταξη μονοπατιών. Τα δυο αυτά δέντρα τροφοδοτούνται στον αλγόριθμο TVO_VR και αποδεχόμαστε εκείνο το δέντρο που δίνει τη μικρότερη σε μέγεθος ακολουθία διανυσμάτων. Ένας τρόπος εύρεσης του

μακρύτερου μονοπατιού ενός γράφου είναι η χρήση του αλγορίθμου Bellman Ford [Cormen 90] στα φύλλα του αρχικού ΕΓΔ. Η παραπάνω διαδικασία επιλογής της ρίζας του δέντρου μαζί με την αναδιάταξη μονοπατιών ονομάζεται Καλύτερη Αναδιάταξη Μονοπατιών – ΚΑΜ (Best Path Ordering – BPO).

Σχήμα 6-7. Δέντρα Παραδείγματος 6-4

Παράδειγμα 6-4. θεωρήστε το ΕΓΔ του Σχήματος 6-7.α, όπου a είναι η ρίζα. Το μακρύτερο μονοπάτι του δέντρου είναι αυτό από τον κόμβο β στον κόμβο ζ . Για τους σκοπούς του παραδείγματος επιλέγουμε τυχαία τον κόμβο ζ ως ρίζα του ΕΓΔ και το δέντρο που προκύπτει φαίνεται στο Σχήμα 6-7.β. Το μακρύτερο μονοπάτι αυτού του δέντρου είναι αυτό από τον κόμβο ζ στο φύλλο β και άρα αυτό το μονοπάτι αποτελεί την αρχική μορφή του νέου δέντρου (Σχήμα 6-7.γ). Το επόμενο μακρύτερο μονοπάτι του δέντρου του Σχήματος 6-7.β είναι από τη ρίζα ζ στο φύλλο γ . Το τμήμα από τη ρίζα ζ μέχρι τον κόμβο δ υπάρχει ήδη στο δέντρο του Σχήματος 6-7.γ και κάνοντας τον κόμβο ε δεξιότερο παιδί του κόμβου δ προσθέτουμε το τμήμα ε ως γ στο δέντρο, δημιουργώντας το δέντρο του Σχήματος 6-7.δ. Εφαρμόζοντας την ίδια διαδικασία για τα υπόλοιπα μονοπάτια του δέντρου του Σχήματος 6-7.β καταλήγουμε στο ΕΓΔ του Σχήματος 6-7.ε. ■

Ποσοστά μείωσης που επιτυγχάνει η τεχνική ΚΑΜ ως προς το μέγεθος ακολουθίας, την καταναλισκόμενη ενέργεια (E) και την μέση κατανάλωση ισχύος (P) παρατίθενται στον Πίνακα 6-5 για τις τρεις μετρικές κατασκευής του γράφου. Η σύγκριση γίνεται με τις αντίστοιχες περιπτώσεις όπου έχει εφαρμοστεί μόνο ο αλγόριθμος TVO_VR χωρίς την χρήση της

διαδικασίας MRV και οι οποίες περιέχονται στους Πίνακες 6-1 ως 6-3. Τα πειραματικά αποτελέσματα δείχνουν ότι η ΚΑΜ επιτυγχάνει σημαντική μείωση στο μέγεθος της ακολουθίας. Επίσης, επειδή η μέση κατανάλωση ισχύος επηρεάζεται πολύ λίγο, η μείωση στην καταναλισκόμενη ενέργεια καθορίζεται εξολοκλήρου από τη μείωση του πλήθους των διανυσμάτων της παραγόμενης ακολουθίας και μπορεί να φτάσει μέχρι το 22,9%.

Πίνακας 6-5. Ποσοστά μείωσης ακολουθίας, ενέργειας και μέσης ισχύος μέσω της διαδικασίας BPO

Κύκλωμα	HAM			IAF			TRANS		
	Μέγεθος ακολουθίας	E	P	Μέγεθος ακολουθίας	E	P	Μέγεθος ακολουθίας	E	P
c432	19,2%	19,4%	0,2%	18,2%	20,0%	2,2%	15,1%	16,2%	1,3%
c499	4,0%	3,5%	-0,5%	16,4%	16,5%	0,2%	15,7%	15,0%	-0,9%
c880	13,5%	13,9%	0,4%	7,0%	8,9%	2,0%	18,1%	17,7%	-0,5%
c1355	16,0%	17,0%	1,2%	18,8%	21,5%	3,3%	15,7%	17,9%	2,6%
c1908	8,5%	7,7%	-0,9%	11,1%	9,2%	-2,1%	11,4%	10,6%	-0,9%
c2670	9,4%	8,8%	-0,7%	10,3%	10,2%	-1,2%	7,3%	5,5%	-1,9%
c3540	6,4%	5,4%	-1,1%	6,4%	5,8%	-0,7%	8,8%	8,0%	-0,9%
c5315	6,7%	6,9%	0,2%	11,2%	11,1%	0,0%	9,5%	9,4%	-0,1%
c6288	20,8%	18,3%	-3,1%	20,0%	22,9%	3,7%	18,4%	18,9%	0,7%
c7552	8,8%	6,8%	-2,2%	8,5%	8,3%	-0,2%	6,4%	6,1%	-0,3%

Έχοντας παρουσιάσει την διαδικασία MRV για την μετατροπή των επαναλαμβανόμενων διανυσμάτων και τον τρόπο δημιουργίας του κατάλληλου ΕΓΔ μέσω της διαδικασίας BPO, μπορούμε να εξετάσουμε τη συνδυασμένη χρήση των δύο αυτών μεθόδων και να συγκρίνουμε την αποδοτικότητά τους σε σχέση με τον αλγόριθμο TVO_VR. Για κάθε κύκλωμα εφαρμόσαμε τη διαδικασία BPO για να δημιουργήσουμε το κατάλληλο ΕΓΔ το οποίο τροφοδοτήθηκε στον αλγόριθμο TVO_VR. Στη συνέχεια εφαρμόσαμε τη διαδικασία MRV πάνω στην παραγόμενη ακολουθία διανυσμάτων και καταγράψαμε τα πειραματικά δεδομένα. Η παράμετρος *κατώφλι* έλαβε τιμή ίση με το μέσο όρο των βαρών των ακμών του ΕΓΔ, όπως και στις μετρήσεις της Ενότητας 6.2.1. Η ίδια διαδικασία πραγματοποιήθηκε και για τις τρεις μετρικές που χρησιμοποιούνται για την κατασκευή του γράφου *TG*. Ο Πίνακας 6-6 περιέχει τα ποσοστά μείωσης στα τρία υπό εξέταση μεγέθη που επιτυγχάνει ο συνδυασμός των δύο μεθόδων. Οι μειώσεις στο μέγεθος της ακολουθίας, στην καταναλισκόμενη ενέργεια και στη μέση κατανάλωση ισχύος μπορούν να φτάσουν μέχρι και 20,8%, 34,4% και 22,7% αντίστοιχα.

Πίνακας 6-6. Ποσοστά μείωσης ακολουθίας, ενέργειας και μέσης ισχύος μέσω των BPO και MRV

Κύκλωμα	HAM			IAF			TRANS		
	Μέγεθος ακολουθίας	E	P	Μέγεθος ακολουθίας	E	P	Μέγεθος ακολουθίας	E	P
c432	19,2%	34,4%	17,3%	18,2%	34,1%	19,5%	15,1%	24,6%	11,3%
c499	4,0%	12,4%	8,7%	16,4%	20,9%	5,4%	15,7%	11,4%	-5,2%
c880	13,5%	27,9%	16,7%	7,0%	27,0%	21,5%	18,1%	29,5%	13,9%
c1355	16,0%	22,1%	7,2%	18,8%	24,7%	7,3%	15,7%	18,1%	2,9%
c1908	8,5%	20,9%	13,5%	11,1%	22,2%	12,5%	11,4%	17,0%	6,3%
c2670	9,4%	28,3%	20,8%	10,3%	30,1%	21,2%	7,3%	21,3%	15,1%
c3540	6,4%	22,2%	16,9%	6,4%	22,1%	16,7%	8,8%	21,7%	14,1%
c5315	6,7%	27,9%	22,7%	11,2%	30,2%	21,4%	9,5%	27,1%	19,5%
c6288	20,8%	26,3%	6,9%	20,0%	29,6%	12,0%	18,4%	24,9%	8,0%
c7552	8,8%	25,8%	18,6%	8,5%	27,7%	21,0%	6,4%	24,0%	18,8%

6.2.3 Επιλογή τιμής για την παράμετρο κατώφλι

Ο αλγόριθμος TVO_VR ελέγχει τη μορφή των ακολουθιών που παράγονται μέσω της παραμέτρου *κατώφλι*, η οποία χρησιμοποιείται για να ληφθεί η απόφαση αν το διάνυσμα *επόμενο* που συνδέεται με το διάνυσμα *τρέχον* με μια ακμή που δεν ανήκει στο ΕΓΔ θα συμπεριληφθεί στην ακολουθία αμέσως μετά το διάνυσμα *τρέχον* ή όχι. Στο [Dabholkar 98] η παράμετρος αυτή τίθεται ίση με τη μέση τιμή των βαρών των ακμών του ΕΓΔ, αλλά είναι δυνατό να χρησιμοποιήσουμε διαφορετικές τιμές για να επιτύχουμε διαφορετικούς στόχους για τα χαρακτηριστικά που πρέπει να πληροί η παραγόμενη ακολουθία διανυσμάτων. Αν θέσουμε την παράμετρο αυτή σε τιμή μικρότερη από τη μέση τιμή των βαρών των ακμών του ΕΓΔ τότε ο αλγόριθμος TVO_VR θα εισάγει περισσότερα διανύσματα στην ακολουθία που θα έχει ως αποτέλεσμα την αύξηση της καταναλισκόμενης ενέργειας. Αυτό οφείλεται στο γεγονός ότι οι ακμές του γράφου *TG* που έχουν βάρος μικρότερο από το *κατώφλι* είναι λιγότερες και έτσι ο αλγόριθμος αναγκάζεται να κάνει περισσότερες οπισθοδρομήσεις χρησιμοποιώντας τις ακμές του ΕΓΔ. Ωστόσο, αν λάβουμε υπόψη ότι οι ακμές που εισάγονται ανήκουν στο ΕΓΔ και επομένως έχουν σχετικά μικρό βάρος, τότε καταλήγουμε στο γεγονός ότι παράγεται μια ακολουθία μειωμένης μέσης κατανάλωσης ισχύος. Αντίθετα, αν η παράμετρος *κατώφλι* λάβει τιμή μεγαλύτερη από τη μέση τιμή των βαρών των ακμών του ΕΓΔ τότε περισσότερες ακμές του γράφου *TG* έχουν βάρος μικρότερο από το *κατώφλι* και έτσι ο αριθμός των οπισθοδρομήσεων που θα κάνει ο αλγόριθμος TVO_VR είναι μικρότερος. Έτσι παράγονται ακολουθίες με λιγότερα διανύσματα και άρα μικρότερη καταναλισκόμενη ενέργεια με κόστος όμως την αυξημένη μέση κατανάλωση ισχύος καθώς οι ακμές οι οποίες εισάγονται στη διαδρομή *Tour* αντιστοιχούν σε ακμές του γράφου που έχουν μεγαλύτερο βάρος από το μέσο βάρος των ακμών του ΕΓΔ.

Με βάση αυτές τις παρατηρήσεις μελετήσαμε την επίδραση διαφόρων τιμών της παραμέτρου *κατώφλι* πάνω στο μέγεθος της ακολουθίας, στην καταναλισκόμενη ενέργεια και στη μέση κατανάλωση ισχύος. Στα πειράματά μας κατασκευάσαμε το γράφο *TG* χρησιμοποιώντας τη μετρική HAM και για κάθε κύκλωμα αναφοράς εκτελέσαμε τον αλγόριθμο TVO_VR για διαφορετικές τιμές της παραμέτρου *κατώφλι*. Τα αποτελέσματα που προέκυψαν παρουσιάζουν την ίδια συμπεριφορά και για αυτό το λόγο το Σχήμα 6-8 αφορά μόνο το κύκλωμα αναφοράς c5315. Ο οριζόντιος άξονας αφορά τις τιμές της παραμέτρου *κατώφλι* ενώ ο κάθετος άξονας αφορά κανονικοποιημένες τιμές για το μέγεθος της ακολουθίας, την καταναλισκόμενη ενέργεια και τη μέση κατανάλωση ισχύος. Η κανονικοποίηση των τιμών γίνεται ως προς τη δεξιότερη τιμή της παραμέτρου *κατώφλι* που αντιστοιχεί στην περίπτωση που ο αλγόριθμος TVO_VR δεν επαναλαμβάνει κανένα διάνυσμα και έτσι η σειρά των διανυσμάτων της ακολουθίας είναι η *inorder* διάταξη του ΕΓΔ. Στο Σχήμα 6-8 υπάρχουν επίσης δύο κάθετες διακεκομμένες γραμμές, οι οποίες αφορούν δύο περιπτώσεις τιμών για την παράμετρο *κατώφλι*: η παράμετρος *κατώφλι* στην αριστερή γραμμή λαμβάνει τιμή ίση με τη

μέση τιμή των βαρών των ακμών του ΕΓΔ ενώ στη δεξιά γραμμή λαμβάνει τη μέση τιμή των βαρών όλων των ακμών του γράφου *TG*.

Σχήμα 6-8. Η επίδραση της παραμέτρου κατώφλι στο κύκλωμα αναφοράς c5315

Το Σχήμα 6-8 δείχνει ότι, στη γενική περίπτωση, όταν η παράμετρος είναι μικρότερη από τη μέση τιμή των βαρών των ακμών του ΕΓΔ (αριστερή διακεκομμένη γραμμή) τότε παράγονται ακολουθίες με ελάχιστα μεγαλύτερο μέγεθος και ελάχιστη αύξηση στην καταναλισκόμενη ενέργεια με μικρή μείωση στη μέση κατανάλωση ισχύος. Αυξάνοντας την τιμή της παραμέτρου οδηγεί στην παραγωγή ακολουθιών με λιγότερα διανύσματα και κατανάλωση ενέργειας αλλά με μεγαλύτερη μέση κατανάλωση ισχύος. Παρατηρούμε όμως ότι στην περιοχή τιμών της παραμέτρου ανάμεσα από τις δυο κάθετες γραμμές η μέση κατανάλωση αυξάνεται λίγο ενώ ταυτόχρονα παρουσιάζεται μια δραστική μείωση στον αριθμό διανυσμάτων και στην καταναλισκόμενη ενέργεια. Επομένως συμπεραίνουμε ότι μια καλή επιλογή για την τιμή της παραμέτρου κατώφλι μπορεί να γίνει μέσα από το εύρος τιμών που βρίσκεται ανάμεσα στις δυο κάθετες γραμμές. Το διάγραμμα του Σχήματος 6-8 περιέχει πειραματικά αποτελέσματα και για τις περιπτώσεις που χρησιμοποιούνται ταυτόχρονα με τον αλγόριθμο TVO_VR οι διαδικασίες MRV και BPO. Όπως αναμενόταν τα κέρδη σε καταναλισκόμενη ενέργεια και μέση κατανάλωση ισχύος όταν χρησιμοποιείται η διαδικασία MRV είναι μεγαλύτερα για μικρές τιμές της παραμέτρου και ελαττώνονται όσο αυξάνει η τιμή της. Αυτό συμβαίνει γιατί το μέγεθος της ακολουθίας μειώνεται και έτσι δεν υπάρχουν πολλά διανύσματα που μπορούν να τροποποιηθούν. Στην περίπτωση της διαδικασίας BPO, ανεξαρτήτως της τιμής της παραμέτρου, οι ακολουθίες που προκύπτουν έχουν μικρότερο μέγεθος, προκαλούν μικρότερη κατανάλωση ενέργειας ενώ διατηρούν στα ίδια περίπου επίπεδα τη μέση κατανάλωση ισχύος.

6.3 Μείωση μέγιστης κατανάλωσης ισχύος

6.3.1 Ανάλυση του προβλήματος μείωσης της μέγιστης κατανάλωσης ισχύος

Ο αλγόριθμος TVO_VR δεν μπορεί να χρησιμοποιηθεί μόνο στη μείωση της μέσης κατανάλωσης ισχύος αλλά μπορεί να αποτελέσει το μέσο για τη μείωση της μέγιστης κατανάλωσης ισχύος όπως έχει παρουσιαστεί στο [Dabholkar 94]. Έστω ότι έχουμε κατασκευάσει ένα γράφο χρησιμοποιώντας κάποια από τις μετρικές HAM, IAF, TRANS. Η χρήση του αλγορίθμου του Kruskal για την κατασκευή του ΕΓΔ του γράφου έχει ως αποτέλεσμα το βάρος της ακμής του ΕΓΔ με το μέγιστο βάρος να είναι το μικρότερο ανάμεσα σε όλα τα βάρη των αντίστοιχων ακμών όλων των δυνατών ΕΓΔ [Cormen 90]. Όπως φαίνεται στο Σχήμα 6-1, ο αλγόριθμος TVO_VR εισάγει ακμές στη διαδρομή *Tour* όταν ανήκουν στο ΕΓΔ ή αν το βάρος της ακμής του γράφου *TG* που ενώνει τους κόμβους *τρέχων* και *επόμενος* έχει βάρος μικρότερο από κάποιο όριο. Το όριο αυτό εκφράζεται από την παράμετρο *κατώφλι* και είναι ίσο με τη μέση τιμή των βαρών των ακμών του ΕΓΔ όταν στόχος είναι η μείωση της μέσης κατανάλωσης ισχύος [Dabholkar 98] ή είναι ίσο με τη μέγιστου βάρους ακμή του ΕΓΔ όταν στόχος είναι η μείωση της μέγιστης κατανάλωσης ισχύος [Dabholkar 94]. Και στις δύο περιπτώσεις τα βάρη των ακμών που εισάγονται στη διαδρομή *Tour* δεν ξεπερνάνε σε βάρος την ακμή μέγιστου βάρους του ΕΓΔ. Έχει αποδειχτεί στο [Dabholkar 94] ότι η χρήση του αλγορίθμου του Kruskal σε συνδυασμό με τον αλγόριθμο TVO_VR παρέχει τη μέγιστη μείωση στη μέγιστη κατανάλωση ισχύος κάτω από τους περιορισμούς ότι το πλήθος των διανυσμάτων της ακολουθίας δεν είναι διπλάσιο του πλήθους των διανυσμάτων του συνόλου δοκιμής και ότι τα διανύσματα της ακολουθίας λαμβάνονται μόνο από το αρχικό σύνολο δοκιμής.

Με βάση την έξοδο του αλγορίθμου TVO_VR μια προσέγγιση για τη μείωση της μέγιστης κατανάλωσης ισχύος είναι η εισαγωγή νέων διανυσμάτων στα σημεία όπου παρουσιάζεται αυτή. Τα διανύσματα αυτά δεν είναι απαραίτητο να ανήκουν στο αρχικό σύνολο δοκιμής. Όμως μια τέτοια προσέγγιση αποδείχτηκε ότι είναι NP-hard ακόμη και για ένα ζεύγος διανυσμάτων [Dabholkar 94]. Μια μέθοδος που προτάθηκε για το συγκεκριμένο πρόβλημα στα [Macii 98] [Macii 99] προσπαθεί να εισάγει έναν αριθμό από διανύσματα ανάμεσα στα δυο διανύσματα (*i*, *j*) που παραβιάζουν την επιθυμητή τιμή για τη μέγιστη κατανάλωση ισχύος. Συγκεκριμένα τα *k* διανύσματα δοκιμής που εισάγονται ανάμεσα στα *i* και *j* κατασκευάζονται με τέτοιο τρόπο ώστε η απόσταση Hamming των δύο αυτών διανυσμάτων να μοιράζεται ομοιόμορφα μεταξύ των *k*+1 ζευγών διανυσμάτων που δημιουργούνται. Καθώς η δημιουργία των *k* διανυσμάτων βασίζεται στην απόσταση Hamming είναι δυνατό η εισαγωγή των διανυσμάτων να αυξήσει την κατανάλωση ενέργειας όπως φάνηκε στο παράδειγμα 6-3 και ενδεχομένως τη μέγιστη κατανάλωση ισχύος.

Οι μέθοδοι που προτάθηκαν για την μείωση της μέσης κατανάλωσης ισχύος δεν μπορούν να χρησιμοποιηθούν για τη μείωση της μέγιστης κατανάλωσης ισχύος. Συγκεκριμένα η διαδικασία BPO δεν έχει καμία επίδραση στη μέγιστη κατανάλωση ισχύος καθώς οι μόνες ενέργειες που εκτελεί είναι η αναδιάταξη των παιδιών των κόμβων του ΕΓΔ και η επιλογή της κατάλληλης

ρίζας χωρίς να αλλάζει τις συνδέσεις των κόμβων. Έτσι η νέα έκδοση του ΕΓΔ έχει την ίδια τιμή βάρους στη μέγιστου βάρους ακμή, η οποία καθορίζει τη μέγιστη κατανάλωση ισχύος που θα παρουσιαστεί στο υπό δοκιμή κύκλωμα. Από την άλλη μεριά η χρήση της διαδικασίας MRV δεν εξασφαλίζει τη μείωση της στιγμιαίας κατανάλωσης ισχύος που προκαλείται από ένα ζεύγος διανυσμάτων. Αυτό οφείλεται στο γεγονός ότι η μέγιστη κατανάλωση ισχύος προκαλείται από ένα ζεύγος διανυσμάτων του οποίου τα μέλη ανήκουν στο σύνολο A και άρα δεν μπορούν να αλλάξουν. Επίσης η εκτίμηση του αριθμού των αλλαγών κατάστασης που παρουσιάζονται στο κύκλωμα με χρήση της απόστασης Hamming μπορεί να είναι λανθασμένη με αποτέλεσμα να οδηγηθούμε στο φαινόμενο η μείωση της απόστασης Hamming δύο διανυσμάτων να οδηγεί σε αύξηση των αλλαγών κατάστασης στο κύκλωμα.

Στην προτεινόμενη μεθοδολογία αντί να αναζητούμε το κατάλληλο διάνυσμα που θα εισαχθεί ανάμεσα σε δυο διανύσματα που παραβιάζουν την επιθυμητή τιμή της μέγιστης κατανάλωσης ισχύος χρησιμοποιούμε μια διαφορετική προσέγγιση. Χρησιμοποιούμε ως βάση την ακολουθία που παράγεται από τον αλγόριθμο TVO_VR και προχωρούμε σε αλλαγή της μέσω μετατροπής, αντιγραφής ή διαγραφής των διανυσμάτων που ευθύνονται για τη μέγιστη κατανάλωση ισχύος. Ο αλγόριθμος TVO_VR μπορεί να χρησιμοποιήσει ως είσοδο είτε το ΕΓΔ που παράχθηκε από τον αλγόριθμο Kruskal είτε το ΕΓΔ στο οποίο εφαρμόστηκε η διαδικασία BPO. Η έξοδος του αλγορίθμου και στις δύο περιπτώσεις συνοδεύεται από πληροφορία για το που ανήκει κάθε διάνυσμά της και τροφοδοτείται στην προτεινόμενη διαδικασία μείωσης της μέγιστης κατανάλωσης ισχύος.

6.3.2 Αλγόριθμος μείωσης της μέγιστης κατανάλωσης ισχύος

Ο στόχος του προτεινόμενου αλγορίθμου είναι η παραγωγή μιας ακολουθίας διανυσμάτων δοκιμής η οποία προκαλεί μέγιστη κατανάλωση ισχύος στο κύκλωμα όχι μεγαλύτερη από ένα κατώφλι που παρέχεται από το χρήστη – $UDThr$. Ωστόσο δεν είναι πάντα δυνατό να μειώσουμε τη μέγιστη κατανάλωση ισχύος κάτω από αυτό το όριο με αποτέλεσμα ο αλγόριθμος να μειώνει σταδιακά τη μέγιστη κατανάλωση ισχύος είτε μέχρι να ικανοποιηθεί το κατώφλι ή μέχρι να μην επιτυγχάνεται περαιτέρω μείωση. Στην πρώτη περίπτωση είναι δυνατό να επιτευχθεί ακόμα καλύτερη τιμή στη μέγιστη κατανάλωση ισχύος ενώ στη δεύτερη περίπτωση φτάνουμε στην καλύτερη λύση που μπορούμε να επιτύχουμε.

Πριν παρουσιαστεί η προτεινόμενη μέθοδος ορίζουμε τους παρακάτω τελεστές:

- α) *μετατροπή διανύσματος* – $MΔ$ (*modify vector* – MV), που αποσκοπεί στη μετατροπή ενός διανύσματος ώστε να μειώνεται η στιγμιαία κατανάλωση ισχύος των ζευγών διανυσμάτων στα οποία συμμετέχει το διάνυσμα που μετατρέπεται. Όταν η ενέργεια αυτή είναι επιτυχής τότε ο τελεστής επιστρέφει *αληθές*.
- β) *αντιγραφή διανύσματος* – $ΑΔ$ (*copy vector* – CV). Δεδομένου ενός διανύσματος του ζεύγους που ευθύνεται για τη μέγιστη κατανάλωση ισχύος, ο τελεστής αυτός είτε βρίσκει ένα αντίγραφο του μέσα στην ακολουθία ή το αντιγράφει σε κάποιο σημείο της ακολουθίας. Όταν ένα διάνυσμα αντιγράφεται τότε ο τελεστής κάνει τις απαραίτητες ενέργειες ώστε η

στιγμιαία κατανάλωση ισχύος στη θέση αντιγραφής να μην είναι μεγαλύτερη από τη μέγιστη κατανάλωση ισχύος. Σε περίπτωση εύρεσης αντιγράφου ή επιτυχούς αντιγραφής του διανύσματος ο τελεστής επιστρέφει *αληθές*.

- γ) *διαγραφή διανύσματος* – *ΔΔ (remove vector - RV)*. Ο τελεστής αναλαμβάνει τη διαγραφή ενός διανύσματος ή ενός ζεύγους διανυσμάτων που ευθύνονται για τη μέγιστη κατανάλωση ισχύος. Η διαγραφή αυτή δημιουργεί ένα νέο ζεύγος διανυσμάτων από τα διανύσματα που γειτονεύουν με το διάνυσμα ή τα διανύσματα που διαγράφηκαν και έτσι ο τελεστής πρέπει να ελέγξει αν η στιγμιαία κατανάλωση ισχύος αυτού του ζεύγους δεν παραβιάζει τη μέγιστη κατανάλωση ισχύος της ακολουθίας. Σε αντίθετη περίπτωση ο τελεστής προσπαθεί μέσω της μετατροπής διανυσμάτων να μειώσει τη συγκεκριμένη τιμή της στιγμιαίας κατανάλωσης ισχύος και όταν το καταφέρει τότε επιστρέφει *αληθές*.

Μια λεπτομερής περιγραφή των τριών αυτών τελεστών γίνεται σε επόμενες υποενότητες. Ο προτεινόμενος αλγόριθμος μείωσης της μέγιστης κατανάλωσης ισχύος (Peak Power Reduction algorithm – PPR) λαμβάνει ως είσοδο την ακολουθία διανυσμάτων που παράγονται από τον αλγόριθμο TVO_VR και σε κάθε επανάληψη εντοπίζει το ζεύγος διανυσμάτων του οποίου η στιγμιαία κατανάλωση ισχύος (instantaneous power dissipation – IPD) είναι ίση με τη μέγιστη κατανάλωση ισχύος (peak power dissipation – PPD) στο κύκλωμα. Στη συνέχεια προσπαθεί να μειώσει τη στιγμιαία κατανάλωση ισχύος του ζεύγους εφαρμόζοντας έναν από τους παραπάνω τελεστές ή ένα συνδυασμό τους. Το Σχήμα 6-9 περιέχει μια σύντομη περιγραφή του αλγορίθμου σε ψευδογλώσσα. Έστω ότι το ζεύγος (i, j) είναι αυτό που προκαλεί την εμφάνιση της μέγιστης κατανάλωσης ισχύος στο κύκλωμα υπό δοκιμή. Ο αλγόριθμος μελετά τις παρακάτω 4 διαφορετικές περιπτώσεις με βάση το σύνολο στο οποίο ανήκουν τα δύο διανύσματα του ζεύγους.

- 1) Η πρώτη περίπτωση αφορά την εμφάνιση ενός από τα διανύσματα του ζεύγους πριν ή μετά από το υπό εξέταση ζεύγος διανυσμάτων, δηλαδή στην ακολουθία διανυσμάτων εμφανίζεται είτε η τριάδα (j, i, j) ή η τριάδα (i, j, i) . Καθώς χρησιμοποιείται το μοντέλο μηδενικής καθυστέρησης διάδοσης, τα δύο ζεύγη της τριάδας παρουσιάζουν την ίδια στιγμιαία κατανάλωση ισχύος, η οποία είναι ίση με τη μέγιστη κατανάλωση ισχύος. Σε αυτή την περίπτωση η διαγραφή μέσω του τελεστή *ΔΔ* είτε των δύο πρώτων είτε των δύο τελευταίων διανυσμάτων της τριάδας επιτυγχάνει τη μείωση της μέγιστης κατανάλωσης ισχύος με την προϋπόθεση ότι το μεσαίο διάνυσμα θα αντιγραφεί σε κάποιο άλλο σημείο της ακολουθίας διανυσμάτων. Αν όμως αποτύχουμε να βρούμε ένα σημείο να αντιγράψουμε το διάνυσμα αυτό μέσω του τελεστή *ΔΔ* τότε μελετάμε μόνο το ζεύγος (i, j) σαν να ανήκει σε κάποια από τις υπόλοιπες περιπτώσεις.
- 2) Στη δεύτερη περίπτωση αντιμετωπίζονται ζεύγη που τα διανύσματά τους ανήκουν στο σύνολο *ΕΔ*. Ο τελεστής *ΜΔ* αρχικά χρησιμοποιείται ξεχωριστά πάνω στα διανύσματα i και j έτσι ώστε να καθοριστεί ποιο από τα δύο διανύσματα θα τροποποιηθεί τελικά. Έστω ότι τα διανύσματα h και k βρίσκονται αντίστοιχα πριν και μετά τα διανύσματα i και j . Οι δύο

κλήσεις του τελεστή MA κατασκευάζουν δύο νέες εκδόσεις των διανυσμάτων i, j , έστω i' και j' , και οι δύο τριάδες διανυσμάτων (h, i', j) και (i, j', k) μελετώνται ως προς τη στιγμιαία κατανάλωση ισχύος. Η επιλογή του διανύσματος που τελικά θα τροποποιηθεί εξαρτάται από την τιμή της στιγμιαίας κατανάλωσης ισχύος που εμφανίζεται στα ζεύγη διανυσμάτων της τριάδας που αυτό συμμετέχει. Η κάθε τριάδα χαρακτηρίζεται από τη μέγιστη μεταξύ των τιμών της στιγμιαίας κατανάλωσης ισχύος των δύο ζευγών διανυσμάτων που την απαρτίζουν. Το διάνυσμα που θα επιλεγεί για τροποποίηση είναι εκείνο που η μέγιστη τιμή είναι η μικρότερη ενώ παράλληλα πρέπει αυτή η τιμή να είναι μικρότερη από τη μέγιστη κατανάλωση ισχύος που οφείλεται στην εφαρμογή του ζεύγους (i, j) . Πρέπει λοιπόν το τροποποιημένο διάνυσμα να ικανοποιεί την παρακάτω σχέση:

$$\min(\max(\text{IPD}(h, i'), \text{IPD}(i', j)), \max(\text{IPD}(i, j'), \text{IPD}(j', k))) < \text{IPD}(i, j)$$

Αν όμως ο τελεστής MA αποτύχει να μειώσει τη μέγιστη κατανάλωση ισχύος τότε είναι δυνατόν να αφαιρεθεί το ένα ή και τα δύο διανύσματα του ζεύγους. Επειδή και τα δυο διανύσματα ανήκουν στο σύνολο EA δεν υπάρχει απώλεια στο ποσοστό κάλυψης σφαλμάτων. Η αφαίρεση ενός διανύσματος, έστω του i , μέσω του τελεστή MA λαμβάνει υπόψη της τη στιγμιαία κατανάλωση ισχύος του ζεύγους (h, j) και αν αυτή υπερβαίνει την τρέχουσα μέγιστη κατανάλωση ισχύος τότε ο τελεστής MA χρησιμοποιεί και τον τελεστή MA πάνω στο διάνυσμα j λαμβάνοντας υπόψη τα διανύσματα h και k . Αν αποτύχει η διαγραφή του διανύσματος i τότε ο τελεστής MA εφαρμόζεται στο j . Αν και τότε ο τελεστής αποτύχει τότε ο τελεστής MA εφαρμόζεται πάνω στο ζεύγος (i, j) χωρίς να συνοδεύεται από χρήση του τελεστή MA . Προφανώς η αποτυχία στη διαγραφή του ζεύγους σηματοδοτεί το τέλος της διαδικασίας μείωσης της μέγιστης κατανάλωσης ισχύος.

- 3) Η τρίτη περίπτωση χειρίζεται τα ζεύγη διανυσμάτων τα οποία αποτελούνται από ένα διάνυσμα του συνόλου A , έστω το i , και ένα του συνόλου EA . Καθώς δεν είναι δυνατή η μεταβολή του i εφαρμόζουμε τον τελεστή MA στο j και αν αυτός αποτύχει να μειώσει τη στιγμιαία κατανάλωση ισχύος κάτω από την αρχική τιμή του ζεύγους (i, j) τότε μπορούμε να εφαρμόσουμε τον τελεστή MA στο διάνυσμα j . Αποτυχία διαγραφής του διανύσματος οδηγεί σε έξοδο του αλγορίθμου.
- 4) Η τελευταία περίπτωση αντιμετωπίζει ζεύγη διανυσμάτων που ανήκουν εξολοκλήρου στο σύνολο A . Τα διανύσματα αυτά είναι υποψήφια για μεταβολή υπό την προϋπόθεση ότι θα βρεθεί ένα σημείο της ακολουθίας κατάλληλο για την αντιγραφή ενός από αυτά. Ο τελεστής MA αρχικά προσπαθεί να βρει ένα αντίγραφο του i ή να το αντιγράψει σε κάποιο σημείο της ακολουθίας. Αν ο τελεστής MA επιτύχει σε κάποια από τις δύο αυτές ενέργειες τότε ο τελεστής MA χρησιμοποιείται στο διάνυσμα i του ζεύγους (i, j) . Αν και ο τελεστής MA αποτύχει να μειώσει την στιγμιαία κατανάλωση του παραπάνω ζεύγους τότε προσπαθούμε να διαγράψουμε το διάνυσμα i . Αποτυχία και της διαγραφής του διανύσματος δείχνει ότι δεν είναι δυνατό να μειώσουμε τη μέγιστη κατανάλωση ισχύος του ζεύγους (i, j) με το να τροποποιήσουμε το διάνυσμα i και άρα πρέπει να δούμε αν μπορούμε να

επιτύχουμε το στόχο μας θεωρώντας το διάνυσμα j . Όπως και για το διάνυσμα i , ακολουθούμε την ίδια σειρά εφαρμογής των τελεστών AD , MD και $ΔΔ$ πάνω στο διάνυσμα j και αποτυχία ικανοποίησης του στόχου σηματοδοτεί το τέλος του αλγορίθμου.

Ο αλγόριθμος τερματίζει όταν η μέγιστη κατανάλωση ισχύος που προκαλείται στο υπό δοκιμή κύκλωμα είναι χαμηλότερη από το κατώφλι $UDThr$. Υπάρχει βέβαια η πιθανότητα ο αλγόριθμος να τερματίσει νωρίτερα λόγω του ότι καμία από τις παραπάνω 4 περιπτώσεις δεν κατάφερε να μειώσει την στιγμιαία κατανάλωση ισχύος κάποιου ζεύγους διανυσμάτων. Σε αυτή την περίπτωση ο αλγόριθμος επιτυγχάνει τη μέγιστη δυνατή μείωση στη μέγιστη κατανάλωση ισχύος που προκαλεί η ακολουθία στο υπό δοκιμή κύκλωμα.

Όσο η μέγιστη κατανάλωση ισχύος είναι μεγαλύτερη από το $UDThr$:

Εύρεση του ζεύγους (i, j) με τη μέγιστη κατανάλωση ισχύος και αντιμετώπισή του με μία από τις παρακάτω περιπτώσεις:

- 1) **Εμφάνιση των τριάδων (i, j, i) ή (j, i, j) .**
 Αν $AD(j)$ ή $AD(i)$ είναι επιτυχής τότε
 $ΔΔ(j, i)$ ή $ΔΔ(i, j)$ αντίστοιχα
 διαφορετικά
 το ζεύγος (i, j) αντιμετωπίζεται από τις άλλες περιπτώσεις.
- 2) **$i, j \in EΔ$.**
 $MD(i)$ και $MD(j)$.
 Επιλογή καλύτερου αποτελέσματος
 Αν και οι δυο αποτύχουν τότε
 $ΔΔ(i)$.
 Αν $ΔΔ(i)$ αποτύχει τότε
 $ΔΔ(j)$
 Αν $ΔΔ(j)$ αποτύχει τότε
 $ΔΔ(i, j)$ και αν αυτό αποτύχει τότε έξοδος.
- 3) **a) $i \in EΔ, j \in A$.**
 $MD(i)$
 Αν αποτύχει τότε $ΔΔ(i)$ και αν αυτό αποτύχει
 τότε έξοδος.
b) $i \in A, j \in EΔ$.
 $MD(j)$
 Αν αποτύχει τότε $ΔΔ(j)$ και αν αυτό αποτύχει
 τότε έξοδος.
- 4) **$i, j \in A$.**
 $AD(i)$ και $MD(i)$
 Αν $AD(i)$ ή $MD(i)$ αποτύχουν τότε
 $ΔΔ(i)$ αποτύχει τότε
 $AD(j)$ και $MD(j)$
 Αν $AD(j)$ ή $MD(j)$ αποτύχουν τότε
 $ΔΔ(j)$ αποτύχει τότε έξοδος.

Σχήμα 6-9. Αλγόριθμος μείωσης μέγιστης κατανάλωσης ισχύος

6.3.3 Τελεστής μετατροπής διανύσματος

Ο τελεστής μετατροπής διανύσματος έχει ως στόχο τη μετατροπή ενός διανύσματος που ανήκει στο ζεύγος (i, j) έτσι ώστε να μειωθεί η στιγμιαία κατανάλωση ισχύος του ζεύγους. Προφανώς η τροποποίηση του διανύσματος λαμβάνει υπόψη της τα γειτονικά διανύσματα του ζεύγους, έστω h και k . Έστω ότι επιλέγεται για μετατροπή το j και ότι το k είναι το αμέσως επόμενο διάνυσμα της ακολουθίας (Σχήμα 6-10). Στόχος είναι η κατασκευή ενός διανύσματος

j' , που αποτελεί τροποποίηση του j , ώστε και οι δύο τιμές της στιγμιαίας κατανάλωσης ισχύος των ζευγών (i, j') και (j', k) να είναι μικρότερες από την αντίστοιχη τιμή του (i, j) . Τα σύμβολα $-$ και $\uparrow$ που φαίνονται στο Σχήμα 6-10 εκφράζουν αντίστοιχα την στιγμιαία κατανάλωση ισχύος ενός ζεύγους και τη μέγιστη κατανάλωση ισχύος της ακολουθίας διανυσμάτων.

$$\dots h - i \uparrow j - k \dots \xrightarrow{MA(j)} \dots h - i - j' - k \dots$$

Σχήμα 6-10. Μετατροπή διανύσματος j με χρήση του τελεστή MA

Η μετατροπή του διανύσματος στηρίζεται στη ιδέα που στηρίχθηκε και η υλοποίηση της διαδικασίας MRV και παρουσιάζεται στο Σχήμα 6-11. Ο τελεστής MA μετατρέπει το διάνυσμα j έχοντας ως κριτήριο τη μείωση της απόστασης Hamming του διανύσματος j ως προς τα γειτονικά διανύσματα της τριάδας (i, j, k) . Ο τελεστής ελέγχει τα διανύσματα i και k σε κάθε αντίστοιχο δυαδικό ψηφίο. Σε περίπτωση που αντίστοιχες θέσεις των i και k έχουν την ίδια τιμή τότε η τιμή αυτή ανατίθεται στην αντίστοιχη θέση του διανύσματος j , δημιουργώντας έτσι το διάνυσμα j' , όπως φαίνεται στο Σχήμα 6-11.β. Στη συνέχεια τα 3 διανύσματα εξομοιώνονται ώστε να καθοριστεί η στιγμιαία κατανάλωση ισχύος των ζευγών (i, j') και (j', k) . Η μεγαλύτερη τιμή μεταξύ των δύο αποθηκεύεται στη μεταβλητή *Target* και αποτελεί τη μέγιστη στιγμιαία κατανάλωση ισχύος της τριάδας των διανυσμάτων i, j', k που επιτυγχάνει η ανάθεση όλων των δυνατών τιμών στα δυαδικά ψηφία του διανύσματος j .

<table style="margin: auto;"> <tr><th></th><th>0</th><th>1</th><th>2</th><th>3</th><th>4</th><th>5</th><th>6</th><th>7</th></tr> <tr><td>i</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>j</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>k</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td></tr> </table> <p style="text-align: center;">α.</p>		0	1	2	3	4	5	6	7	i	1	0	1	0	1	0	1	1	j	0	1	1	1	1	0	0	0	k	0	0	0	1	1	0	1	1	<p>Μείωση απόστασης Hamming $\Rightarrow$</p>	<table style="margin: auto;"> <tr><th></th><th>0</th><th>1</th><th>2</th><th>3</th><th>4</th><th>5</th><th>6</th><th>7</th></tr> <tr><td>i</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>j'</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>k</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td></tr> </table> <p style="text-align: center;">β.</p>		0	1	2	3	4	5	6	7	i	1	0	1	0	1	0	1	1	j'	0	0	1	1	1	1	0	1	k	0	0	0	1	1	1	0	1	
	0	1	2	3	4	5	6	7																																																																			
i	1	0	1	0	1	0	1	1																																																																			
j	0	1	1	1	1	0	0	0																																																																			
k	0	0	0	1	1	0	1	1																																																																			
	0	1	2	3	4	5	6	7																																																																			
i	1	0	1	0	1	0	1	1																																																																			
j'	0	0	1	1	1	1	0	1																																																																			
k	0	0	0	1	1	1	0	1																																																																			

Σχήμα 6-11. Μείωση της απόστασης Hamming του j με τα i, k

Όπως φάνηκε από το παράδειγμα 6-3 η ελαχιστοποίηση της απόστασης Hamming του διανύσματος j με τα i, k μπορεί να μην οδηγήσει σε μείωση στη στιγμιαία κατανάλωση ισχύος. Επομένως, εξετάζεται η περίπτωση διατήρησης κάποιων δυαδικών ψηφίων του j στην αρχική τους τιμή. Αφού αλλάχτηκαν όλα τα δυαδικά ψηφία του j επαναφέρουμε ένα δυαδικό ψηφίο στην αρχική κατάστασή του και εξομοιώνουμε την τριάδα των διανυσμάτων για να δούμε αν η μέγιστη στιγμιαία κατανάλωση ισχύος της τριάδας μειώνεται ακόμη περισσότερο. Διατρέχουμε το διάνυσμα από τα αριστερά προς τα δεξιά μέχρι να βρεθεί ένα αλλαγμένο δυαδικό ψηφίο το οποίο και επαναφέρουμε στην αρχική του κατάσταση. Η επαναφορά συνοδεύεται από εξομοίωση των τριών διανυσμάτων ώστε να καθοριστεί η στιγμιαία κατανάλωση των ζευγών (i, j') και (j', k) . Η μεγαλύτερη εκ των δύο στιγμιαίων καταναλώσεων συγκρίνεται με την τιμή που είναι αποθηκευμένη στη μεταβλητή *Target*. Στην περίπτωση που η επαναφορά μειώνει τη στιγμιαία κατανάλωση των δύο ζευγών τότε αποδεχόμαστε την επαναφορά του δυαδικού ψηφίου, ενημερώνουμε ανάλογα τη μεταβλητή *Target* και διατρέχουμε το διάνυσμα πάλι από τα αριστερά προς τα δεξιά μέχρι να βρούμε κάποιο αλλαγμένο δυαδικό ψηφίο. Η αναζήτηση αλλαγμένων δυαδικών ψηφίων και η επαναφορά τους στην αρχική κατάσταση γίνεται μέχρι να

φτάσουμε στο δεξιότερο δυαδικό ψηφίου του διανύσματος j χωρίς να συναντήσουμε επιτυχή επαναφορά της τιμής ενός δυαδικού ψηφίου. Με την ολοκλήρωση της παραπάνω διαδικασίας επαναφοράς των δυαδικών ψηφίων αν η τιμή που βρίσκεται αποθηκευμένη στη μεταβλητή *Target* είναι μικρότερη από τη στιγμιαία κατανάλωση ισχύος του αρχικού ζεύγους (i, j) τότε γίνεται αποδεκτό το διάνυσμα j' και ο τελεστής επιστρέφει *true*. Μια συνοπτική περιγραφή σε ψευδογλώσσα του τελεστή *M1* παρουσιάζεται στο Σχήμα 6-12.

Μεταβολή Διανύσματος (i, j, k)

αρχή

```
Εξομοίωση( $i$ ); ΑποθήκευσηΚατάστασηςΚυκλώματος();
Εξομοίωση( $j$ );
Εξομοίωση( $k$ ); ΑποθήκευσηΚατάστασηςΚυκλώματος();
Initial = max( IPD( $i, j$ ), IPD( $j, k$ ) );
για κάθε θέση δυαδικού ψηφίου  $m$ 
    αν (  $i(m) = k(m)$  ) τότε
         $j(m) = i(m)$ ;

Εξομοίωση( $j$ );
Target = max( IPD( $i, j$ ), IPD( $j, k$ ) );
 $m=1$ ;
κάνε
    αν (  $i(m) <> k(m)$  )
         $m++$ ;
    διαφορετικά
        αν ( $m \leq$  Μέγεθος διανύσματος)
            Επαναφορά(  $j(m)$  );
            Εξομοίωση( $j$ );
            αν ( IPD( $i, j$ ) < Target και IPD( $j, k$ ) < Target )
                 $m = 1$ ;
                Target = max( IPD( $i, j$ ), IPD( $j, k$ ) );
            διαφορετικά
                 $j(m) = i(m)$ ;
                 $m++$ ;
όσο ( $m \leq$  Μέγεθος διανύσματος);
αν (Target < Initial)
    επέστρεψε αληθές;
διαφορετικά
    επέστρεψε ψευδές;
```

τέλος

Σχήμα 6-12. Ο τελεστής *M1*

Οι απαιτήσεις εξομοίωσης του τελεστή μπορούν να μειωθούν σημαντικά αν λάβουμε υπόψη ότι το πρώτο και το τελευταίο διάνυσμα της τριάδας δεν αλλάζουν κατά τη διάρκεια των αλλαγών που γίνονται πάνω στο μεσαίο διάνυσμα. Καθώς χρησιμοποιούμε το μοντέλο μηδενικής καθυστέρησης διάδοσης μπορούμε να αποθηκεύσουμε την κατάσταση του κυκλώματος την πρώτη φορά που εφαρμόζονται το πρώτο και το τελευταίο διάνυσμα και να εξομοιώνουμε μόνο το μεσαίο διάνυσμα κάθε φορά που γίνεται κάποια αλλαγή πάνω σε αυτό.

6.3.4 Τελεστής αντιγραφής διανύσματος

Ο τελεστής αντιγραφής διανύσματος λαμβάνει ως είσοδο ένα διάνυσμα j και είτε βρίσκει ένα αντίγραφο του σε κάποιο άλλο σημείο της ακολουθίας ή αντιγράφει το δοσμένο διάνυσμα σε κάποιο κατάλληλο σημείο της ακολουθίας. Στόχος είναι να δημιουργηθεί μια νέα ακολουθία όπου η στιγμιαία κατανάλωση ισχύος των ζευγών που συμμετέχει το αντίγραφο του j να είναι μικρότερη από την αντίστοιχη του ζεύγους στο οποίο ανήκει το αρχικό διάνυσμα. Ο τελεστής

λαμβάνει πάντα ως είσοδο εκείνο το διάνυσμα που συμμετέχει στο ζεύγος που ευθύνεται για τη μέγιστη κατανάλωση ισχύος στο κύκλωμα. Η τιμή της μέγιστης κατανάλωσης ισχύος αποθηκεύεται στη μεταβλητή *Target*.

Αρχικά ο τελεστής εκμεταλλεύεται την παρουσία των επαναλαμβανόμενων διανυσμάτων της ακολουθίας και ελέγχει αν απαντάται κάποιο αντίγραφο του j , έστω j' . Η στιγμιαία κατανάλωση των ζευγών (x, j') και (j', y) , όπου x, y είναι τα γειτονικά διανύσματα του j' , εξασφαλίζεται εκ κατασκευής της ακολουθίας ότι είναι χαμηλότερη από ή ίση με τη μέγιστη κατανάλωση της ακολουθίας και έτσι ο τελεστής τερματίζει επιστρέφοντας *αληθές*. Προφανώς το μέγεθος του συνόλου EA επηρεάζει την πιθανότητα εύρεσης ενός αντιγράφου ενός διανύσματος του συνόλου A μέσα στο σύνολο EA . Το μέγεθος του συνόλου EA μπορεί να καθοριστεί από την επιλογή του ΕΓΔ καθώς και από την παράμετρο *κατώφλι* όπως φάνηκε στην Ενότητα 6.2.

Στην περίπτωση που δεν υπάρχει κάποιο αντίγραφο του j τότε πρέπει να ακολουθήσουμε μια διαφορετική προσέγγιση. Μπορούμε να αντιγράψουμε το διάνυσμα σε κάποιο σημείο της ακολουθίας με την προϋπόθεση ότι η στιγμιαία κατανάλωση ισχύος στο σημείο αντιγραφής να είναι μικρότερη από την τιμή που έχει αποθηκευτεί στη μεταβλητή *Target*. Η θέση στην οποία θα εισαχθεί το διάνυσμα j καθορίζεται με τη βοήθεια εξομοίωσης. Συγκεκριμένα για κάθε δύο συνεχόμενα διανύσματα p, q γίνεται εξομοίωση της τριάδας (p, j, q) και ελέγχεται αν ικανοποιείται μία από τις δύο παρακάτω συνθήκες με τη σειρά που δίνονται:

- α) αν τα διανύσματα p και q ανήκουν στο σύνολο A τότε τα ζεύγη που δημιουργούνται από την εισαγωγή του j δεν πρέπει να προκαλούν στιγμιαία κατανάλωση ισχύος μεγαλύτερη από την τιμή της μεταβλητής *Target*, δηλαδή πρέπει να ισχύει το παρακάτω:

$$IPD(p, j) < Target \text{ και } IPD(j, q) < Target \quad (6-1)$$

Τέτοια ζεύγη διανυσμάτων p, q είναι δυνατό να υπάρχουν καθώς ο αλγόριθμος του Kruskal έχει απορρίψει ακμές που ξεκινούσαν από το j και κατέληγαν στα p και q έτσι ώστε να μη σχηματιστεί κύκλος μέσα στο ΕΓΔ.

- β) αν ένα ή και τα δυο διανύσματα p και q ανήκουν στο σύνολο EA τότε αναζητούμε το ζεύγος (p, q) που ελαχιστοποιεί το άθροισμα των τιμών της στιγμιαίας κατανάλωσης των ζευγών (p, j) και (j, q) . Αν όμως κάποιο από τα p, q ανήκει στο σύνολο A τότε πρέπει η στιγμιαία κατανάλωση του ζεύγους που σχηματίζεται από το διάνυσμα αυτό και το j να μην είναι μεγαλύτερη από την τιμή της μεταβλητής *Target*. Οι δύο παραπάνω περιορισμοί παρουσιάζονται παρακάτω:

$$\min(IPD(p, j) + IPD(j, q)) \quad (6-2)$$

και

$$\text{αν } p \in FA \text{ ή } q \in FA \text{ τότε } IPD(p, j) < Target \text{ ή } IPD(j, q) < Target \text{ αντίστοιχα} \quad (6-3)$$

Ο τελεστής στην πλειονότητα των περιπτώσεων θα αντιγράψει το διάνυσμα ανάμεσα σε διανύσματα που πληρούν τη συνθήκη β) καθώς η συνθήκη α) είναι δύσκολο να ικανοποιηθεί

λόγω της πιθανότητας να μη βρεθούν 2 συνεχόμενα διανύσματα που ανήκουν στο σύνολο A και ικανοποιούν τη σχέση (6-1). Η σχέση (6-2) μπορεί να μην εξασφαλίζει ότι η στιγμιαία κατανάλωση των ζευγών (p, j) και (j, q) είναι μικρότερη της τιμής της μεταβλητής *Target*. Καθώς όμως το ένα ή και τα δυο διανύσματα μπορεί να ανήκουν στο σύνολο EA τότε είναι δυνατό να χρησιμοποιήσουμε τον τελεστή MA και έτσι να μειωθεί η στιγμιαία κατανάλωση αυτών των ζευγών.

Έχοντας βρει το κατάλληλο σημείο αντιγραφής του δοσμένου διανύσματος εξετάζουμε αν μπορούμε να χρησιμοποιήσουμε τον τελεστή MA σε εκείνο το σημείο πάνω σε κάποιο από τα διανύσματα p και q . Ο τελεστής MA μπορεί να χρησιμοποιηθεί στις τριάδες (o, p, j) και (j, q, r) αν τα p και q ανήκουν στο σύνολο EA , όπως φαίνεται στο Σχήμα 6-13. Η αντιγραφή του j είναι επιτυχής όταν η στιγμιαία κατανάλωση των ζευγών που επηρεάζονται από την παρουσία του αντιγράφου του j , δηλαδή τα ζεύγη (o, p) , (p, j) , (j, q) και (q, r) , είναι χαμηλότερη από την τιμή της μεταβλητής *Target*. Στην αντίθετη περίπτωση ο τελεστής επιστρέφει *ψευδές*. Στο Σχήμα 6-13 επιλέγεται η αντιγραφή του j ανάμεσα στα p , q και τα p' και q' μπορεί να είναι είτε τα αρχικά διανύσματα είτε το αποτέλεσμα της εφαρμογής του τελεστή MA πάνω σε αυτά.

$$\dots h - i \uparrow j - k \dots o - p - q - r \dots \xrightarrow{MA(j)} \dots h - i \uparrow j - k \dots o - p' - j - q' - r \dots$$

Σχήμα 6-13. Αντιγραφή διανύσματος μέσω του τελεστή MA

Ο τελεστής αντιγραφής είναι ο πιο χρονοβόρος λόγω του ότι χρειάζεται να εξομοιώσει την ακολουθία κάθε φορά που πρέπει να αντιγράψει ένα διάνυσμα. Για μικρού μεγέθους ακολουθίες ο χρόνος που καταναλώνεται είναι σχετικά μικρός. Στην περίπτωση μεγάλων ακολουθιών μπορούμε να μειώσουμε το χρόνο που αναλύσκεται στην εξομοίωση περιορίζοντας την εξομοίωση σε ένα τμήμα της ακολουθίας, το οποίο θα μπορούσε να περιλαμβάνει μόνο τα επαναλαμβανόμενα διανύσματα.

6.3.5 Τελεστής διαγραφής διανύσματος

Στην περίπτωση που ο τελεστής μετατροπής διανύσματος αποτύχει να μειώσει τη στιγμιαία κατανάλωση ισχύος του ζεύγους (i, j) , τότε μελετάμε αν είναι δυνατή η διαγραφή ενός ή και των δύο διανυσμάτων του ζεύγους. Ο τελεστής διαγραφής διανύσματος λαμβάνει ως είσοδο α) το διάνυσμα, έστω j , ή β) το ζεύγος διανυσμάτων, έστω (i, j) , που πρέπει να διαγραφεί μαζί με ένα όριο ως προς τη στιγμιαία κατανάλωση ισχύος που δεν πρέπει να ξεπεραστεί. Για την πρώτη περίπτωση το όριο αυτό είναι ίσο με τη μέγιστη μεταξύ των τιμών της στιγμιαίας κατανάλωσης των ζευγών που συμμετέχει το διάνυσμα j ενώ στη δεύτερη περίπτωση είναι ίσο με τη στιγμιαία κατανάλωση του ζεύγους (i, j) . Η διαγραφή του διανύσματος ή του ζεύγους οδηγεί στη δημιουργία ενός νέου ζεύγους η στιγμιαία κατανάλωση του οποίου πρέπει να είναι μικρότερη του ορίου που δίνεται.

Η διαγραφή ενός διανύσματος φαίνεται στο Σχήμα 6-14.α. Αν το ζεύγος (i, k) , το οποίο προκύπτει μετά τη διαγραφή του j , έχει στιγμιαία κατανάλωση μεγαλύτερη από το όριο, τότε μπορούμε να χρησιμοποιήσουμε τον τελεστή MA σε κάποιο από τα μέλη του, ανάλογα με το αν

ανήκουν στο σύνολο EA . Αν αυτό δεν είναι δυνατό ή αν ο τελεστής MA δεν καταφέρει να μειώσει την στιγμιαία κατανάλωση του ζεύγους τότε η διαγραφή του δοσμένου διανύσματος έχει αποτύχει και ο τελεστής επιστρέφει *ψευδές*. Ο συμβολισμός k' δείχνει ότι το διάνυσμα k είναι είτε το αρχικό είτε το αποτέλεσμα του τελεστή MA πάνω σε αυτό. Η διαγραφή ενός ζεύγους φαίνεται το Σχήμα 6-14.β όπου διαγράφεται το ζεύγος (i, j) . Σε αυτή την περίπτωση ο μόνος έλεγχος που γίνεται είναι αν το ζεύγος (h, k) έχει στιγμιαία κατανάλωση ισχύος μικρότερη από το όριο που δίνεται. Ο τελεστής επιστρέφει αληθές όταν δεν γίνεται παραβίαση του παραπάνω ορίου.

$$\begin{aligned} \alpha) \dots h-i \uparrow j-k-l \dots &\xrightarrow{\Delta A(j)} \dots h-i-k'-l \dots \\ \beta) \dots h-i \uparrow j-k \dots &\xrightarrow{\Delta A(i,j)} \dots h-k \dots \end{aligned}$$

Σχήμα 6-14. α) Διαγραφή ενός διανύσματος, β) διαγραφή ενός ζεύγους διανυσμάτων

6.3.6 Αποτελέσματα

Για την εκτίμηση της αποδοτικότητας του προτεινόμενου αλγορίθμου μείωσης της μέγιστης κατανάλωσης ισχύος χρησιμοποιήθηκαν τα σύνολα δοκιμής της Ενότητας 6.2. Αυτά τα σύνολα δοκιμής χρησιμοποιήθηκαν ως είσοδος στον αλγόριθμο TVO_VR ώστε να παραχθούν οι ακολουθίες διανυσμάτων που θα υποστούν περαιτέρω τροποποίηση από τον αλγόριθμο PPR. Στα πειράματά μας ο αλγόριθμος TVO_VR χρησιμοποιεί τις τρεις προαναφερθείσες μετρικές για την κατασκευή του γράφου από τον οποίο θα παραχθεί το ΕΓΔ. Τα σύνολα A και EA κατασκευάζονται με τον τρόπο που έχει παρουσιαστεί στην Ενότητα 6.1, δηλαδή το σύνολο A περιέχει τα διανύσματα που εμφανίζονται στην ακολουθία με την ίδια σειρά που εμφανίζονται και στην *inorder* διαπέραση και το σύνολο EA περιέχει τα υπόλοιπα διανύσματα της ακολουθίας.

Ο αλγόριθμος TVO_VR χρησιμοποιεί την παράμετρο *κατώφλι* για την παραγωγή της ακολουθίας διανυσμάτων, η οποία στο [Dabholkar 94] έχει τεθεί ίση με το βάρος της μέγιστου βάρους ακμής του ΕΓΔ (max). Πρέπει να σημειωθεί ότι η ανάθεση στην παράμετρο *κατώφλι* μιας οποιασδήποτε τιμής μικρότερης από το max έχει ως αποτέλεσμα η μέγιστη κατανάλωση ισχύος της παραγόμενης ακολουθίας να είναι ίση με το max . Στην περίπτωση μας θέτουμε την παράμετρο *κατώφλι* ίση με το κατώφλι $UDThr$. Καθώς το κατώφλι $UDThr$ είναι στη γενική περίπτωση μικρότερο από το max , η μέγιστη κατανάλωση ισχύος (peak power dissipation – PPD) της ακολουθίας που παράγει ο αλγόριθμος TVO_VR παραμένει ίση με το max αλλά επιτυγχάνουμε τα παρακάτω πλεονεκτήματα:

- α) η μέση κατανάλωση ισχύος είναι χαμηλότερη [Dabholkar 98],
- β) αυξάνεται ο αριθμός των επαναλαμβανόμενων διανυσμάτων με αποτέλεσμα οι τελεστές του αλγορίθμου PPR να έχουν πολλές επιλογές κυρίως στον τομέα της αντιγραφής διανυσμάτων και

γ) ο αλγόριθμος PPR πρέπει να επεξεργαστεί μικρότερο αριθμό ζευγών η στιγμιαία κατανάλωση των οποίων είναι μεγαλύτερη από το κατώφλι *UDThr*.

Στα πειράματά μας καθώς δεν έχουμε συγκεκριμένες τιμές για το κατώφλι *UDThr* χρησιμοποιούμε ως τιμή τη μέση τιμή των βαρών των ακμών του ΕΓΔ, όπως προτάθηκε στο [Dabholkar 98].

Πίνακας 6-7. Μείωση της μέγιστης κατανάλωσης ισχύος

Κύκλωμα	HAM		IAF		TRANS	
	PPD	Μείωση	PPD	Μείωση	PPD	Μείωση
c432	113	18,1%	127	14,2%	91	8,1%
c499	129	11,6%	92	43,9%	78	0,0%
c880	280	23,3%	271	21,4%	198	25,6%
c1355	262	18,1%	271	17,1%	259	0,0%
c1908	511	27,9%	511	20,3%	461	10,8%
c2670	615	30,0%	604	26,3%	553	11,7%
c3540	885	24,2%	902	9,2%	746	4,0%
c5315	1596	24,4%	1629	17,5%	1579	4,5%
c6288	1861	11,0%	1861	10,0%	1767	5,4%
c7552	2489	19,3%	2019	20,6%	1928	10,0%

Στον Πίνακα 6-7 συγκρίνουμε τη μέγιστη κατανάλωση ισχύος που επιτυγχάνει ο αλγόριθμος PPR σε σχέση με τη μέγιστη κατανάλωση ισχύος που επιτυγχάνει ο αλγόριθμος TVO_VR όπως έχει προταθεί στο [Dabholkar 94]. Όπως έχει ήδη αναφερθεί, χρησιμοποιώντας το μοντέλο μηδενικής καθυστέρησης διάδοσης η μέγιστη κατανάλωση ισχύος εκφράζεται ως ο αριθμός των αλλαγών κατάστασης που ενεργοποιούνται στο υπό δοκιμή κύκλωμα μετά την εφαρμογή κάποιου διανύσματος. Τα αποτελέσματα του Πίνακα 6-7 δείχνουν ότι επιτυγχάνονται σημαντικά κέρδη στη μέγιστη κατανάλωση ισχύος που μπορεί να φτάσουν μέχρι και το 43,9% για την περίπτωση του κυκλώματος c499. Γενικά με τη χρήση των μετρικών HAM και IAF επιτυγχάνονται σημαντικές μειώσεις στη μέγιστη κατανάλωση ισχύος που κατά μέσο όρο φτάνουν το 20,8% και 20,1% αντίστοιχα. Όταν χρησιμοποιείται η μετρική TRANS τα ποσοστά μείωσης είναι μικρότερα, αλλά αν παρατηρήσουμε προσεκτικά τον Πίνακα 6-7 βλέπουμε ότι οι απόλυτες τιμές της μέγιστης κατανάλωσης ισχύος που επιτυγχάνονται είναι μικρότερες από ότι για τις άλλες δύο μετρικές.

Η μέση κατανάλωση ισχύος P επίσης μειώνεται καθώς ο αλγόριθμος PPR μειώνει τη στιγμιαία κατανάλωση ισχύος τουλάχιστον ενός ζεύγους σε κάθε επανάληψη που κάνει. Όταν κάποιο διάνυσμα αντιγράφεται σε κάποιο σημείο της ακολουθίας τότε θα πρέπει να τηρείται ο περιορισμός ότι τα ζεύγη που δημιουργούνται από την αντιγραφή πρέπει να προκαλούν στιγμιαία κατανάλωση ισχύος μικρότερη ή ίση με τη μέγιστη κατανάλωση ισχύος της ακολουθίας. Αυτό έχει ως αποτέλεσμα να μειώνεται η μέση κατανάλωση ισχύος. Το εύρος της μείωσης στη μέση κατανάλωση ισχύος εξαρτάται από τον αριθμό διανυσμάτων που τροποποιούνται και αντιγράφονται και προφανώς όσο περισσότερα διανύσματα τροποποιούνται, τόσο σημαντικότερη είναι η μείωση στη μέση κατανάλωση ισχύος.

Η επίδραση του αλγορίθμου PPR πάνω στο μήκος της ακολουθίας εξαρτάται από την παρουσία των επαναλαμβανόμενων διανυσμάτων, καθώς το πλήθος τους επηρεάζει την πιθανότητα να βρεθούν αντίγραφα των διανυσμάτων που ευθύνονται για τη μέγιστη κατανάλωση ισχύος. Ένας μικρός αριθμός επαναλαμβανόμενων διανυσμάτων ελαττώνει την πιθανότητα να βρεθεί κάποιο αντίγραφο ενός διανύσματος και έτσι ο αλγόριθμος PPR θα αναγκαστεί να αντιγράψει ένα διάνυσμα σε κάποιο άλλο σημείο της ακολουθίας αυξάνοντας έτσι το μέγεθός της. Αντίθετα η ύπαρξη πολλών επαναλαμβανόμενων διανυσμάτων αυξάνει την πιθανότητα ύπαρξης τριάδων διανυσμάτων όπου το πρώτο διάνυσμα είναι ίδιο με το τελευταίο. Τέτοιες τριάδες αντιμετωπίζονται από την περίπτωση 1 του αλγορίθμου PPR, όπου συνήθως καταλήγουμε στη διαγραφή τουλάχιστον ενός διανύσματος από την ακολουθία. Με αυτό τον τρόπο μπορεί να αντιμετωπιστεί το αρνητικό αντίκτυπο της αντιγραφής διανυσμάτων που γίνεται κατά τη διάρκεια αντιμετώπισης ζευγών διανυσμάτων της περίπτωσης 4 και συνεπώς να μειωθεί το μέγεθος της ακολουθίας. Τέλος, στη γενική περίπτωση η καταναλισκόμενη ενέργεια μειώνεται, εκτός από τις περιπτώσεις όπου η μείωση της μέσης κατανάλωσης ισχύος δεν αντισταθμίζει κάποια αύξηση στο μέγεθος της ακολουθίας.

Πίνακας 6-8. Ποσοστά μείωσης ακολουθίας, ενέργειας και μέσης ισχύος

Κύκλωμα	HAM			IAF			TRANS		
	Μέγεθος ακολουθίας	E	P	Μέγεθος ακολουθίας	E	P	Μέγεθος ακολουθίας	E	P
c432	3,0%	11,0%	8,3%	2,0%	8,9%	7,1%	-1,1%	3,1%	2,1%
c499	2,0%	3,2%	1,2%	4,6%	15,6%	11,6%	0,0%	0,0%	0,0%
c880	7,9%	18,5%	11,5%	7,0%	24,0%	18,3%	-3,2%	24,2%	21,7%
c1355	1,2%	4,0%	2,8%	0,0%	2,5%	2,5%	0,0%	0,0%	0,0%
c1908	2,7%	9,1%	6,6%	3,5%	7,3%	3,9%	1,3%	1,6%	2,9%
c2670	3,9%	14,9%	11,5%	2,3%	14,6%	12,6%	1,8%	4,9%	6,6%
c3540	5,9%	13,4%	8,0%	2,0%	3,5%	1,6%	0,3%	1,1%	1,3%
c5315	4,0%	31,5%	28,7%	2,7%	25,4%	23,3%	2,3%	3,9%	6,1%
c6288	4,2%	12,2%	8,4%	4,0%	10,3%	6,6%	-4,1%	5,3%	1,4%
c7552	3,1%	6,2%	3,1%	1,6%	15,6%	14,2%	-1,0%	6,4%	5,5%

Με δοσμένη την ακολουθία, την οποία παράγει ο αλγόριθμος TVO_VR χρησιμοποιώντας τη μέση τιμή των βαρών των ακμών του ΕΓΔ, ο Πίνακας 6-8 δείχνει την επίδραση του αλγορίθμου PPR πάνω στο μέγεθος της ακολουθίας, στην καταναλισκόμενη ενέργεια E και στη μέση κατανάλωση ισχύος P όταν ο γράφος TG κατασκευάζεται με βάση τις 3 προαναφερθείσες μετρικές. Η σύγκριση αυτή δεν γίνεται με τα αντίστοιχα μεγέθη που δίνει η εφαρμογή του αλγορίθμου TVO_VR, όπως έχει προταθεί στο [Dabholkar 94], επειδή οι δύο ακολουθίες διανυσμάτων έχουν δημιουργηθεί χρησιμοποιώντας διαφορετικές τιμές για την παράμετρο *κατώφλι*. Όπως φαίνεται από τον Πίνακα 6-8 ο αλγόριθμος PPR μειώνει την καταναλισκόμενη ενέργεια και τη μέση κατανάλωση ισχύος της ακολουθίας που δέχεται ως είσοδο μέχρι 31,5% και 28,7% αντίστοιχα, ενώ το μέγεθος της ακολουθίας μειώνεται στην πλειονοψηφία των περιπτώσεων.

Η χρήση της μεθόδου BPO δεν κρίθηκε σκόπιμη εξαιτίας του γεγονότος ότι στόχος της είναι η μείωση του πλήθους των διανυσμάτων. Μείωση όμως του μεγέθους της ακολουθίας συνεπάγεται μικρότερο αριθμό επαναλαμβανόμενων διανυσμάτων με αποτέλεσμα οι τελεστές του αλγορίθμου PPR να έχουν λιγότερες επιλογές και άρα η διαδικασία μείωσης της μέγιστης κατανάλωσης ισχύος να δυσχεραίνεται.

Πίνακας 6-9. Χρόνοι εκτέλεσης του αλγορίθμου PPR

Κύκλωμα	HAM	IAF	TRANS
c432	<1	<1	<1
c499	<1	1	<1
c880	2	2	10
c1355	1	1	2
c1908	10	10	12
c2670	20	21	17
c3540	74	26	26
c5315	350	228	83
c6288	10	6	11
c7552	125	554	410

Οι απαιτήσεις χρόνου εκτέλεσης του αλγορίθμου PPR είναι χαμηλές. Στην πλειοψηφία των περιπτώσεων ο χρόνος εκτέλεσης του αλγορίθμου σε έναν προσωπικό υπολογιστή εξοπλισμένο με επεξεργαστή Intel® Pentium® III συχνότητας χρονισμού 500 MHz και με 384 MB μνήμης RAM ήταν λίγα δευτερόλεπτα και έφτασε τα λίγα λεπτά για τα μεγαλύτερα κυκλώματα και τα μεγαλύτερα σύνολα δοκιμής. Ο Πίνακας 6-9 περιέχει τους χρόνους εκτέλεσης του αλγορίθμου PPR για καθένα από τα κυκλώματα αναφοράς ISCAS'85 για τις 3 μετρικές.

Πίνακας 6-10. Συχνότητα εμφάνισης τελεστών

Κύκλωμα	HAM			IAF			TRANS		
	MΔ	AΔ	ΔΔ	MΔ	AΔ	ΔΔ	MΔ	AΔ	ΔΔ
c432	10	4	5	16	1	3	6	3	1
c499	6	1	5	14	10	9	2	0	3
c880	22	11	10	32	13	10	43	32	8
c1355	17	3	6	12	2	2	2	3	2
c1908	23	16	10	14	11	9	7	7	5
c2670	27	20	12	22	20	11	8	9	5
c3540	41	34	27	16	9	9	5	7	3
c5315	111	74	33	97	47	18	6	9	7
c6288	11	9	6	9	7	5	6	6	2
c7552	25	12	12	66	43	22	20	20	5

Ο Πίνακας 6-10 περιέχει αποτελέσματα σχετικά με τη συχνότητα εμφάνισης του κάθε τελεστή κατά τη διάρκεια της εκτέλεσης του αλγορίθμου PPR. Μπορούμε να παρατηρήσουμε ότι ο πιο συχνά χρησιμοποιούμενος τελεστής είναι ο τελεστής μετατροπής διανύσματος. Επίσης πρέπει να τονιστεί ότι και οι τελεστές $AΔ$ και $ΔΔ$ ενδέχεται να χρησιμοποιήσουν τον τελεστή $MΔ$ και επομένως η κύρια πράξη που γίνεται πάνω στην ακολουθία είναι η μετατροπή διανυσμάτων.

6.4 Ανακεφαλαίωση

Η μείωση της αυξημένης κατανάλωσης ενέργειας και ισχύος που παρατηρείται κατά τη διάρκεια του ελέγχου ορθής λειτουργίας εξαλείφει διάφορα προβλήματα όπως είναι η μειωμένη αξιοπιστία και διάρκεια ζωής του κυκλώματος, η μειωμένη αυτονομία ενός συστήματος που τροφοδοτείται από μπαταρία και το αυξημένος κόστος παραγωγής. Σε αυτό το κεφάλαιο παρουσιάστηκαν δύο μεθοδολογίες για χρήση σε περιβάλλον εξωτερικού ελέγχου από τις οποίες η πρώτη αποσκοπεί στη μείωση της καταναλισκόμενης ενέργειας και μέσης κατανάλωσης ισχύος ενώ η δεύτερη αντιμετωπίζει το πρόβλημα της μέγιστης κατανάλωσης ισχύος.

Οι μεθοδολογίες αυτές βασίζονται στην αναδιάταξη διανυσμάτων δοκιμής με τον αλγόριθμο TVO_VR που επιτρέπει την επανάληψη κάποιων διανυσμάτων, επιτυγχάνοντας έτσι σημαντικά κέρδη στη μέση κατανάλωση ισχύος αυξάνοντας όμως το μέγεθος της ακολουθίας διανυσμάτων δοκιμής και επομένως και την κατανάλωση ενέργειας. Η πρώτη μεθοδολογία μειώνει την κατανάλωση ενέργειας της παραγόμενης ακολουθίας μέσω της μείωσης του αριθμού των επαναλαμβανόμενων διανυσμάτων εξαιτίας της επιλογής ενός καλύτερου ΕΓΔ και μέσω της τροποποίησης των επαναλαμβανόμενων διανυσμάτων. Με αυτόν τον τρόπο εξασφαλίζεται επίσης και η μείωση της μέσης κατανάλωσης ισχύος ενώ η μέγιστη κατανάλωση ισχύος δεν επηρεάζεται. Για το λόγο αυτό προτάθηκε η δεύτερη μεθοδολογία η οποία έχοντας ως είσοδο την ακολουθία του αλγορίθμου TVO_VR αναλαμβάνει την τροποποίησή της εφαρμόζοντας ένα συνδυασμό τελεστών. Ανάλογα με την έκταση της τροποποίησης της ακολουθίας επιτυγχάνεται μείωση στην καταναλισκόμενη ενέργεια καθώς και στη μέση κατανάλωση ισχύος αλλά και στο πλήθος των διανυσμάτων που απαρτίζουν την ακολουθία.

Η πρώτη μεθοδολογία επιτυγχάνει μείωση της καταναλισκόμενης ενέργειας ως και 34,4%, της μέσης κατανάλωσης ισχύος ως και 22,7% ενώ η επιλογή του κατάλληλου ελάχιστου γεννητικού δέντρου (ΕΓΔ) μειώνει τον αριθμό των παραγόμενων διανυσμάτων κατά 20,8% σε σχέση με τα αντίστοιχα μεγέθη της ακολουθίας που παράγει ο αλγόριθμός TVO_VR. Αντίστοιχα όταν εφαρμοστεί η δεύτερη μεθοδολογία η μείωση της μέγιστης κατανάλωσης ισχύος φτάνει μέχρι το 43,9% σε σχέση με την ακολουθία που παράγει ο αλγόριθμος TVO_VR, ενώ οι μειώσεις σε καταναλισκόμενη ενέργεια, μέση κατανάλωση ισχύος και μέγεθος ακολουθίας φτάνουν αντίστοιχα μέχρι το 7,9%, 31,5% και 28,7%.

7 Βιβλιογραφία

- [**Abramovici 90**] M. Abramovici, M. A. Breuer and A. D. Friedman, *Digital Systems Testing and Testable Design*, New York: Computer Science Press, 1990.
- [**Agarwal 81**] V. K. Agarwal and E. Cerny, “Store and Generate Built-In Testing Approach”, Proc. Int'l Symp. Fault-Tolerant Computing, pp. 35-40, 1981.
- [**Al-Asaad 98**] H. Al-Asaad, J. P. Hayes and B. T. Murray, “Scalable test generators for high-speed datapath circuits”, *Journal of Electronic Testing: Theory and Applications*, Vol.12, (no.1-2), pp. 111-125, Feb-April 1998.
- [**Bardell 87**] P. H. Bardell, W. H. McAnney and J. Savir, *Built-In Test for VLSI: Pseudorandom Techniques*, John Wiley and Sons, 1987.
- [**Bardell 90**] P. H. Bardell, “Design Consideration for Parallel Pseudorandom Pattern Generators”, *JETTA*, Vol. 1, No. 1, pp. 73-87, 1990.
- [**Batek 94**] M. J. Batek and J. P. Hayes, “Optimal testing and design of adders”, *VLSI Design*, Vol. 1, No. 4, pp. 285-298, 1994.
- [**Bayraktaroglu 03**] I. Bayraktaroglu and A. Orailoglu, “Concurrent Application of Compaction and Compression for Test Time and Data Volume Reduction in Scan Designs”, *IEEE Trans. on Computers*, Vol. 52, No. 11, Nov. 2003, pp. 1480-1489.
- [**Bellos 02**] M. Bellos, D. Kagaris and D. Nikolos, “Test Set Embedding Based on Phase Shifters”, *Lecture Notes in Computer Science No. 2485*, Edited by Andrea Bondavalli and Pascale Thevenod-Fosse, (Proceedings of 4th European Dependable Computing Conference, EDCC-4, Toulouse, France, October 2002), Springer – Verlag, pp. 90-101, 2002.
- [**Bellos 03a**] M. Bellos, D. Kagaris and D. Nikolos, “Low Power Test Set Embedding Based on Phase Shifters”, *IEEE Annual Symposium on VLSI (ISVLSI'03)*, pp. 155-160, Tampa, Florida, USA, February 20-21, 2003.
- [**Bellos 03b**] M. Bellos, D. Kagaris and D. Nikolos, “DV-TSE: Difference Vector Based Test Set Embedding”, *IFIP WG 10.5 Conference on Very Large Scale Integration of System-on-Chip VLSI-SoC 2003*, pp. 343-348, Darmstadt, Germany, December 1-3, 2003.
- [**Bellos 04a**] M. Bellos, D. Bakalis and D. Nikolos, “Scan Cell Ordering for Low Power BIST”, *IEEE Annual Symposium on VLSI (ISVLSI'04)*, pp. 281-284, Lafayette, Louisiana, USA, February 19-20, 2004.
- [**Bellos 04b**] M. Bellos, D. Bakalis, D. Nikolos and X. Kavousianos, “Low Power Testing by Test Vector Ordering with Vector Repetition”, *IEEE International Symposium on Quality Electronic Design (ISQED 2004)*, pp. 205-210, San Jose, California, USA, March 22-24, 2004.

- [**Bellos 05a**] M. Bellos, D. Bakalis, D. Nikolos and X. Kavousianos, “Vector Repetition and Modification for Peak Power Reduction in VLSI Testing”, 8th IEEE Workshop on Design and Diagnostics of Electronic Circuits and Systems (DDECS-05), April 3-16, Sopron, Hungary, 2005, υπό δημοσίευση.
- [**Bellos 05b**] M. Bellos and D. Nikolos, “Deterministic Test Vector Compression/Decompression Using an Embedded Processor”, Lecture Notes in Computer Science No. 3463, Edited by M. Cin, M. Kaaniche and A. Pataricza, (Proceedings of 5th European Dependable Computing Conference, EDCC-5, Budapest, Hungary, April 2005), pp. 318-331, Springer – Verlag, 2005.
- [**Bonhomme 02**] Y. Bonhomme, P. Girard, C. Landrault and S. Pravossoudovitch, “Power Driven Chaining of Flip-flops in Scan Architectures”, Proc. of the Intl. Test Conf., pp. 796-802, 2002.
- [**Bonhomme 03**] Y. Bonhomme, P. Girard, L. Guiller, C. Landrault and S. Pravossoudovitch, “Efficient Scan Chain Design for Power Minimization During Scan Testing Under Routing Constraint”, Proc. Intl. Test Conf., pp. 488-493, 2003.
- [**Bushnell 00**] M. L. Bushnell and V. D. Agrawal, *Essentials of Electronic Testing*, Kluwer Academic Publishers, 2000.
- [**Chakravarty 94**] S. Chakravarty and V. Dabholkar, “Minimizing Power Dissipation in Scan Circuits During Test Application”, Proceedings of International Workshop on Low Power Design, pp. 51-56, April 1994.
- [**Chandra 00**] A. Chandra and K. Chakravarty, “Test Data Compression for System-on-a-Chip Using Golomb Codes”, Proc. VLSI Test Symp., pp. 113-120, 2000.
- [**Chandra 01a**] A. Chandra and K. Chakravarty, “System-on-a-Chip Test Data Compression and Decompression Architectures Based on Golomb Codes”, IEEE Trans. on CAD, Vol. 20, No. 3, pp. 355-368, March 2001.
- [**Chandra 01b**] A. Chandra and K. Chakrabarty, “Combining Low-Power Scan Testing and Test Data Compression for System-on-a-Chip”, Proceedings of 38th ACM/IEEE Design Automation Conference (DAC 01), pp. 166-169, 2001.
- [**Chandra 03**] A. Chandra and K. Chakravarty, “Test Data Compression and Test Resource Partitioning for System-on-a-Chip Using Frequency-Directed Run-Length (FDR) Codes”, IEEE Trans. on Computers, Vol. 52, No. 8, pp. 1076-1088, Aug. 2003.
- [**Chou 94**] R. M. Chou, K. K. Saluja and V. D. Agrawal, “Power Constrained Scheduling of Tests”, Proceedings of 7th International Conference on VLSI Design, pp. 271-274, Calcutta, India, Jan 5-8, 1994.
- [**Cirit 87**] M. A. Cirit, “Estimating Dynamic Power Consumption of CMOS Circuits”, Proceedings of ACM/IEEE International Conference on Computer-Aided Design (ICCAD'87), Santa Clara, CA, USA, November 9-12, pp. 534-537, 1987.

- [**Cormen 90**] Cormen, T. H., Leiserson, C. E. and R. L. Rivest, *Introduction to Algorithms*, MIT Press, 1990.
- [**Corno 98**] F. Corno, P. Prinetto, M. Rebaudengo and M. Sonza Reorda, "A Test Pattern Generation Methodology for Low Power Consumption", Proceedings of 16th VLSI Test Symposium (VTS'98), pp. 453-457, Monterey, CA, USA, April 26-30, 1998.
- [**Corno 99a**] F. Corno, M. Rebaudengo, M. Sonza Reorda and M. Violante, "A New BIST Architecture for Low Power Circuits", Proceedings of European Test Workshop (ETW'99), pp. 160-164, Constance, Germany, May 25-28, 1999.
- [**Corno 99b**] F. Corno, M. Rebaudengo, M. Sonza Reorda and M. Violante, "Optimal Vector Selection for Low Power BIST", Proceedings of International Symposium on Defect and Fault Tolerance in VLSI Systems (DFT'99), pp. 219-226, Albuquerque, NM, USA, November 1-3, 1999.
- [**Corno 00**] F. Corno, M. Rebaudengo, M. Sonza Reorda, G. Squillero and M. Violante, "Low Power BIST via Non-Linear Hybrid Cellular Automata", Proceedings of 18th VLSI Test Symposium (VTS'00), pp. 29-34, Montreal, Canada, April 30 - May 4, 2000.
- [**Dabholkar 94**] V. Dabholkar and S. Chakravarty, "Minimizing Power Dissipation in Combinational Circuits During Test Application", Technical Report 94-10, Dept. of Computer Science and Engineering, University at Buffalo, 1994.
- [**Dabholkar 98**] V. Dabholkar, S. Chakravarty, I. Pomeranz and S. Reddy, "Techniques for Minimizing Power Dissipation in Scan and Combinational Circuits During Test Application", IEEE Transactions on CAD of Integrated Circuits and Systems, Vol. 17, No. 12, pp. 1325-1333, December 1998.
- [**Di Claudio 95**] E. D. Di Claudio, F. Piazza and G. Orlandi, "Fast Combinatorial RNS Processors for DSP Applications", IEEE Transactions on Computers, Vol. 44, No. 5, pp. 624 - 633, May 1995.
- [**Drechsler 99**] N. Drechsler and R. Drechsler, "Exploiting Don't Cares During Data Sequencing Using Genetic Algorithms", ASP Design Automation Conference, pp. 303-306, 1999.
- [**Dufaza 93**] C. Dufaza, C. Chevalier and L. F. C. Lew Yan Voon, "LFSROM. A Hardware Test Pattern Generator for Deterministic ISCAS85 Test Sets", Proceedings of the 2nd Asian Test Symposium (ATS'93), pp. 160-165, Beijing, China, November 16-18, 1993.
- [**Edisooriya 92**] G. Edisooriya and J. P. Robinson, "Design of Low Cost ROM Based Test Generators", Proceedings of VLSI Test Symposium, pp. 61-66, 1992.
- [**Efstathiou 94**] C. Efstathiou, D. Nikolos and J. Kalamatianos, "Area - Time Efficient Modulo 2^n-1 Adder Design", IEEE Transactions on Circuits and Systems - II, Vol. 41, no. 7, pp. 463 - 467, July 1994.

- [**Efstathiou 00**] C. Efstathiou and H. T. Vergos, "Modified Booth 1's Complement and Modulo 2^n-1 Multipliers", Proceedings of the 7th IEEE International Conference on Electronics, Circuits and Systems, (ICECS '2K), Vol. II, pp. 637 - 640, Beirut, Lebanon, December 2000.
- [**Fujiwara 86**] H. Fujiwara, *Logic Testing and Design for Testability*, MIT Press, Cambridge, Massachusetts, 1986.
- [**Girard 98a**] P. Girard, L. Guiller, C. Landrault, S. Pravossoudovitch, J. Figueras, S. Manich, P. Texeira and M. Santos, "Low Power Pseudo-Random BIST: On Selecting the LFSR Seed", Proceedings of the XIII Conference on Design of Circuits and Integrated Systems (DCIS'98), pp. 166-172, 1998.
- [**Girard 98b**] P. Girard, C. Landrault, S. Pravossoudovitch and D. Severac, "Reducing Power Consumption during Test Application by Test Vector Ordering", Proc. of International Symposium on Circuits and Systems, pp. 296-299, 1998.
- [**Girard 99a**] P. Girard, L. Guiller, C. Landrault and S. Pravossoudovitch, "A Test Vector Ordering Technique for Switching Activity Reduction during Test Operation", Proc. of 9th Great Lakes Symposium on VLSI, pp. 24-27, 1999.
- [**Girard 99b**] P. Girard, L. Guiller, C. Landrault, S. Pravossoudovitch, J. Figueras, S. Manich, P. Texeira and M. Santos, "Low Energy BIST Design: Impact of the LFSR TPG Parameters on the Weighted Switching Activity", Proceedings of International Symposium on Circuits and Systems (ISCAS'99), pp. I-110-113, Orlando, FL, USA, May 30 - June 2, 1999.
- [**Girard 99c**] P. Girard, L. Guiller, C. Landrault and S. Pravossoudovitch, "A Test Vector Inhibiting Technique for Low Power BIST Design", Proceedings of 17th VLSI Test Symposium (VTS'99), pp. 407-412, Dana Point, CA, USA, April 25-29, 1999.
- [**Girard 01**] P. Girard, L. Guiller, C. Landrault and S. Pravossoudovitch and H.-J. Wunderlich, "A Modified Clock Scheme for a Low Power BIST Test Pattern Generator", Proceedings of the 19th IEEE VLSI Test Symposium (VTS'01), pp. 306-311, 2001.
- [**Girard 02**] P. Girard, "Survey of Low-Power Testing of VLSI Systems", IEEE Design and Test of Computers, pp. 82-92, May-June 2002.
- [**Gonciari 02**] P. Gonciari, B. M. Al-Hashimi and N. Nicolici, "Improving Compression Ratio, Area Overhead, and Test Application Time for Systems-on-a-Chip Test Data Compression/Decompression", Proc. Design, Automation and Test in Europe (DATE), pp. 604-611, 2002.
- [**Hamzaoglu 98**] I. Hamzaoglu and J. H. Patel, "Test Set Compaction Algorithms for Combinational Circuits", in Proc. ICCD '98, pp. 283-289, 1998.
- [**Hellebrand 95**] S. Hellebrand, B. Reeb, S. Tarnick and H.-J. Wunderlich, "Pattern Generation for a Deterministic BIST Scheme", Proc. of IEEE Int'l Conf. on Computer Aided Design (ICCAD), pp. 88-94, Nov. 1995.
- [**Hellebrand 96**] S. Hellebrand, H.-J. Wunderlich and A. Hertwig, "Mixed-Mode BIST Using Embedded Processors", Proc. Intl. Test Conf. , pp. 195-204, 1996.

- [Hertwig 98] A. Hertwig and H.-J. Wunderlich, "Low Power Serial Built-In Self-Test", Proceedings of European Test Workshop (ETW'98), pp. 49-53, 1998.
- [Hiasat 98] A. A. Hiasat and H. S. Abdel-Aty-Zohdy, "Residue-to-Binary Arithmetic Converter for the Moduli Set ($2^k, 2^k-1, 2^{k-1}-1$)", IEEE Transactions On Circuits and Systems-II, Vol. 45, no. 2, pp. 204 - 209, February 1998.
- [Huang 97] L. R. Huang, J. Y. Jou and S. Y. Kuo, "Gauss-Elimination-Based Generation of Multiple Seed-Polynomial Pairs for LFSR", IEEE Transactions on CAD, Vol. 16, No. 9, pp. 1015-1024, Sept. 1997.
- [Hwang 79] K. Hwang, *Computer Arithmetic: Principles, Architecture and Design*, John Wiley and Sons, 1979.
- [Iyengar 99] V Iyengar, K. Chakrabarty and B. T. Murray, "Deterministic Built-In Self Test of Sequential Circuits Using Precomputed Test Sets", Journal of Electronic Testing: Theory and Applications (JETTA), pp. 97-114, Vol. 15, Aug./Oct. 1999.
- [Jas 98] A. Jas and N. A. Touba, "Test vector decompression via cyclical scan chains and its application to testing core-based designs", Proceedings of the 1998 International Test Conference, pp. 458-464, October 18-23, 1998.
- [Jas 99] A. Jas, J. Ghosh-Dastidar and N. A. Touba, "Scan Vector Compression / Decompression Using Statistical Coding", Proc. IEEE VLSI Test Symp., pp. 114-120, 1999.
- [Jas 02] A. Jas and N. A. Touba, "Deterministic Test Vector Compression/Decompression for Systems-on-a-Chip Using an Embedded Processor", Journal of Electronic Testing: Theory and Applications (JETTA), Vol. 18, Issue 4/5, pp. 503-514, Aug. 2002.
- [Jas 03] A. Jas, J. Ghosh-Dastidar, M.-E. Ng and N. A. Touba, "An Efficient Test Vector Compression Scheme Using Selective Huffman Coding", IEEE Transactions on CAD, Vol. 22, No. 6, pp. 797-806, June 2003.
- [Jenkins 78] W. K. Jenkins, "A highly Efficient Residue-Combinatorial Architecture for Digital Filters", Proceedings of the IEEE, Vol. 66, pp. 700-702, June 1978.
- [Jenkins 79] W. K. Jenkins, "Recent Advances in Residue Number Techniques for Recursive Digital Filtering", IEEE Transactions on Acoustics, Speech and Signal Processing, Vol. ASSP-27, pp. 19-30, February 1979.
- [Kagaris 96] D. Kagaris, S. Tragoudas and A. Majumdar, "On the Use of Counters for Reproducing Deterministic Test Sets", IEEE Transactions on Computers, Vol. 45, No. 12, pp. 1405-1419, Dec. 1996.
- [Kagaris 99] D. Kagaris and S. Tragoudas, "On the Design of Optimal Counter-Based Schemes for Test Set Embedding", IEEE Transactions on CAD, Vol. 18, No. 2, pp. 219-230, Feb. 1999.
- [Kalamboukas 00] L. Kalamboukas, D. Nikolos, C. Efstathiou, H. T. Vergos and J. Kalamatianos, "High-Speed Parallel-Prefix Modulo 2^n-1 Adders", IEEE Transactions on Computers, Special Issue on Computer Arithmetic, Vol. 49, No.7, pp. 673 - 680, July 2000.

- [**Kavousianos 04**] X. Kavousianos, D. Bakalis, M. Bellos and D. Nikolos, "An Efficient Test Vector Ordering Method for Low Power Testing", IEEE Annual Symposium on VLSI (ISVLSI'04), Lafayette, Louisiana, USA, pp. 285-288, February 19-20, 2004.
- [**Koren 93**] I. Koren, *Computer Arithmetic Algorithms*, Prentice-Hall, 1993.
- [**Krishna 02**] C. V. Krishna, and N. A. Touba, "Reducing Test Data Volume Using LFSR Reseeding with Seed Compression", Proc. Intl. Test Conf., pp. 321-330, 2002.
- [**Lee 93**] H. K. Lee and D. S. Ha, "ATALANTA: An efficient ATPG for combinational circuits", Dept. of Elect. Eng., Virginia Polytechnic Inst. and State Univ., Blacksburg, VA, USA, Tech Rep. 93-12, 1993.
- [**Lew Yan Voon 92**] L. F. C. Lew Yan Voon, C. Dufaza and C. Landrault, "BIST Linear Generator Based on Complemented Outputs", Proc. IEEE VLSI Test Symposium, pp. 137-142, 1992.
- [**Luo 02**] Z. Luo, X. Li, H. Li, S. Yang and Y. Min, "Test Power Optimization Techniques for CMOS Circuits", Proc. of Asian Test Symposium, pp. 332-337, 2002.
- [**Macii 98**] A. Macii, E. Macii and M. Poncino, "Reducing Peak Power Consumption of Combinational Test Sets", Proc. of 32nd Asilomar Conference on Signals, Systems and Computers, Vol. 2, pp. 1042-1046, 1998.
- [**Macii 99**] A. Macii and E. Macii, "Peak Power Constrained test sets: generation heuristics and experiments", Proc. of 6th IEEE Int. Conference on Electronics, Circuits and Systems, Vol. 2, pp. 925-928, 1999.
- [**McCluskey 81**] E. J. McCluskey and S. Bozorgui-Nesbat, "Design for Autonomous Test", IEEE Transactions on Computers, Vol. C-30, No. 11, pp. 866-875, 1981.
- [**McCluskey 84**] E. J. McCluskey, "Verification Testing: A Pseudoexhaustive Test Technique", IEEE Transactions on Computers, Vol. C-33, No. 6, pp. 541-546, 1984.
- [**Miczo 03**] A. Miczo, *Digital Logic Testing and Simulation*, John Wiley and Sons, 2003.
- [**Moore 98**] W. R. Moore, "Minimal C-testable tests for block-CLA adders", International Journal of Electronics, Vol. 85, No. 5, pp. 611 - 628, November 1998.
- [**Mourad 00**] S. Mourad and Y. Zorian, *Principles of Testing Electronic Systems*, John Wiley & Sons, Inc., 2000.
- [**Murgai 98**] R. Murgai, M. Fujita and A. Oliveira, "Using Complementation and Resequencing to Minimize Transitions", Design Automation Conference, pp. 694-697, 1998.
- [**Nicolici 03**] N. Nicolici and B. Al-Hashimi, *Power-Constrained Testing of VLSI Circuits*, Kluwer Academic Publishers, 2003.
- [**Paliouras 99**] V. Paliouras and T. Stouraitis, "Multifunction Architectures for RNS Processors", IEEE Transactions on Circuits and Systems-II : Analog and Digital Signal Processing, Vol. 46, No. 8, pp. 1041-1054, August 1999.

- [**Papachristou 99**] C. A. Papachristou, F. Martin and M. Nourani, "Microprocessor Based Testing for Core-Based System on Chip", in Proc. 36th Design Automation Conf., pp. 586-591, 1999.
- [**Rajski 00**] J. Rajski, N. Tamarapalli and J. Tyszer, "Automated Synthesis of Phase Shifters for Built-In Self-Test Applications", IEEE Transactions on CAD, Vol. 19, No. 10, pp. 1175-1188, Oct. 2000.
- [**Rajski 04**] J. Rajski, J. Tyszer, M. Kassab and N. Mukherjee, "Embedded Deterministic Test", IEEE Trans. on CAD, Vol. 23, No. 4, pp. 776-792, May 2004.
- [**Rajsuman 99**] Rajsuman, R., "Testing a System-On-a-Chip with Embedded Microprocessor", Proc. Intl. Test Conf., pp. 418-423, 1999.
- [**Rosinger 01**] P. Rosinger, P. T. Gonciari, B. M. Al-Hashimi and N. Nicolici, "Simultaneous Reduction in Volume of Test Data and Power Dissipation for Systems-on-Chip", IEE Electronic Letters, Vol. 37, no. 24, pp. 1434-1436, November 2001.
- [**Sankaralingam 00**] R. Sankaralingam, R. Oruganti and N. A. Touba, "Static Compaction Techniques to Control Scan Vector Power Dissipation", Proceedings of 18th VLSI Test Symposium (VTS 00), pp. 35-42, 2000.
- [**Saxena 98**] J. Saxena, P. Ploicke, K. Cyr, A. Benavides and M. Malpass, "Test Strategy for TI's TMS320AV7100 Device", IEEE Intl. Workshop on Testing Embedded Core-Based Systems, 1998.
- [**Saxena 03**] J. Saxena, K. M. Butler, V. B. Jayaram, S. Kundu, N. V. Arvind, P. Sreeprakash and M. Hachinger, "A Case Study of IR-Drop in Structured At-Speed Testing", Proc. of International Test Conference, pp. 1098-1104, 2003.
- [**Shen 92**] A. Shen, A. Ghosh, S. Devadas and K. Keutzer, "On Average Power Dissipation and Random Pattern Testability of CMOS Combinational Logic Networks", Proc. of International Conference on CAD, pp. 402-407, 1992.
- [**Sinanoglu 02**] O. Sinanoglu, I. Bayraktaroglu and A. Orailoglu, "Scan Power Reduction Through Test Data Transition Frequency Analysis", Proc. of the Intl. Test Conf., pp. 844-850, 2002.
- [**Soderstrand 77**] M. A. Soderstrand, "A High-Speed Low - Cost Recursive Digital Filter Using Residue Number Arithmetic", Proceedings of the IEEE, Vol. 65, pp. 1065-1067, July 1977.
- [**Swaminathan 01**] S. Swaminathan and K. Chakrabarty, "On Using Twisted-Ring Counters for Test Set Embedding in BIST", JETTA, Vol.17, No. 6, pp. 529-542, Dec. 2001.
- [**Vergos 01**] H. T. Vergos, D. Nikolos, M. Bellos and C. Efstathiou, "A Formal Test Set for RNS Adders and an Efficient Low Power BIST Scheme", 2nd IEEE Latin-American Test Workshop, pp. 242-247, Cancun, Mexico, February 11-14, 2001.
- [**Vergos 03**] H. T. Vergos, D. Nikolos, M. Bellos and C. Efstathiou, "Deterministic BIST for RNS Adders", IEEE Transactions on Computers, Vol. 52, no. 7, pp. 896-906, July 2003.

- [Wang 94] S. Wang and S. K. Gupta, "ATPG for Heat Dissipation Minimization During Test Application", Proceedings of International Test Conference (ITC'94), pp. 250-258, Washington, DC, USA, October 2-6, 1994.
- [Wang 96] C. Y. Wang and K. Roy, "Maximum Power Estimation for CMOS Circuits using Deterministic and Statistical Approaches", Proceedings of 9th IEEE International Conference on VLSI Design, pp. 364-369, Bangalore, India, January 3-6, 1996.
- [Wang 97a] S. Wang, and S. K. Gupta, "ATPG for heat dissipation minimization during scan testing", Proceedings of 34th Design Automation Conference (DAC'97), pp. 614-619, Anaheim, CA, USA, June 9-13, 1997.
- [Wang 97b] S. Wang, and S. K. Gupta, "DS-LFSR: A New BIST TPG for Low Heat Dissipation", Proceedings of the International Test Conference (ITC'97), pp. 848-857, 1997.
- [Wang 99] S. Wang and S. K. Gupta, "LT-RTPG: A New Test-Per-Scan BIST TPG for Low Heat Dissipation", Proceedings of International Test Conference (ITC'99), pp. 85-94, Atlantic City, NJ, USA, September 28-30, 1999.
- [Wang 00] W. Wang, M. N. S. Swamy, M. O. Ahmad and Y. Wang, "A High-Speed Residue-to-Binary Converter for Three Moduli (2^k , 2^k-1 , $2^{k-1}-1$) RNS and a Scheme for Its VLSI Implementation", IEEE Transactions On Circuits and Systems-II, Vol. 47, no. 12, pp. 1576 - 1581, December 2000.
- [Wang 02] S. Wang and S. Gupta, "DS-LFSR: A BIST TPG for Low Switching Activity", IEEE Transactions on CAD, Vol. 21, no. 7, pp. 842-851, July 2002.
- [Williams 96] T. W. Williams, R. H. Dennard, R. Kapur, M. R. Mercer and W. Maly, "IDDQ Test: Sensitivity Analysis of Scaling", Proceedings of International Test Conference (ITC'96), Washington, DC, USA, October 20-25, pp. 786-792, 1996.
- [Zhang 99] X. Zhang, K. Roy and S. Bhawmik, "POWERTEST: A Tool for Energy Conscious Weighted Random Pattern Testing", Proceedings of 12th International Conference on VLSI Design, pp. 416-422, Goa, India, January 7-10, 1999.
- [Zorian 93] Y. Zorian, "A Distributed BIST Control Scheme for Complex VLSI Devices", Proceedings of the 11th IEEE VLSI Test Symposium, pp. 4-9, 1993.